

32-bit ARM™ Cortex™-M3 based Microcontroller

# FM3 MB9A130N 系列

## MB9AF131M/N, MB9AF132M/N

### ■ 概要

MB9A130N 系列是针对低功耗和低成本应用而设计的高集成度 32 位嵌入式微控制器。

本系列的 CPU 不仅搭载了 ARM Cortex-M3 处理器、闪存及 SRAM 片上闪存，还包含了电机控制定时器、A/D 转换器、D/A 转换器、各种通信接口(UART, CSIO, I<sup>2</sup>C)等在内的丰富外设功能。

"FM3 家族外围资源手册"中该数据手册记载的产品归类于 TYPE7 产品。

(注意事项) ARM and Cortex are the trademarks of ARM Limited in the EU and other countries.

**ARM**™

## ■ 特征

### • 32 位 ARM Cortex-M3 内核

- 处理器版本: r2p1
- 最高工作频率: 20 MHz
- 集成的嵌套向量中断控制器(NVIC): 1 通道 NMI (不可屏蔽中断)和 32 通道的外设中断及 8 个优先级。
- 24 位系统定时器(Sys Tick): 该系统定时器用于管理操作系统任务

### • 片上存储器

#### [闪存]

- 最大 128 KB
- 读取周期: 0 个等待周期
- 保护代码的加密功能

#### [SRAM]

本系列包含多达 16KB 的片上 SRAM 存储器, 由两个独立的 SRAM(SRAM0, SRAM1)构成。SRAM0 连接 Cortex-M3 内核的 I-Code 总线或者 D-Code 总线。SRAM1 连接 Cortex-M3 内核的 System 总线。

- SRAM0: 无
- SRAM1: 最多 16 KB

### • 多功能串口(最多 8 通道)

每路通道可选以下工作模式。

- UART
- CSIO
- I<sup>2</sup>C

#### [UART]

- 全双工双缓冲器
- 可选择奇偶校验的有/无
- 内置专用波特率发生器
- 外部时钟可用作串行时钟
- 丰富的错误检测功能(奇偶校验错误、帧错误、溢出错误)

#### [CSIO]

- 全双工双缓冲器
- 内置专用波特率发生器
- 溢出错误检测功能

#### [I<sup>2</sup>C]

支持标准模式(最快 100 kbps)/高速模式(最快 400 kbps)

- **A/D 转换器(最多 16 通道)**

[12 位 A/D 转换器]

- 逐次比较型
- 转换时间: 最短 1.0  $\mu$ s
- 可进行优先级转换(2 个优先级)
- 扫描转换模式
- 内置转换数据存储的 FIFO(用于 SCAN 转换: 16 段; 用于优先级转换: 4 段)

- **D/A 转换器(最多 2 通道)**

- R-2R 类
- 10 位分辨率

- **基本定时器(最多 8 通道)**

可从以下模式中选择各通道的工作模式。

- 16 位 PWM 定时器
- 16 位 PPG 定时器
- 16/32 位重载定时器
- 16/32 位 PWC 定时器

- **通用 I/O 口**

本系列的引脚不用作外设功能时, 可用作 I/O 口。另外, 因搭载了端口重定位功能, 可设定哪一个 I/O 口配置外设功能。

- 可上拉控制每个引脚
- 可直接读出引脚电平
- 具有端口重定位功能
- 最多 84 个高速 I/O 口@100 脚封装
- 部分端口耐 5V I/O

关于各对应引脚, 详情参照"■引脚功能一览"及"■I/O 电路类型"。

- **多功能定时器**

多功能定时器由以下模块构成。

- 16 位自由运行定时器 × 3 通道
- 输入捕捉 × 4 通道/单元
- 输出比较 × 6 通道
- A/D 启动比较 × 3 通道
- 波形发生器 × 3 通道
- 16 位 PPG 定时器 × 3 通道  
包含 IGBT 模式

使用以下功能可控制电机。

- PWM 信号输出功能
- DC 斩波器波形输出功能
- 死区定时器功能
- 输入捕捉功能
- A/D 转换器启动功能
- DTIF(电机紧急停止)中断功能

## • HDMI-CEC/遥控接收器 (多达 2 通道)

- HDMI-CEC 接收器/遥控接收器
  - 可选择支持以下标准的工作模式
    - SIRCS
    - NEC/家电协会
    - HDMI-CEC
  - 可以调整起始位和数据位的检测时间
  - 内置噪声滤波器
- HDMI-CEC 发送器
  - 通过判定无信号而自动发送头段
  - 检测仲裁丢失, 产生状态中断
  - 设定 1 个字节的数据, 自动生成 START, EOM, ACK 以输出 CEC 发送
  - 发送 1 个模块(1 个字节的数据和 EOM/ACK)时生成发送状态中断

## • 实时时钟(RTC: Real Time Clock)

实时时钟可以计数 01 年到 99 年的年/月/日/时/分/秒/周几。

- 有指定日期和时间的中断功能(年/月/日/时/分/秒/周几)。该功能可用来仅仅指定年/月/日/时/分
- 设定时间后/设定时间时的定时器中断功能
- 继续进行时间计数可以重写时间
- 自动计算闰年

## • 外部中断控制器单元

- 外部中断输入引脚: 最多 16 个
- 不可屏蔽中断(NMI)输入引脚: 1 个

## • 看门狗定时器(2 通道)

到达超时值时, 看门狗定时器生成中断或者复位。

本系列有两种不同的看门狗: "硬件"看门狗和"软件"看门狗。

"硬件"看门狗定时器使用内置低速 CR 振荡器, 因此在 RTC, STOP, 深层待机 RTC 和深层待机模式以外的任何低功耗模式下都可以工作。

## • 时钟和复位

### [时钟]

可选择 5 种时钟源(2 种外部振荡、2 种内部 CR 振荡、主 PLL)。

- 主时钟 : 4 MHz ~ 20 MHz
- 副时钟 : 32.768 kHz
- 内置高速 CR 时钟 : 4 MHz
- 内置低速 CR 时钟 : 100 kHz
- 主 PLL 时钟

### [复位]

- INITX 引脚的复位请求
- 上电复位
- 软件复位
- 看门狗定时器复位
- 低压检测复位
- 时钟监视复位

- **时钟监视(CSV: Clock Super Visor)**

该功能使用内部 CR 振荡生成的时钟监视外部时钟的异常。

- 检测出外部时钟异常(时钟停止)时，复位有效。
- 检测出外部频率异常时，中断或复位有效。

- **低压检测(LVD: Low-Voltage Detect)**

本系列可在 2 个阶段监视 VCC 引脚的电压。VCC 引脚的电压比设定电压低时，可使用低压检测功能生成中断或复位。

- LVD1: 使用中断报告错误
- LVD2: 自动复位操作

- **低功耗模式**

支持 6 种低功耗模式。

- SLEEP
- TIMER
- RTC
- STOP
- 深层待机 RTC
- 深层待机 STOP

备用寄存器为 16 B

- **调试**

串行线 JTAG 调试端口(SWJ-DP)

- **电源**

支持大范围电压 : VCC = 1.8 V ~ 5.5 V

# MB9A130N系列

## ■ 产品阵容

### • 存储器容量

产品名称		MB9AF131M/N	MB9AF132M/N
片上闪存		64 KB	128 KB
片上 SRAM	SRAM1	12 KB	16 KB

### • 功能

产品名称		MB9AF131M MB9AF132M	MB9AF131N MB9AF132N
引脚数		80	100
CPU		Cortex-M3	
频率		20 MHz	
电源电压范围		1.8V ~ 5.5V	
MF 串口(UART/CSIO/I <sup>2</sup> C)		8ch. (最大)	
基本定时器 (PWC/重载定时器/PWM/PPG)		8ch. (最大)	
多功能定时器	A/D 启动比较	3ch.	1 个(最大)
	输入捕捉	4ch.	
	自由运行定时器	3ch.	
	输出比较	6ch.	
	波形发送器	3ch.	
	PPG (搭载 IGBT 模式)	3ch.	
HDMI-CEC/遥控接收器		2ch. (最大)	
实时时钟(RTC)		1 个	
看门狗定时器		1ch. (SW) + 1ch. (HW)	
外部中断		11pins (最大) + NMI × 1	16pins (最大) + NMI × 1
通用 I/O 口		67pins (最大)	84pins (最大)
12 位 A/D 转换器		12ch. (1 台)	16ch. (1 台)
10 位 D/A 转换器		2ch. (最大)	
CSV (时钟监视)		有	
LVD (低压检测)		2ch.	
内置 CR	高速	4 MHz (± 2%)	
	低速	100 kHz (标准)	
调试功能		SWJ-DP	

(注意事项) 受封装引脚数的限制, 各产品搭载的外设功能的信号不能全部配置。需要某种功能时, 使用 I/O 口的端口重定位功能进行再配置。

## ■ 封装及产品型号

封装	产品名称	MB9AF131M MB9AF132M	MB9AF131N MB9AF132N
	LQFP: FPT-80P-M37 (0.5mm 间距)		○
LQFP: FPT-80P-M40 (0.65mm 间距)		○	-
LQFP: FPT-100P-M23 (0.5mm 间距)		-	○
QFP: FPT-100P-M06 (0.65mm 间距)		-	○
BGA: BGA-112P-M04 (0.8mm 间距)		-	计划中

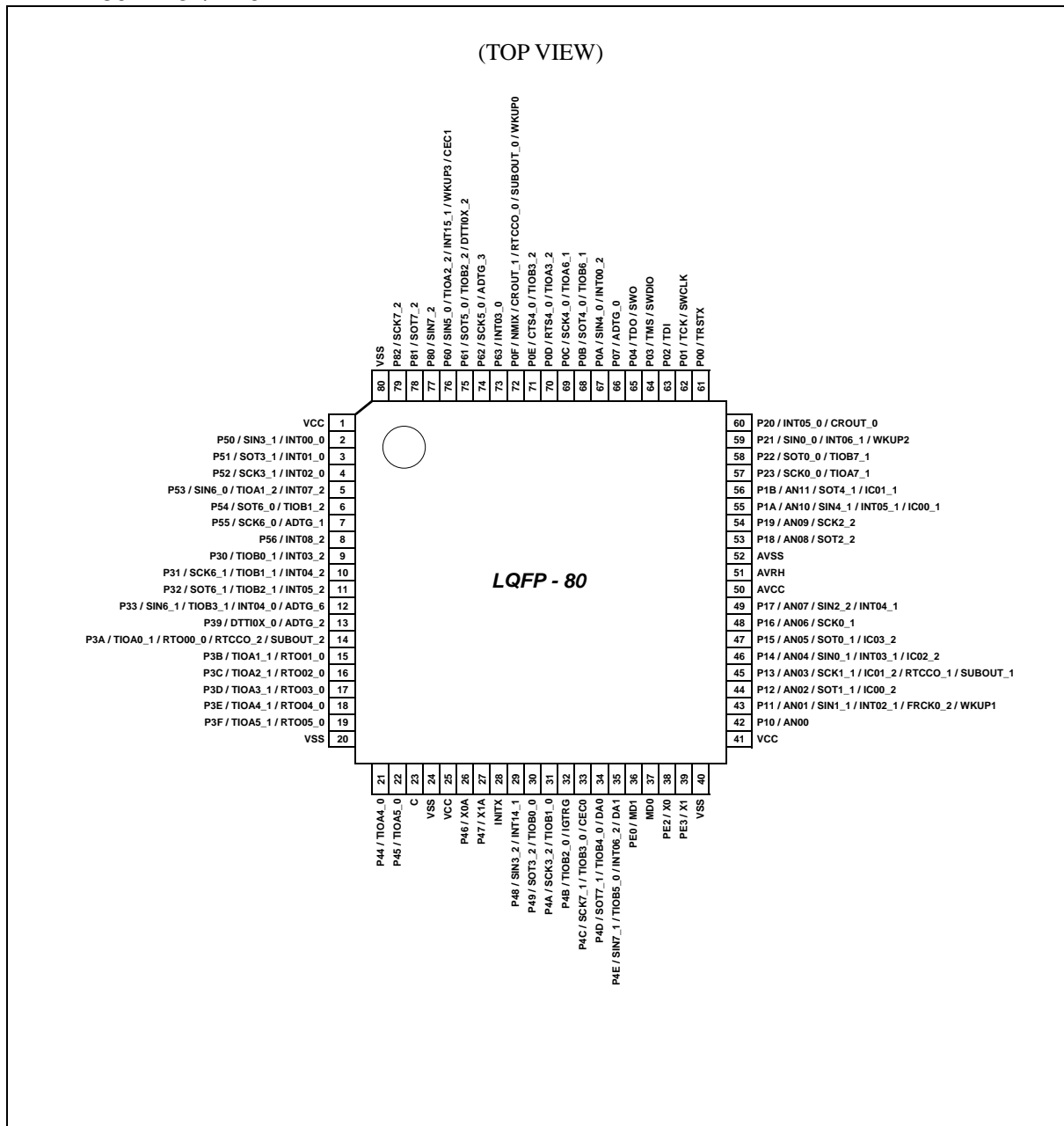
○: 支持

(注意事项) 关于各个封装, 请参考“■封装尺寸”。

# MB9A130N系列

## ■ 引脚配置图

• FPT-80P-M37/M40



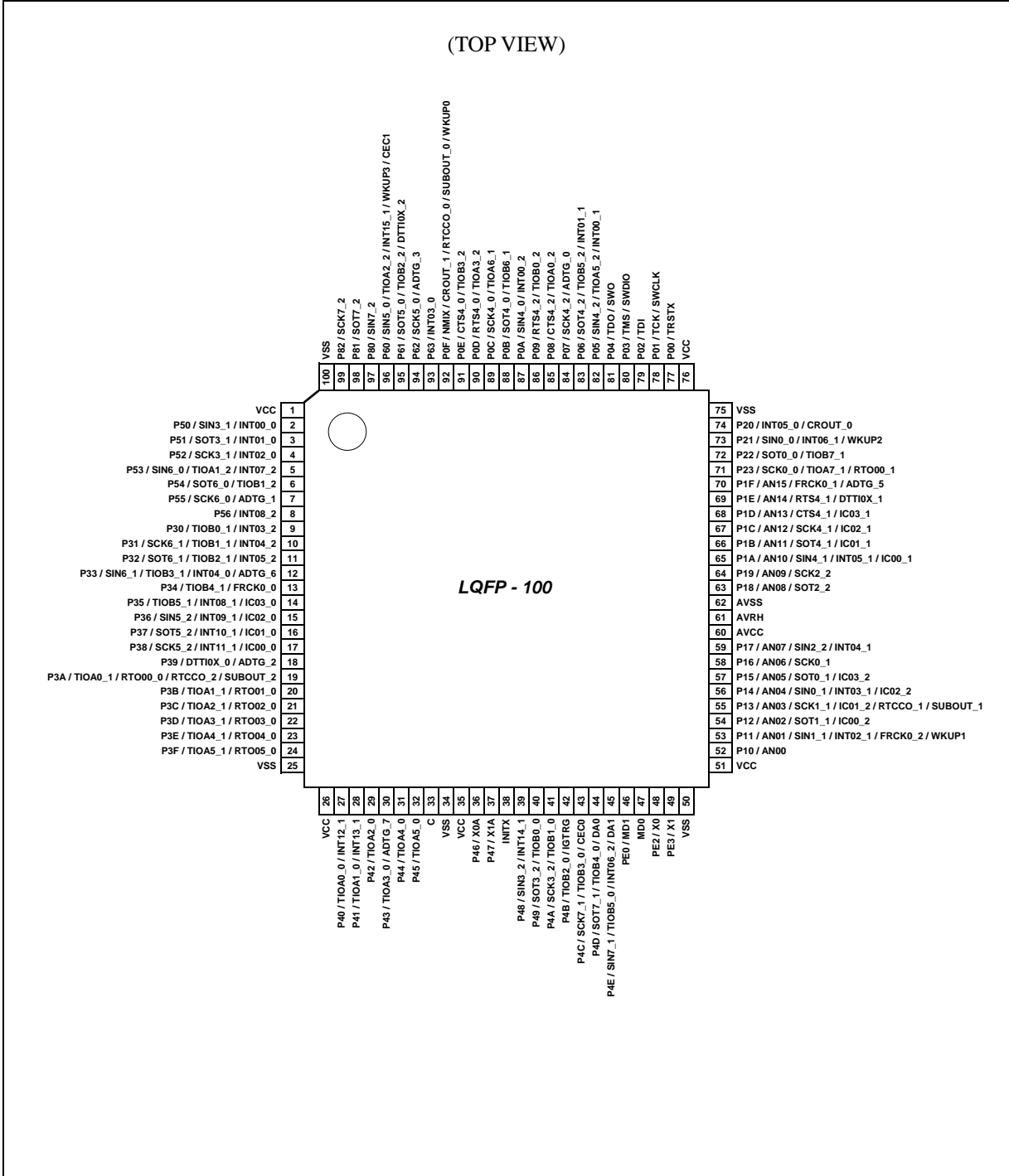
### <注意事项>

引脚名称(例如 XXX\_1, XXX\_2)中下划线("\_")后面的数字代表重定位端口号。

这些引脚在同一通道上提供多种功能，各功能均有自己的引脚名称。可通过扩展端口功能寄存器 (EPFR)选择所用引脚名称。



• FPT-100P-M23

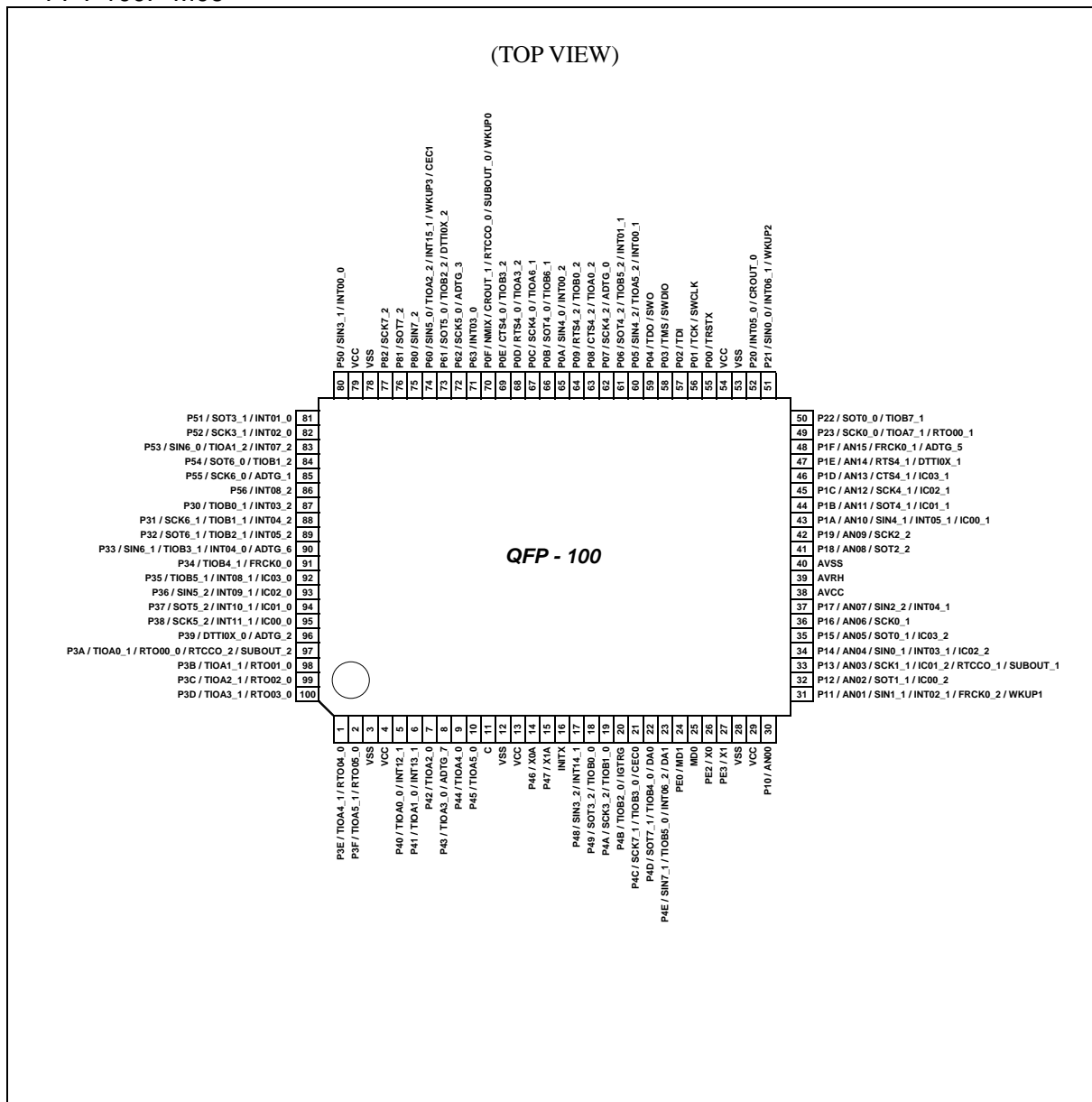


<注意事项>

引脚名称(例如 XXX\_1, XXX\_2)中下划线("\_")后面的数字代表重定位端口号。  
 这些引脚在同一通道上提供多种功能，各功能均有自己的引脚名称。可通过扩展端口功能寄存器 (EPFR)选择所用引脚名称。

# MB9A130N系列

## • FPT-100P-M06

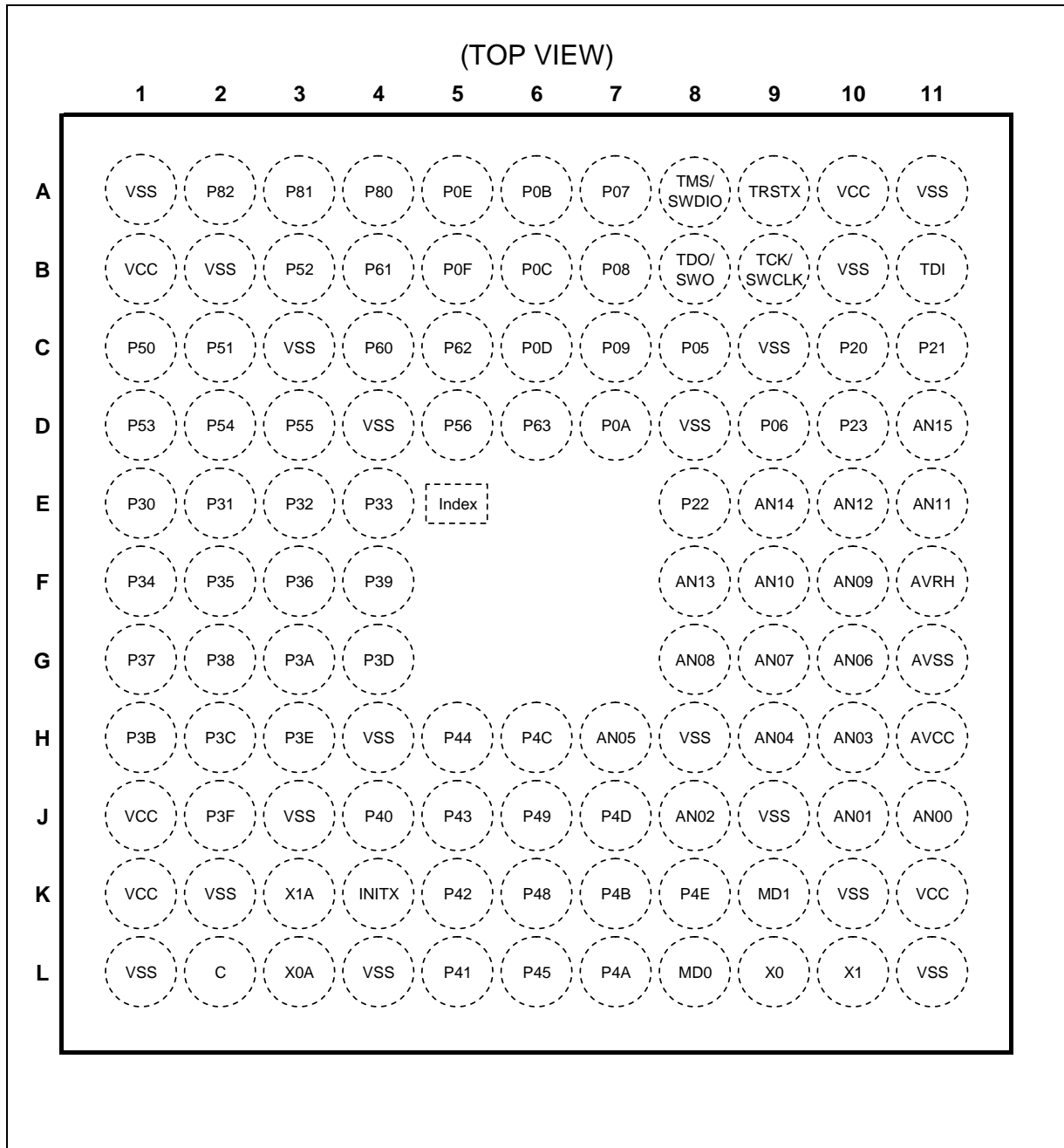


### <注意事项>

引脚名称(例如 XXX\_1, XXX\_2)中下划线("\_")后面的数字代表重定位端口号。

这些引脚在同一路通道上提供多种功能，各功能均有自己的引脚名称。可通过扩展端口功能寄存器 (EPFR)选择所用引脚名称。

• BGA-112P-M04



<注意事项>

引脚名称(例如 XXX\_1, XXX\_2)中下划线("\_")后面的数字代表重定位端口号。

这些引脚在同一路通道上提供多种功能，各功能均有自己的引脚名称。可通过扩展端口功能寄存器 (EPFR)选择所用引脚名称。

# MB9A130N系列

## ■ 引脚功能一览

### • 引脚号分类

引脚名称(例如 XXX\_1, XXX\_2)中下划线("\_")后面的数字代表重定位端口号。

这些引脚在同一路通道上提供多种功能，各功能均有自己的引脚名称。可通过扩展端口功能寄存器 (EPFR)选择所用引脚名称。

引脚号				引脚名称	I/O 电路 类型	引脚状态 类型
LQFP-80	LQFP-100	QFP-100	BGA-112			
1	1	79	B1	VCC	-	
2	2	80	C1	P50	E	F
				INT00_0		
				SIN3_1		
3	3	81	C2	P51	E	F
				INT01_0		
				SOT3_1 (SDA3_1)		
4	4	82	B3	P52	E	F
				INT02_0		
				SCK3_1 (SCL3_1)		
5	5	83	D1	P53	E	F
				SIN6_0		
				TIOA1_2 INT07_2		
6	6	84	D2	P54	E	H
				SOT6_0 (SDA6_0)		
				TIOB1_2		
7	7	85	D3	P55	E	H
				SCK6_0 (SCL6_0)		
				ADTG_1		
8	8	86	D5	P56	E	O
				INT08_2		
9	9	87	E1	P30	E	F
				TIOB0_1		
				INT03_2		
10	10	88	E2	P31	E	F
				TIOB1_1		
				SCK6_1 (SCL6_1)		
				INT04_2		
11	11	89	E3	P32	E	F
				TIOB2_1		
				SOT6_1 (SDA6_1)		
				INT05_2		

# MB9A130N系列

引脚名称				引脚名称	I/O 电路类型	引脚状态类型
LQFP-80	LQFP-100	QFP-100	BGA-112			
12	12	90	E4	P33	E	F
				INT04_0		
				TIOB3_1		
				SIN6_1		
-	13	91	F1	P34	E	H
				FRCK0_0		
				TIOB4_1		
-	14	92	F2	P35	E	F
				IC03_0		
				TIOB5_1		
				INT08_1		
-	15	93	F3	P36	E	F
				IC02_0		
				SIN5_2		
				INT09_1		
-	16	94	G1	P37	E	F
				IC01_0		
				SOT5_2 (SDA5_2)		
				INT10_1		
-	17	95	G2	P38	E	F
				IC00_0		
				SCK5_2 (SCL5_2)		
				INT11_1		
13	18	96	F4	P39	E	H
				DTTIOX_0		
				ADTG_2		
14	19	97	G3	P3A	E	H
				RTO00_0 (PPG00_0)		
				TIOA0_1		
				RTCCO_2		
				SUBOUT_2		
15	20	98	H1	P3B	E	H
				RTO01_0 (PPG00_0)		
				TIOA1_1		
16	21	99	H2	P3C	E	H
				RTO02_0 (PPG02_0)		
				TIOA2_1		

# MB9A130N系列

引脚名称				引脚名称	I/O 电路 类型	引脚状态 类型
LQFP-80	LQFP-100	QFP-100	BGA-112			
17	22	100	G4	P3D	E	H
				RTO03_0 (PPG02_0)		
				TIOA3_1		
-	-	-	B2	VSS	-	-
18	23	1	H3	P3E	E	H
				RTO04_0 (PPG04_0)		
				TIOA4_1		
19	24	2	J2	P3F	E	H
				RTO05_0 (PPG04_0)		
				TIOA5_1		
20	25	3	L1	VSS	-	-
-	26	4	J1	VCC	-	-
-	27	5	J4	P40	E	F
				TIOA0_0		
				INT12_1		
-	28	6	L5	P41	E	F
				TIOA1_0		
				INT13_1		
-	29	7	K5	P42	E	H
				TIOA2_0		
-	30	8	J5	P43	E	H
				TIOA3_0		
				ADTG_7		
21	31	9	H5	P44	E	H
22	32	10	L6	TIOA4_0	E	H
				P45		
-	-	-	K2	TIOA5_0	-	-
				VSS		
-	-	-	J3	VSS	-	-
-	-	-	H4	VSS	-	-
23	33	11	L2	C	-	-
24	34	12	L4	VSS	-	-
25	35	13	K1	VCC	-	-
26	36	14	L3	P46	D	M
				X0A		
27	37	15	K3	P47	D	N
				X1A		
28	38	16	K4	INITX	B	C
29	39	17	K6	P48	E	F
				INT14_1		
				SIN3_2		

# MB9A130N系列

引脚名称				引脚名称	I/O 电路类型	引脚状态类型
LQFP-80	LQFP-100	QFP-100	BGA-112			
30	40	18	J6	P49	E	H
				TIOB0_0		
				SOT3_2 (SDA3_2)		
31	41	19	L7	P4A	E	H
				TIOB1_0		
				SCK3_2 (SCL3_2)		
32	42	20	K7	P4B	E	H
				TIOB2_0		
				IGTRG		
33	43	21	H6	P4C	G	Q
				TIOB3_0		
				SCK7_1 (SCL7_1)		
				CEC0		
34	44	22	J7	P4D	J	H
				TIOB4_0		
				SOT7_1 (SDA7_1)		
				DA0		
35	45	23	K8	P4E	J	F
				TIOB5_0		
				INT06_2		
				SIN7_1		
36	46	24	K9	PE0	C	P
				MD1		
37	47	25	L8	MD0	H	D
38	48	26	L9	PE2	A	A
				X0		
39	49	27	L10	PE3	A	B
				X1		
40	50	28	L11	VSS	-	-
41	51	29	K11	VCC	-	-
42	52	30	J11	P10	F	J
				AN00		
43	53	31	J10	P11	F	L
				AN01		
				SIN1_1		
				INT02_1		
				FRCK0_2		
				WKUP1		

# MB9A130N系列

引脚名称				引脚名称	I/O 电路类型	引脚状态类型
LQFP-80	LQFP-100	QFP-100	BGA-112			
44	54	32	J8	P12	F	J
				AN02		
				SOT1_1 (SDA1_1)		
				IC00_2		
-	-	-	K10	VSS	-	-
-	-	-	J9	VSS	-	-
45	55	33	H10	P13	F	J
				AN03		
				SCK1_1 (SCL1_1)		
				IC01_2		
				RTCCO_1		
				SUBOUT_1		
46	56	34	H9	P14	F	K
				AN04		
				SIN0_1		
				INT03_1		
				IC02_2		
47	57	35	H7	P15	F	J
				AN05		
				SOT0_1		
				IC03_2		
48	58	36	G10	P16	F	J
				AN06		
				SCK0_1 (SCL0_1)		
49	59	37	G9	P17	F	K
				AN07		
				SIN2_2		
				INT04_1		
50	60	38	H11	AVCC	-	-
51	61	39	F11	AVRH	-	-
52	62	40	G11	AVSS	-	-
53	63	41	G8	P18	F	J
				AN08		
				SOT2_2 (SDA2_2)		
54	64	42	F10	P19	F	J
				AN09		
				SCK2_2 (SCL2_2)		
-	-	-	H8	VSS	-	-



# MB9A130N系列

引脚名称				引脚名称	I/O 电路类型	引脚状态类型
LQFP-80	LQFP-100	QFP-100	BGA-112			
55	65	43	F9	P1A	F	K
				AN10		
				SIN4_1		
				INT05_1		
				IC00_1		
56	66	44	E11	P1B	F	J
				AN11		
				SOT4_1 (SDA4_1)		
				IC01_1		
-	67	45	E10	P1C	F	J
				AN12		
				SCK4_1 (SCL4_1)		
				IC02_1		
-	68	46	F8	P1D	F	J
				AN13		
				CTS4_1		
				IC03_1		
-	69	47	E9	P1E	F	J
				AN14		
				RTS4_1		
				DTTIOX_1		
-	70	48	D11	P1F	F	J
				AN15		
				ADTG_5		
				FRCK0_1		
-	-	-	B10	VSS	-	-
-	-	-	C9	VSS	-	-
57	71	49	D10	P23	E	H
				SCK0_0 (SCL0_0)		
				TIOA7_1		
				RTO00_1		
-						
58	72	50	E8	P22	E	H
				SOT0_0 (SDA0_0)		
				TIOB7_1		
59	73	51	C11	P21	E	G
				SIN0_0		
				INT06_1		
				WKUP2		
60	74	52	C10	P20	E	F
				INT05_0		
				CROUT_0		

# MB9A130N系列

引脚名称				引脚名称	I/O 电路 类型	引脚状态 类型
LQFP-80	LQFP-100	QFP-100	BGA-112			
-	75	53	A11	VSS	-	-
-	76	54	A10	VCC	-	-
61	77	55	A9	P00	E	E
				TRSTX		
62	78	56	B9	P01	E	E
				TCK		
				SWCLK		
63	79	57	B11	P02	E	E
				TDI		
64	80	58	A8	P03	E	E
				TMS		
				SWDIO		
65	81	59	B8	P04	E	E
				TDO		
				SWO		
-	82	60	C8	P05	E	F
				TIOA5_2		
				SIN4_2		
				INT00_1		
-	-	-	D8	VSS	-	-
-	83	61	D9	P06	E	F
				TIOB5_2		
				SOT4_2 (SDA4_2)		
				INT01_1		
66	84	62	A7	P07	E	H
-				ADTG_0		
-	85	63	B7	SCK4_2 (SCL4_2)	E	H
-				P08		
-				TIOA0_2		
-	86	64	C7	CTS4_2	E	H
-				P09		
-				TIOB0_2		
67	87	65	D7	RTS4_2	G	F
-				P0A		
-				SIN4_0		
-	88	66	A6	INT00_2	G	H
-				P0B		
-				SOT4_0 (SDA4_0)		
69	89	67	B6	TIOB6_1	G	H
-				P0C		
-				SCK4_0 (SCL4_0)		
-	-	-	-	TIOA6_1	-	-

# MB9A130N系列

引脚名称				引脚名称	I/O 电路 类型	引脚状态 类型
LQFP-80	LQFP-100	QFP-100	BGA-112			
-	-	-	D4	VSS	-	-
-	-	-	C3	VSS	-	-
70	90	68	C6	P0D	E	H
				RTS4_0		
				TIOA3_2		
71	91	69	A5	P0E	E	H
				CTS4_0		
				TIOB3_2		
72	92	70	B5	P0F	E	I
				NMIX		
				CROUT_1		
				RTCCO_0		
				SUBOUT_0		
73	93	71	D6	P63	E	O
				INT03_0		
74	94	72	C5	P62	E	H
				SCK5_0 (SCL5_0)		
				ADTG_3		
75	95	73	B4	P61	E	H
				SOT5_0 (SDA5_0)		
				TIOB2_2		
				DTTIOX_2		
76	96	74	C4	P60	G	R
				SIN5_0		
				TIOA2_2		
				INT15_1		
				WKUP3		
				CEC1		
77	97	75	A4	P80	G	H
				SIN7_2		
78	98	76	A3	P81	G	H
				SOT7_2		
79	99	77	A2	P82	G	H
				SCK7_2		
80	100	78	A1	VSS	-	-

# MB9A130N系列

## • 引脚功能分类

引脚名称(例如 XXX\_1, XXX\_2)中下划线("\_")后面的数字代表重定位端口号。

这些引脚在同一通道上提供多种功能，各功能均有自己的引脚名称。可通过扩展端口功能寄存器 (EPFR)选择所用引脚名称。

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
ADC	ADTG_0	A/D 转换器外部触发输入引脚	66	84	62	A7
	ADTG_1		7	7	85	D3
	ADTG_2		13	18	96	F4
	ADTG_3		74	94	72	C5
	ADTG_4		-	-	-	-
	ADTG_5		-	70	48	D11
	ADTG_6		12	12	90	E4
	ADTG_7		-	30	8	J5
	ADTG_8		-	-	-	-
	AN00	A/D 转换器模拟输入引脚。 ANxx 是指 ADC ch.xx。	42	52	30	J11
	AN01		43	53	31	J10
	AN02		44	54	32	J8
	AN03		45	55	33	H10
	AN04		46	56	34	H9
	AN05		47	57	35	H7
	AN06		48	58	36	G10
	AN07		49	59	37	G9
	AN08		53	63	41	G8
	AN09		54	64	42	F10
	AN10		55	65	43	F9
	AN11		56	66	44	E11
	AN12		-	67	45	E10
	AN13		-	68	46	F8
	AN14		-	69	47	E9
	AN15		-	70	48	D11

# MB9A130N系列

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
基本定时器 0	TIOA0_0	基本定时器 ch.0 TIOA 引脚	-	27	5	J4
	TIOA0_1		14	19	97	G3
	TIOA0_2		-	85	63	B7
	TIOB0_0	基本定时器 ch.0 TIOB 引脚	30	40	18	J6
	TIOB0_1		9	9	87	E1
	TIOB0_2		-	86	64	C7
基本定时器 1	TIOA1_0	基本定时器 ch.1 TIOA 引脚	-	28	6	L5
	TIOA1_1		15	20	98	H1
	TIOA1_2		5	5	83	D1
	TIOB1_0	基本定时器 ch.1 TIOB 引脚	31	41	19	L7
	TIOB1_1		10	10	88	E2
	TIOB1_2		6	6	84	D2
基本定时器 2	TIOA2_0	基本定时器 ch.2 TIOA 引脚	-	29	7	K5
	TIOA2_1		16	21	99	H2
	TIOA2_2		76	96	74	C4
	TIOB2_0	基本定时器 ch.2 TIOB 引脚	32	42	20	K7
	TIOB2_1		11	11	89	E3
	TIOB2_2		75	95	73	B4
基本定时器 3	TIOA3_0	基本定时器 ch.3 TIOA 引脚	-	30	8	J5
	TIOA3_1		17	22	100	G4
	TIOA3_2		70	90	68	C6
	TIOB3_0	基本定时器 ch.3 TIOB 引脚	33	43	21	H6
	TIOB3_1		12	12	90	E4
	TIOB3_2		71	91	69	A5
基本定时器 4	TIOA4_0	基本定时器 ch.4 TIOA 引脚	21	31	9	H5
	TIOA4_1		18	23	1	H3
	TIOA4_2		-	-	-	-
	TIOB4_0	基本定时器 ch.4 TIOB 引脚	34	44	22	J7
	TIOB4_1		-	13	91	F1
	TIOB4_2		-	-	-	-
基本定时器 5	TIOA5_0	基本定时器 ch.5 TIOA 引脚	22	32	10	L6
	TIOA5_1		19	24	2	J2
	TIOA5_2		-	82	60	C8
	TIOB5_0	基本定时器 ch.5 TIOB 引脚	35	45	23	K8
	TIOB5_1		-	14	92	F2
	TIOB5_2		-	83	61	D9
基本定时器 6	TIOA6_1	基本定时器 ch.6 TIOA 引脚	69	89	67	B6
	TIOB6_1	基本定时器 ch.6 TIOB 引脚	68	88	66	A6
基本定时器 7	TIOA7_0	基本定时器 ch.7 TIOA 引脚	-	-	-	-
	TIOA7_1		57	71	49	D10
	TIOA7_2		-	-	-	-
	TIOB7_0	基本定时器 ch.7 TIOB 引脚	-	-	-	-
	TIOB7_1		58	72	50	E8
	TIOB7_2		-	-	-	-

# MB9A130N系列

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
调试	SWCLK	串行线调试接口时钟输入引脚	62	78	56	B9
	SWDIO	串行线调试接口数据 I/O 引脚	64	80	58	A8
	SWO	串行线浏览器输出引脚	65	81	59	B8
	TRSTX	J-TAG 复位输入引脚	61	77	55	A9
	TCK	J-TAG 测试时钟输入引脚	62	78	56	B9
	TDI	J-TAG 测试数据输入引脚	63	79	57	B11
	TMS	J-TAG 测试模式状态输入/输出引脚	64	80	58	A8
	TDO	J-TAG 调试数据输出引脚	65	81	59	B8
外部中断	INT00_0	外部中断请求 00 输入引脚	2	2	80	C1
	INT00_1		-	82	60	C8
	INT00_2		67	87	65	D7
	INT01_0	外部中断请求 01 输入引脚	3	3	81	C2
	INT01_1		-	83	61	D9
	INT02_0	外部中断请求 02 输入引脚	4	4	82	B3
	INT02_1		43	53	31	J10
	INT03_0	外部中断请求 03 输入引脚	73	93	71	D6
	INT03_1		46	56	34	H9
	INT03_2		9	9	87	E1
	INT04_0	外部中断请求 04 输入引脚	12	12	90	E4
	INT04_1		49	59	37	G9
	INT04_2		10	10	88	E2
	INT05_0	外部中断请求 05 输入引脚	60	74	52	C10
	INT05_1		55	65	43	F9
	INT05_2		11	11	89	E3
	INT06_1	外部中断请求 06 输入引脚	59	73	51	C11
	INT06_2		35	45	23	K8
	INT07_2	外部中断请求 07 输入引脚	5	5	83	D1
	INT08_1	外部中断请求 08 输入引脚	-	14	92	F2
	INT08_2		8	8	86	D5
	INT09_1	外部中断请求 09 输入引脚	-	15	93	F3
	INT10_1	外部中断请求 10 输入引脚	-	16	94	G1
	INT11_1	外部中断请求 11 输入引脚	-	17	95	G2
	INT12_1	外部中断请求 12 输入引脚	-	27	5	J4
	INT13_1	外部中断请求 13 输入引脚	-	28	6	L5
	INT14_1	外部中断请求 14 输入引脚	29	39	17	K6
	INIT15_1	外部中断请求 15 输入引脚	76	96	74	C4
NMIX	不可屏蔽中断输入引脚	72	92	70	B5	

# MB9A130N系列

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
GPIO	P00	通用 I/O 口 0	61	77	55	A9
	P01		62	78	56	B9
	P02		63	79	57	B11
	P03		64	80	58	A8
	P04		65	81	59	B8
	P05		-	82	60	C8
	P06		-	83	61	D9
	P07		66	84	62	A7
	P08		-	85	63	B7
	P09		-	86	64	C7
	P0A		67	87	65	D7
	P0B		68	88	66	A6
	P0C		69	89	67	B6
	P0D		70	90	68	C6
	P0E		71	91	69	A5
	P0F		72	92	70	B5
	P10	通用 I/O 口 1	42	52	30	J11
	P11		43	53	31	J10
	P12		44	54	32	J8
	P13		45	55	33	H10
	P14		46	56	34	H9
	P15		47	57	35	H7
	P16		48	58	36	G10
	P17		49	59	37	G9
	P18		53	63	41	G8
	P19		54	64	42	F10
	P1A		55	65	43	F9
	P1B		56	66	44	E11
	P1C		-	67	45	E10
	P1D		-	68	46	F8
P1E	-	69	47	E9		
P1F	-	70	48	D11		
P20	通用 I/O 口 2	60	74	52	C10	
P21		59	73	51	C11	
P22		58	72	50	E8	
P23		57	71	49	D10	

# MB9A130N系列

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
GPIO	P30	通用 I/O 口 3	9	9	87	E1
	P31		10	10	88	E2
	P32		11	11	89	E3
	P33		12	12	90	E4
	P34		-	13	91	F1
	P35		-	14	92	F2
	P36		-	15	93	F3
	P37		-	16	94	G1
	P38		-	17	95	G2
	P39		13	18	96	F4
	P3A		14	19	97	G3
	P3B		15	20	98	H1
	P3C		16	21	99	H2
	P3D		17	22	100	G4
	P3E		18	23	1	H3
	P3F		19	24	2	J2
	P40		-	27	5	J4
	P41		-	28	6	L5
	P42		-	29	7	K5
	P43	-	30	8	J5	
	P44	21	31	9	H5	
	P45	22	32	10	L6	
	P46	26	36	14	L3	
	P47	27	37	15	K3	
	P48	29	39	17	K6	
	P49	30	40	18	J6	
	P4A	31	41	19	L7	
	P4B	32	42	20	K7	
	P4C	33	43	21	H6	
	P4D	34	44	22	J7	
	P4E	35	45	23	K8	
	P50	2	2	80	C1	
	P51	3	3	81	C2	
	P52	4	4	82	B3	
	P53	5	5	83	D1	
	P54	6	6	84	D2	
	P55	7	7	85	D3	
	P56	8	8	86	D5	
	P60	76	96	74	C4	
P61	75	95	73	B4		
P62	74	94	72	C5		
P63	73	93	71	D6		
P80	77	97	75	A4		
P81	78	98	76	A3		
P82	79	99	77	A2		
PE0	36	46	24	K9		
PE2	38	48	26	L9		
PE3	39	49	27	L10		



引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
多功能串口 0	SIN0_0	多功能串口 ch.0 输入引脚	59	73	51	C11
	SIN0_1		46	56	34	H9
	SOT0_0 (SDA0_0)	多功能串口 ch.0 输出引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT0; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA0。	58	72	50	E8
	SOT0_1 (SDA0_1)	多功能串口 ch.0 输出引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT0; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA0。	47	57	35	H7
	SCK0_0 (SCL0_0)	多功能串口 ch.0 时钟 I/O 引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SCK0; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SCL0。	57	71	49	D10
	SCK0_1 (SCL0_1)	多功能串口 ch.0 时钟 I/O 引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SCK0; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SCL0。	48	58	36	G10
多功能串口 1	SIN1_1	多功能串口 ch.1 输入引脚	43	53	31	J10
	SOT1_1 (SDA1_1)	多功能串口 ch.1 输出引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT1; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA1。	44	54	32	J8
	SCK1_1 (SCL1_1)	多功能串口 ch.1 时钟 I/O 引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SCK1; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SCL1。	45	55	33	H10
多功能串口 2	SIN2_2	多功能串口 ch.2 输入引脚	49	59	37	G9
	SOT2_2 (SDA2_2)	多功能串口 ch.2 输出引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT2; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA2。	53	63	41	G8
	SCK2_2 (SCL2_2)	多功能串口 ch.2 时钟 I/O 引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SCK2; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SCL2。	54	64	42	F10

# MB9A130N系列

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
多功能串口 3	SIN3_1	多功能串口 ch.3 输入引脚	2	2	80	C1
	SIN3_2		29	39	17	K6
	SOT3_1 (SDA3_1)	多功能串口 ch.3 输出引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT3; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA3。	3	3	81	C2
	SOT3_2 (SDA3_2)		30	40	18	J6
	SCK3_1 (SCL3_1)	多功能串口 ch.3 时钟 I/O 引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SCK3; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SCL3。	4	4	82	B3
	SCK3_2 (SCL3_2)		31	41	19	L7
多功能串口 4	SIN4_0	多功能串口 ch.4 输入引脚	67	87	65	D7
	SIN4_1		55	65	43	F9
	SIN4_2		-	82	60	C8
	SOT4_0 (SDA4_0)	多功能串口 ch.4 输出引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT4; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA4。	68	88	66	A6
	SOT4_1 (SDA4_1)		56	66	44	E11
	SOT4_2 (SDA4_2)		-	83	61	D9
	SCK4_0 (SCL4_0)	多功能串口 ch.4 时钟 I/O 引脚。充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SCK4; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SCL4。	69	89	67	B6
	SCK4_1 (SCL4_1)		-	67	45	E10
	SCK4_2 (SCL4_2)		-	84	62	A7
	RTS4_0	多功能串口 ch.4 RTS 输出引脚	70	90	68	C6
	RTS4_1		-	69	47	E9
	RTS4_2		-	86	64	C7
	CTS4_0	多功能串口 ch.4 CTS 输入引脚	71	91	69	A5
	CTS4_1		-	68	46	F8
	CTS4_2		-	85	63	B7

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
多功能串口 5	SIN5_0	多功能串口 ch.5 输入引脚	76	96	74	C4
	SIN5_2		-	15	93	F3
	SOT5_0 (SDA5_0)	多功能串口 ch.5 输出引脚。 充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT5; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA5。	75	95	73	B4
	SOT5_2 (SDA5_2)		-	16	94	G1
	SCK5_0 (SCL5_0)		74	94	72	C5
	SCK5_2 (SCL5_2)		-	17	95	G2
多功能串口 6	SIN6_0	多功能串口 ch.6 输入引脚	5	5	83	D1
	SIN6_1		12	12	90	E4
	SOT6_0 (SDA6_0)	多功能串口 ch.6 输出引脚。 充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT6; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA6。	6	6	84	D2
	SOT6_1 (SDA6_1)		11	11	89	E3
	SCK6_0 (SCL6_0)		7	7	85	D3
	SCK6_1 (SCL6_1)		10	10	88	E2
多功能串口 7	SIN7_1	多功能串口 ch.7 输入引脚	35	45	23	K8
	SIN7_2		77	97	75	A4
	SOT7_1 (SDA7_1)	多功能串口 ch.7 输出引脚。 充当 UART/CSIO 引脚(工作模式 0 ~ 2) 时, 可用作 SOT7; 充当 I <sup>2</sup> C 引脚(工作模式 4), 可用作 SDA7。	34	44	22	J7
	SOT7_2 (SDA7_2)		78	98	76	A3
	SCK7_1 (SCL7_1)		33	43	21	H6
	SCK7_2 (SCL7_2)		79	99	77	A2

# MB9A130N系列

引脚功能	引脚名称	功能说明	引脚号				
			LQFP-80	LQFP-100	QFP-100	BGA-112	
多功能定时器 0	DTTIOX_0	控制多功能定时器 0 的 RTO00 ~ RTO05 输出的波形发生器的输入信号	13	18	96	F4	
	DTTIOX_1		-	69	47	E9	
	DTTIOX_2		75	95	73	B4	
	FRCK0_0	16 位自由运行定时器 ch.0 外部时钟输入引脚	-	13	91	F1	
	FRCK0_1		-	70	48	D11	
	FRCK0_2		43	53	31	J10	
	IC00_0	多功能定时器 0 的 16 位输入捕捉输入引脚。 ICxx 表示通道号。	-	17	95	G2	
	IC00_1		55	65	43	F9	
	IC00_2		44	54	32	J8	
	IC01_0		-	16	94	G1	
	IC01_1		56	66	44	E11	
	IC01_2		45	55	33	H10	
	IC02_0		-	15	93	F3	
	IC02_1		-	67	45	E10	
	IC02_2		46	56	34	H9	
	IC03_0		-	14	92	F2	
	IC03_1		-	68	46	F8	
	IC03_2		47	57	35	H7	
	RTO00_0 (PPG00_0)		多功能定时器 0 的波形发生器输出引脚。	14	19	97	G3
	RTO00_1 (PPG00_1)		PPG0 输出模式下使用时，可用作 PPG00 功能。	-	71	49	D10
	RTO01_0 (PPG00_0)		多功能定时器 0 的波形发生器输出引脚。 PPG0 输出模式下使用时，可用作 PPG00 功能。	15	20	98	H1
	RTO02_0 (PPG02_0)	多功能定时器 0 的波形发生器输出引脚。 PPG0 输出模式下使用时，可用作 PPG02 功能。	16	21	99	H2	
	RTO03_0 (PPG02_0)	多功能定时器 0 的波形发生器输出引脚。 PPG0 输出模式下使用时，可用作 PPG02 功能。	17	22	100	G4	
RTO04_0 (PPG04_0)	多功能定时器 0 的波形发生器输出引脚。 PPG0 输出模式下使用时，可用作 PPG04 功能。	18	23	1	H3		
RTO05_0 (PPG04_0)	多功能定时器 0 的波形发生器输出引脚。 PPG0 输出模式下使用时，可用作 PPG04 功能。	19	24	2	J2		
IGTRG	PPG IGBT 模式外部触发输入引脚	32	42	20	K7		

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
实时时钟	RTCCO_0	实时时钟的脉冲输出引脚	72	92	70	B5
	RTCCO_1		45	55	33	H10
	RTCCO_2		14	19	97	G3
	SUBOUT_0	副时钟输出引脚	72	92	70	B5
	SUBOUT_1		45	55	33	H10
	SUBOUT_2		14	19	97	G3
低功耗模式	WKUP0	深层待机模式返回信号输入引脚 0	72	92	70	B5
	WKUP1	深层待机模式返回信号输入引脚 1	43	53	31	J10
	WKUP2	深层待机模式返回信号输入引脚 2	59	73	51	C11
	WKUP3	深层待机模式返回信号输入引脚 3	76	96	74	C4
DAC	DA0	D/A 转换器 ch.0 模拟输出引脚	34	44	22	J7
	DA1	D/A 转换器 ch.1 模拟输出引脚	35	45	23	K8
HDMI-CEC	CEC0	HDMI-CEC ch.0 引脚	33	43	21	H6
	CEC1	HDMI-CEC ch.1 引脚	76	96	74	C4
复位	INITX	外部复位输入引脚。 INITX = "L"时，复位有效。	28	38	16	K4
模式	MD0	Mode 0 引脚。 正常工作时，须输入 MD0 = "L"。 闪存串行编程时，须输入 MD0 = "H"。	37	47	25	L8
	MD1	Mode 1 引脚。 正常工作时，不必输入。 闪存串行编程时，须输入 MD1 = "L"。	36	46	24	K9
电源	VCC	电源引脚	1	1	79	B1
			-	26	4	J1
			25	35	13	K1
			41	51	29	K11
			-	76	54	A10

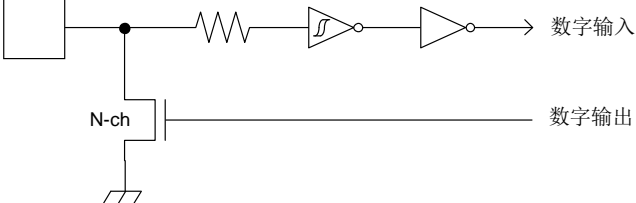
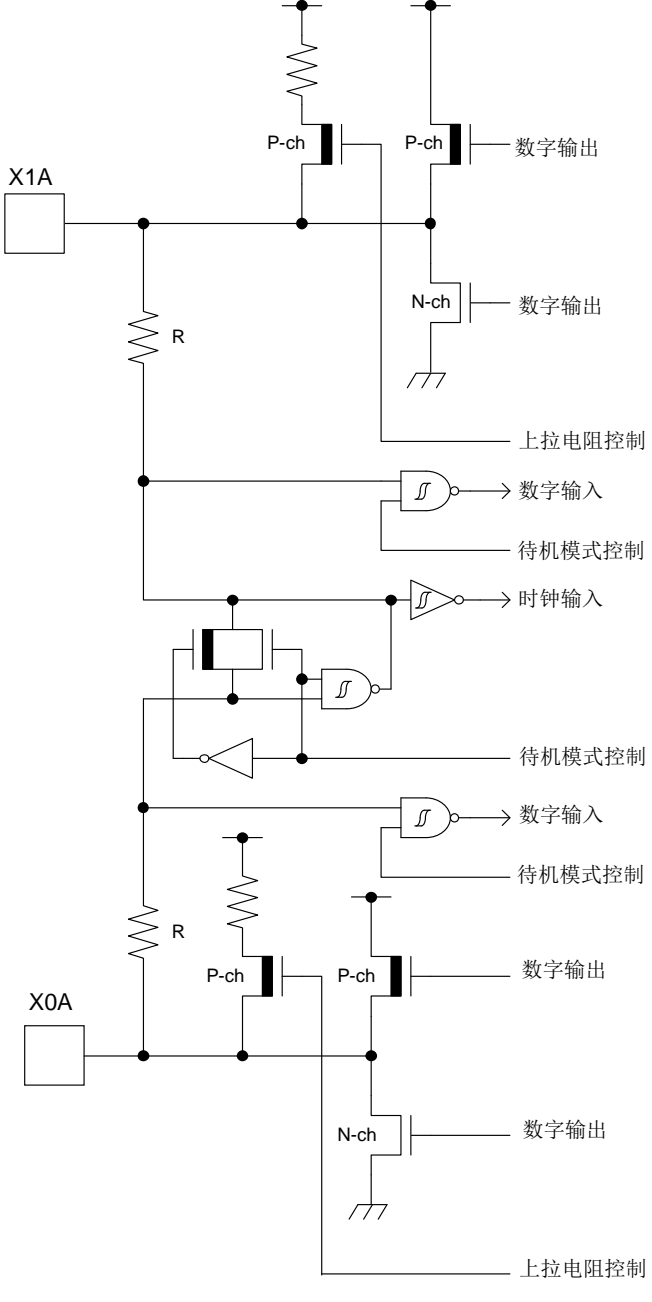
# MB9A130N系列

引脚功能	引脚名称	功能说明	引脚号			
			LQFP-80	LQFP-100	QFP-100	BGA-112
GND	VSS	GND 引脚	-	-	-	B2
			20	25	3	L1
			-	-	-	K2
			-	-	-	J3
			-	-	-	H4
			24	34	12	L4
			40	50	28	L11
			-	-	-	K10
			-	-	-	J9
			-	-	-	H8
			-	-	-	B10
			-	-	-	C9
			-	75	53	A11
			-	-	-	D8
			-	-	-	D4
-	-	-	C3			
-	-	-	A1			
时钟	X0	主时钟(振荡) 输入引脚	38	48	26	L9
	X0A	副时钟(振荡) 输入引脚	26	36	14	L3
	X1	主时钟(振荡) I/O 引脚	39	49	27	L10
	X1A	副时钟(振荡) I/O 引脚	27	37	15	K3
	CROUT_0	内置高速 CR 振荡时钟输出端口	60	74	52	C10
	CROUT_1		72	92	70	B5
模拟 POWER	AVCC	A/D 转换器和 D/A 转换器模拟电源引脚	50	60	38	H11
	AVRH	A/D 转换器模拟基准电压输入引脚	51	61	39	F11
模拟 GND	AVSS	A/D 转换器和 D/A 转换器 GND 引脚	52	62	40	G11
C 引脚	C	电源稳定电容引脚	23	33	11	L2

## ■ I/O 电路类型

类型	电路	备注
A	<p>The diagram for type A shows two oscillator inputs, X1 and X0. Each input is connected to a pull-up resistor R. The X1 input is also connected to a P-ch transistor and an N-ch transistor, both labeled '数字输出'. The X0 input is connected to a P-ch transistor and an N-ch transistor, both labeled '数字输出'. The circuit includes several logic gates: AND gates for '数字输入' and '待机模式控制', and OR gates for '待机模式控制' and '时钟输入'. There are also pull-up resistors connected to the gates and transistors, with labels '上拉电阻控制'.</p>	<p>可选择主振荡/GPIO 功能</p> <p>选择主振荡功能时</p> <ul style="list-style-type: none"> <li>• 振荡反馈电阻: 约 1 MΩ</li> <li>• 带待机控制</li> </ul> <p>选择 GPIO 功能时</p> <ul style="list-style-type: none"> <li>• CMOS 电平输出</li> <li>• CMOS 电平迟滞输入</li> <li>• 带上拉电阻控制</li> <li>• 带待机控制</li> <li>• 上拉电阻: 约 50 kΩ</li> <li>• <math>I_{OH} = -4 \text{ mA}</math>, <math>I_{OL} = 4 \text{ mA}</math></li> </ul>
B	<p>The diagram for type B shows a digital input pin connected to a pull-up resistor labeled '上拉电阻'. The input signal then passes through a resistor and two inverters before reaching the '数字输入' pin.</p>	<ul style="list-style-type: none"> <li>• CMOS 电平迟滞输入</li> <li>• 上拉电阻: 约 50 kΩ</li> </ul>

# MB9A130N系列

类型	电路	备注
C	 <p>数字输入</p> <p>数字输出</p> <p>N-ch</p>	<ul style="list-style-type: none"> <li>• 开漏输出</li> <li>• CMOS 电平迟滞输入</li> </ul>
D	 <p>数字输出</p> <p>数字输出</p> <p>数字输出</p> <p>上拉电阻控制</p> <p>数字输入</p> <p>待机模式控制</p> <p>时钟输入</p> <p>待机模式控制</p> <p>数字输入</p> <p>待机模式控制</p> <p>数字输出</p> <p>数字输出</p> <p>上拉电阻控制</p> <p>X1A</p> <p>R</p> <p>P-ch</p> <p>P-ch</p> <p>N-ch</p> <p>X0A</p> <p>R</p> <p>P-ch</p> <p>P-ch</p> <p>N-ch</p>	<p>可切换副振荡/ GPIO 功能</p> <p>选择副振荡功能时</p> <ul style="list-style-type: none"> <li>• 振荡反馈电阻: 约 5 MΩ</li> <li>• 带待机控制</li> </ul> <p>选择 GPIO 时</p> <ul style="list-style-type: none"> <li>• CMOS 电平输出</li> <li>• CMOS 电平迟滞输入</li> <li>• 带上拉电阻控制</li> <li>• 带待机控制</li> <li>• 上拉电阻: 约 50 kΩ</li> <li>• <math>I_{OH} = -4 \text{ mA}</math>, <math>I_{OL} = 4 \text{ mA}</math></li> </ul>



类型	电路	备注
E	<p style="text-align: center;">             P-ch      P-ch      数字输出              N-ch      数字输出              R      上拉电阻控制              数字输入              待机模式控制           </p>	<ul style="list-style-type: none"> <li>• CMOS 电平输出</li> <li>• CMOS 电平迟滞输入</li> <li>• 带上拉电阻控制</li> <li>• 带待机控制</li> <li>• 上拉电阻: 约 50 kΩ</li> <li>• <math>I_{OH} = -4 \text{ mA}</math>, <math>I_{OL} = 4 \text{ mA}</math></li> </ul>
F	<p style="text-align: center;">             P-ch      P-ch      数字输出              N-ch      数字输出              R      上拉电阻控制              数字输入              待机模式控制              模拟输入              输入控制           </p>	<ul style="list-style-type: none"> <li>• CMOS 电平输出</li> <li>• CMOS 电平迟滞输入</li> <li>• 带输入控制</li> <li>• 模拟输入</li> <li>• 带上拉电阻控制</li> <li>• 带待机控制</li> <li>• 上拉电阻: 约 50 kΩ</li> <li>• <math>I_{OH} = -4 \text{ mA}</math>, <math>I_{OL} = 4 \text{ mA}</math></li> </ul>

# MB9A130N系列

类型	电路	备注
G		<ul style="list-style-type: none"> <li>• CMOS 电平输出</li> <li>• CMOS 电平迟滞输入</li> <li>• 带待机控制</li> <li>• 耐 5 V 输入</li> <li>• <math>I_{OH} = -4 \text{ mA}</math>, <math>I_{OL} = 4 \text{ mA}</math></li> <li>• 可控制 PZR 寄存器。 仅限 P0B, P0C, P4C, P60, P81, P82。</li> </ul>
H		<p>CMOS 电平迟滞输入</p>
J		<ul style="list-style-type: none"> <li>• CMOS 电平输出</li> <li>• CMOS 电平迟滞输入</li> <li>• 带输入控制</li> <li>• 模拟输出</li> <li>• 带上拉电阻控制</li> <li>• 带待机控制</li> <li>• 上拉电阻: 约 50 kΩ</li> <li>• <math>I_{OH} = -4 \text{ mA}</math>, <math>I_{OL} = 4 \text{ mA}</math></li> </ul>

## ■ 芯片处理注意事项

半导体芯片存在一定的故障发生概率。半导体芯片的故障率很大程度受使用条件(电路条件、环境条件等)的影响。

使用 FUJITSU SEMICONDUCTOR 的半导体芯片时遵守下列注意事项，可降低故障概率并提高产品性能。

### 1. 产品设计注意事项

本部分介绍使用半导体芯片进行电子产品设计时的注意事项。

#### ● 遵守最大绝对额定值

施加超过最大绝对额定值的负荷(电压、电流、温度等)可能会永久损坏半导体芯片。因此，注意不可超过这些额定值。

#### ● 遵守推荐工作条件

遵守推荐工作条件可以保证半导体芯片的正常动作。请保证电气特性的额定值符合这些条件范围。

请始终在符合推荐工作条件的状态下使用。不符合条件的使用可能会影响芯片的可靠性并导致芯片故障。

富士通半导体公司不保证"数据手册"上没有记载的项目、使用条件和逻辑组合的使用。用户在"数据手册"未记载的条件下使用时，请事先与销售部门联系。

#### ● 引脚的处理与保护

处理连接半导体芯片上的电源引脚及 I/O 引脚时，须注意以下事项。

##### (1) 过电压、过电流的防止

各引脚上施加超过最大额定值的电压、电流会损伤芯片内部，在极端情况下甚至会永久损坏芯片。设计产品时，请防止产生过电压、过电流。

##### (2) 输出引脚的保护

电源引脚或者其它输出引脚短路或连接大电容负载会产生大的漏电流。长时间保持这种连接状态会损伤芯片。

因此不要进行此类连接。

##### (3) 未用输入引脚的保护

在悬空状态下使用高阻抗电平的输入引脚时，可能会引起操作不稳定。请使用合适的电阻连接到电源引脚或接地引脚。

#### ● 闩锁

半导体芯片根据基板上的 P 型区和 N 型区进行配置。外部异常电压增加时，内部寄生 PNP 接合点(晶闸管构造)导通后，增加的数百 mA 的大电流可能会流至电源引脚。这就是闩锁。

注意：这一现象会降低芯片的可靠性，还有引起发热、冒烟和起火的危险。为避免以上现象发生，应该注意以下几点：

(1) 不可在引脚上添加超过最大额定的电压。注意异常噪声和电涌等。

(2) 考虑上电的先后顺序，不要流入异常电流。

- **遵守安全法规和标准**

世界各国提供了诸如安全和地磁干扰等规章制度和标准。客户进行产品设计时请遵守这些规章制度和标准。

- **故障及安全设计**

半导体芯片存在一定的故障发生概率。请用户对芯片和设备采取冗余设计、防火设计、防止过电流设计、防误动作设计等安全设计措施，保证即使在设备发生故障的情况下，也不会造成人身伤害、火灾和社会损失。

- **芯片使用注意事项**

本手册介绍的 FUJITSU SEMICONDUCTOR 半导体产品旨在为一般用途而设计、开发和制造，包括一般的工业使用、通常办公使用、个人使用和家庭使用；而非用于以下领域的设计、开发和制造：使用中伴随着致命风险或危险，若不加以特别高度安全保障，有可能导致对公众产生危害，甚至直接造成死亡、人身伤害、严重物质损失或其他损失(即核设施的核反应控制、航空飞行控制、空中交通管制、公共交通控制、大众交通运行控制系统、医用维系生命系统、核武器系统的导弹发射控制)，需要极高可靠性的应用领域(比如海底中转器和人造卫星)。属于在上述领域内使用该产品而引起的用户和/或第三方的任何索赔或损失，本公司不承担任何责任。

## 2. 封装注意事项

封装分为直插型和表贴型。对这两类封装，仅符合本公司推荐工作条件的封装方可保障焊接耐热性等品质。关于封装详情，请咨询本公司的销售部。

- **直插型**

在印刷电路板上直接进行直插型封装有两种方法:在印刷电路板上直接焊接和使用插座进行封装。

直接在印刷电路板上焊接：铅插入印刷电路板的通孔后，一般使用喷流焊锡法(波峰焊接方法)。这种情况下进行焊接时，超过最大保存温度额定的热应力导入到铅上。封装请符合本公司推荐的工作条件。

使用插座封装方法：插座接点的表面处理和 IC 的铅表面处理不同时，长时间后会发生接触不良的现象。建议用户封装前确认此时的插座接点的表面处理和 IC 铅表面处理的状态。

- **表贴型**

与直插型封装比较，表贴型封装的铅细薄，容易弯曲变形。封装时可能发生开路(引脚增加、引脚间距狭窄、铅变形引起)和短路(桥焊引起)，请采用合适的封装技术。

本公司推荐焊接方法的产品封装条件实施等级分类。用户请按照本公司推荐的等级分类进行封装。

- **无铅封装**

使用 Sn-Pb 共晶焊料进行 BGA 封装的 Sn-Ag-Cu 球产品封装时，需注意因使用状况引起的接合强度变低现象。

- **半导体芯片的保管**

塑料封装使用树脂材料，在自然环境下放置容易吸湿。吸湿后的封装在封装时需要进行加热，可能会产生由于界面剥离而降低耐湿性或者封装产生裂痕的现象。请注意以下几点。

- (1)保管场所的气温急剧变化会引起产品上面水分结露。应避免在此类环境下保管产品。请在温度变化低的场所保管产品。
- (2)推荐使用干燥箱保管产品。保管时相对湿度 70%RH 以下，温度 5°C ~ 30°C。  
干燥的封装开封时，推荐湿度为 40% ~ 70% RH。
- (3)富士通的半导体芯片使用防潮性高的铝质网状包装袋，并使用硅胶作为干燥剂。半导体芯片放入铝质网袋密封保管。
- (4)避免在腐蚀性气体充溢和灰尘弥漫的场所保管产品。

- 烘烤

吸湿后的封装通过烘烤(加热干燥)可进行除湿。烘烤时,请在富士通推荐的条件下进行。

条件:125°C/24 小时

- 静电

静电容易破坏半导体芯片,请注意以下几点。

- (1) 工作环境的相对湿度: 40% ~ 70% RH。  
必要时考虑使用除静电装置(离子发生器)。
- (2) 使用的传输带、沾锡槽、焊烙铁及周围附加设备接地。
- (3) 为防止人体静电,可导致高电阻 (1 M $\Omega$  左右)的戒指或手镯应放置地线保持接地状态,着导电性好的衣服鞋子,床上铺设导电垫,这些措施可使带电电荷保持在最小限度。
- (4) 请将夹具及计量类仪器仪表接地或者进行防静电处理。
- (5) 基板组装完毕进行收纳时,避免使用发泡胶等容易带电的材料。

### 3. 使用环境注意事项

半导体芯片的可靠性依赖于前述的周围温度及环境条件。

使用时请注意以下几点。

- (1) 湿度环境  
长期在高湿度环境下使用可引起芯片以及 PCB 板的漏电等问题。如果预料到芯片会放置到高湿度环境,请考虑进行防潮处理。
- (2) 静电放电  
半导体芯片靠近高压带电物体时,可能因放电产生误动作。  
这种情况下请进行防静电等处理以防产生放电。
- (3) 腐蚀性气体、尘埃、油  
在腐蚀性气雾、大气尘埃和油附着的状态下使用芯片,引起的化学反应可能对芯片产生不良影响。在这样的环境下使用时,请采取预防措施。
- (4) 放射线及宇宙射线  
一般芯片设计时并不可暴露于有放射线和宇宙射线的环境。因此,若要在这样的环境下使用,请做好防护。
- (5) 冒烟及起火  
模质树脂型的芯片具有可燃性,因此注意不可以靠近易燃物。芯片冒烟或起火时可能产生有毒气体。  
其它特殊环境下使用富士通产品时,请咨询富士通销售部门。

请至下列 URL 查找最新产品处理注意事项。

<http://edevice.fujitsu.com/fj/handling-e.pdf>

## ■ 芯片使用注意事项

### • 电源引脚

若产品有多个 VCC, VSS 引脚, 为防止芯片设计时因闩锁等产生误动作, 可把芯片内同一电位上的引脚相互连接; 为防止因额外的辐射或者地线的上升致使选通信号发生误动作, 请务必把这些引脚与外部电源或地线连接, 以符合总输出电流的额定。

另外, 使用尽可能低的电阻连接电流供应源和本芯片的各电源引脚及 GND 引脚。此外, 推荐在本芯片附近各电源引脚和 GND 引脚之间连接一个约 0.1  $\mu\text{F}$  的陶瓷电容器作为旁路电容。

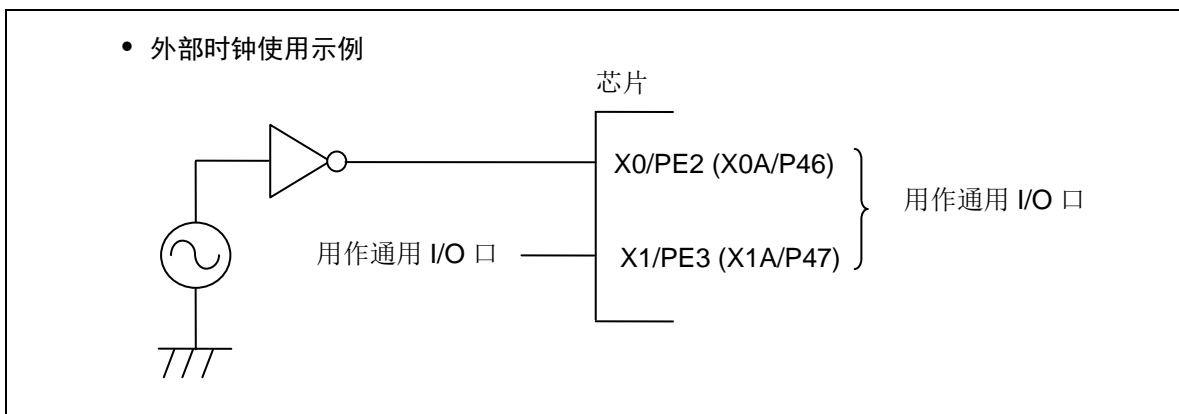
### • 晶振电路

X0/X1 引脚, X0A/X1A 引脚附近的噪声可导致芯片出现误动作。在设计印刷电路板布线时, X0/X1 引脚、X0A/X1A 引脚、晶振要尽量靠近地线的旁路电容。

强烈建议设计时地线应环绕 X0/X1 引脚和 X0A/X1A 引脚, 这样印刷电路板才能够稳定工作。

### • 外部时钟使用注意事项

使用外部时钟时, 时钟信号输入到 X0/PE2 引脚和 X0A/P46 引脚。



### • 多功能串行引脚用作 I<sup>2</sup>C 引脚时的注意事项

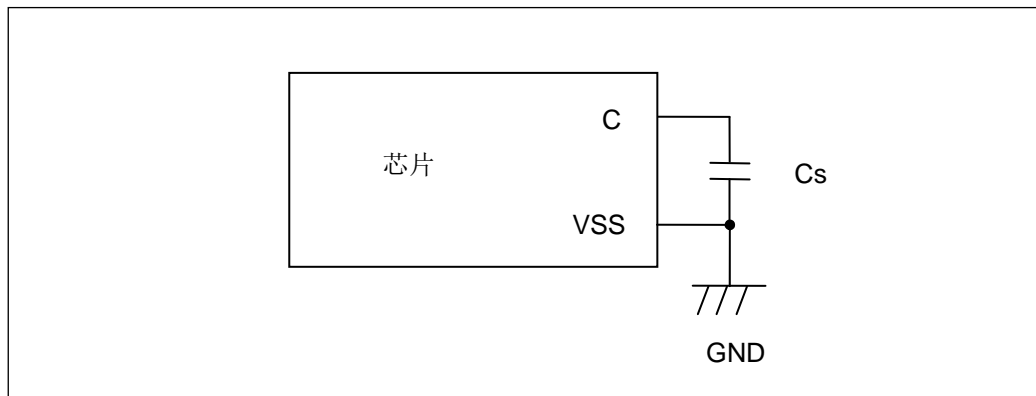
如果多功能串行引脚用作 I<sup>2</sup>C 引脚, 数字输出 P-ch 晶体管始终处于禁止状态。但是, I<sup>2</sup>C 引脚需要如其它引脚一样保持电气特性, 断电后无需与外部 I<sup>2</sup>C 总线系统连接。

- **C 引脚**

本系列内置稳压器。务必在 C 引脚和 GND 引脚之间链接一个平滑电容器(Cs)供稳压器使用。请使用陶瓷电容器或具有相同频率特性的电容器作为平滑电容器。

有些多层陶瓷电容器在电容值温度变化幅度上具有特性(F 特性、Y5V 特性)。请确认电容器的温度特性，选择满足使用条件规格值的电容器。

本系列推荐使用 4.7  $\mu\text{F}$  左右的平滑电容器。



- **模式引脚(MD0, MD1)**

模式引脚(MD0, MD1)直接与 VCC 引脚/VSS 引脚连接。为防止模式引脚电平变化及重写闪存数据引起上拉/下拉或者并防止芯片因噪声而意外进入测试模式，设计电路板时上拉或下拉使用的电阻值尽量小一些，尽可能地缩短模式引脚到 VCC 引脚/VSS 引脚的距离，最好用低阻抗连结。

- **上电注意事项**

同时开关电源或按照以下顺序开关电源。

不使用 A/D 转换器时，请按照 AVCC = VCC 电平，AVSS = VSS 电平连接。

上电时 : VCC → AVCC → AVRH

断电时 : AVRH → AVCC → VCC

- **串行通信**

串行通信时受噪声或其他因素影响可能接收到不正确的数据。因此，请设计能降噪的电路板。

考虑到受噪声影响而接收到不正确的数据，应在数据末尾添加数据校验等错误检测措施。检测出错误后，重新发送数据。

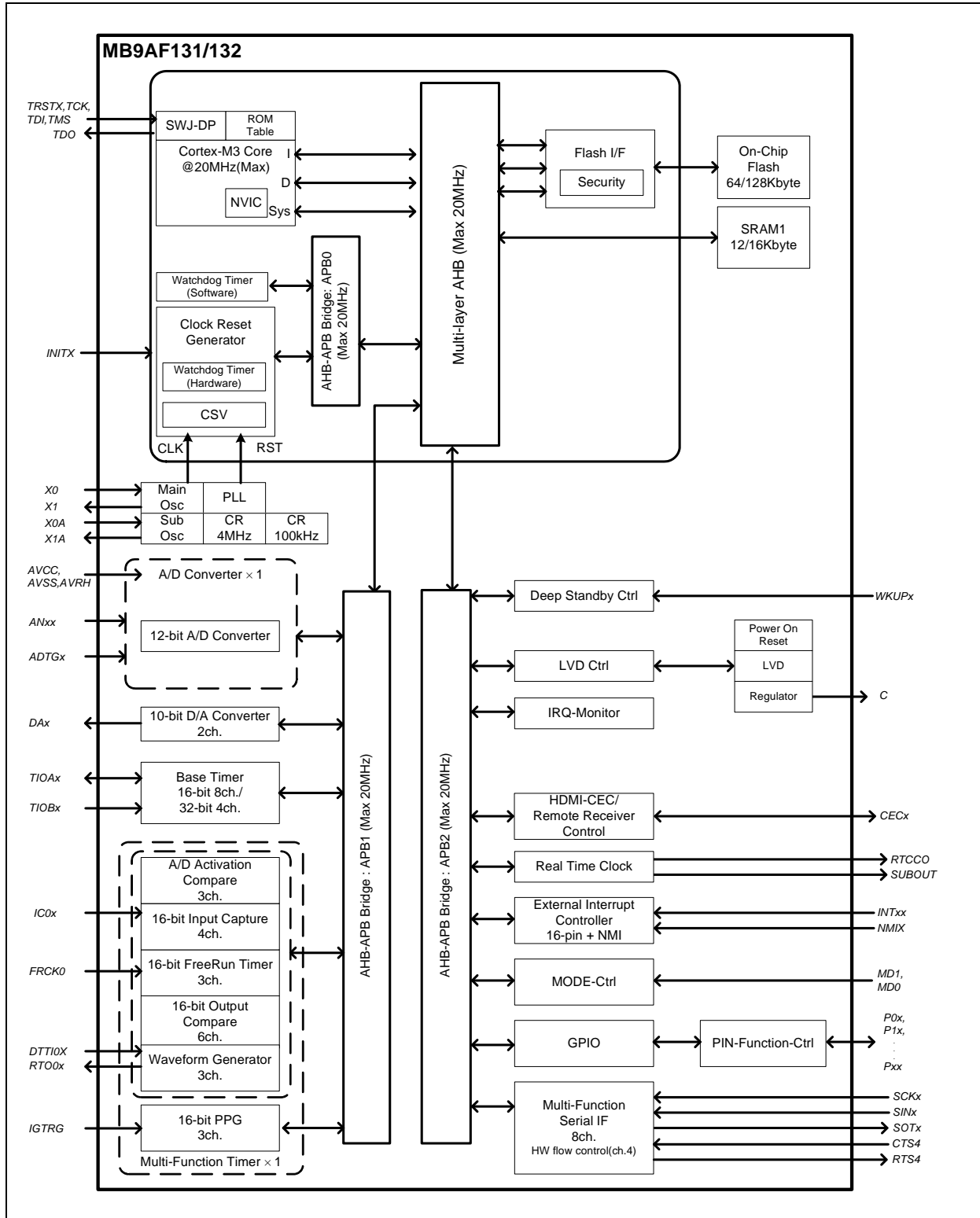
- **不同容量的存储器产品间及 Flash 产品和 MASK 产品的特性差异**

因为芯片布设和存储器构造的差异，不同容量的存储器产品间及 Flash 产品和 MASK 产品的电气特性(功耗、ESD、闩锁、噪声特性、振荡特性等)也不同。

用户要使用同一系列的其它产品时，须评估其电气特性。

# MB9A130N系列

## ■ 框图

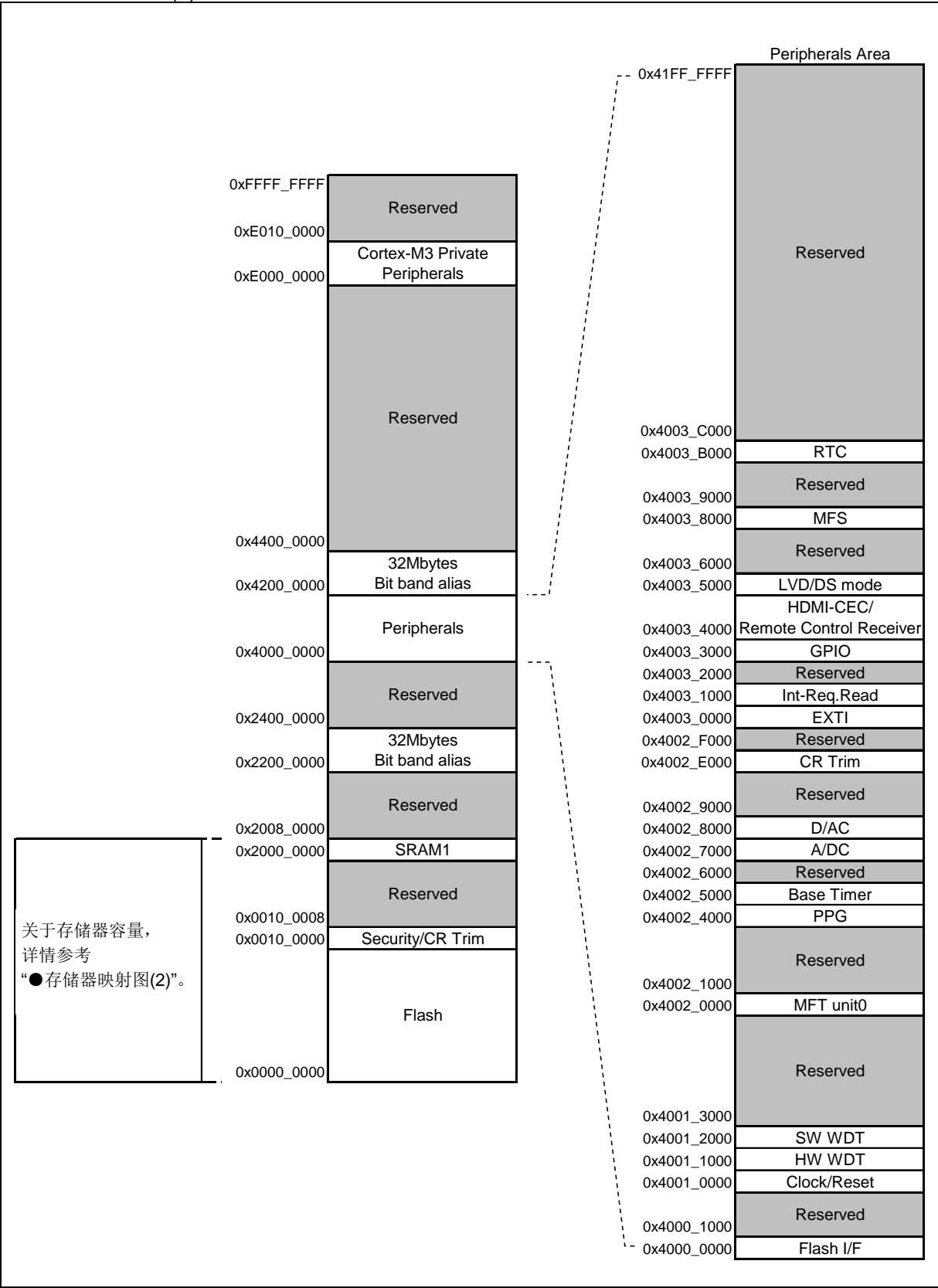


## ■ 存储容量

关于存储器容量，详情参照"■产品阵容"中的"•存储器容量"。

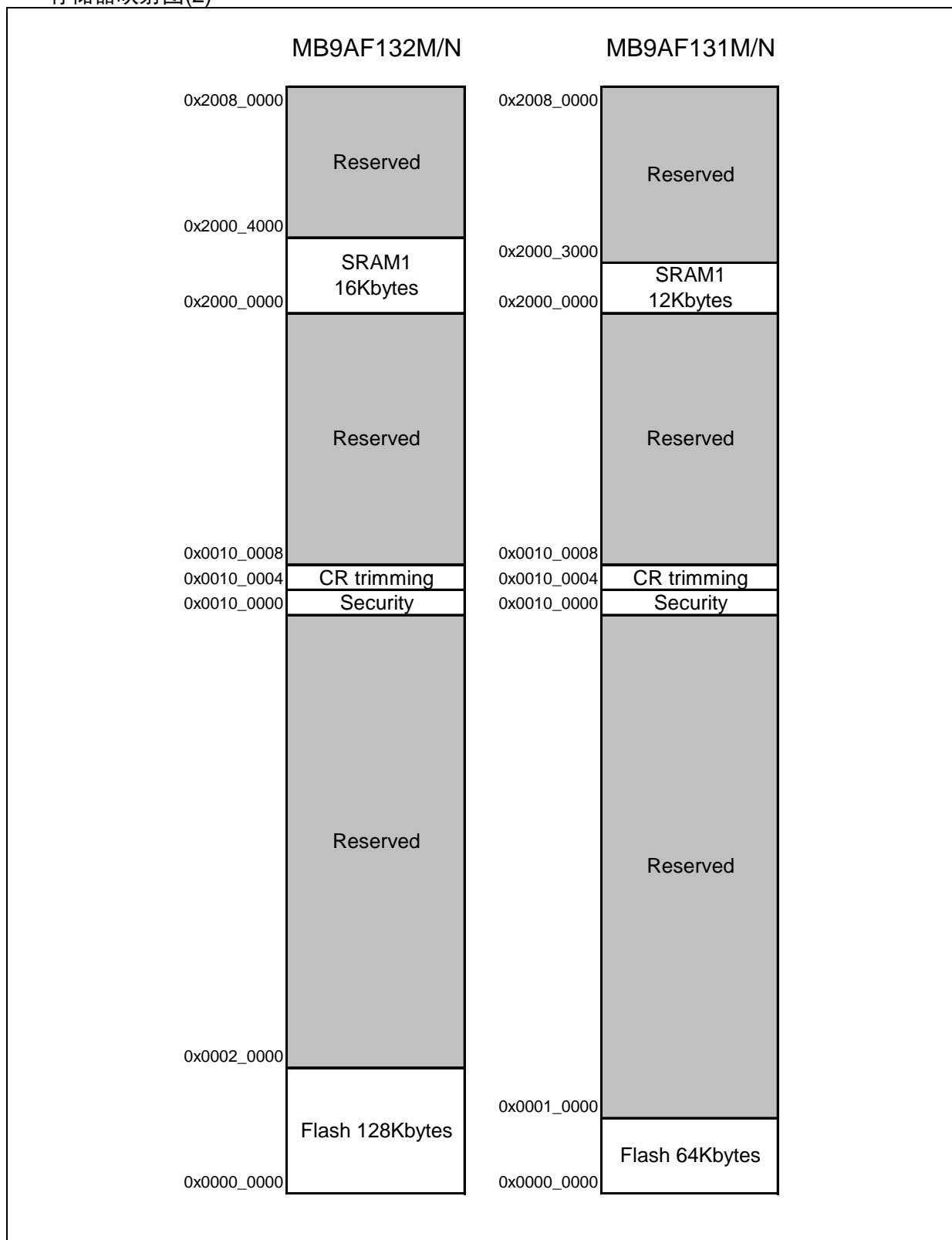


■ 存储器映射  
 • 存储器映射图(1)



# MB9A130N系列

• 存储器映射图(2)



• 外设功能地址映射

起始地址	末尾地址	总线	外设功能	
0x4000_0000	0x4000_0FFF	AHB	闪存 I/F 寄存器	
0x4000_1000	0x4000_FFFF		保留	
0x4001_0000	0x4001_0FFF	APB0	时钟/复位控制	
0x4001_1000	0x4001_1FFF		硬件看门狗定时器	
0x4001_2000	0x4001_2FFF		软件看门狗定时器	
0x4001_3000	0x4001_4FFF		保留	
0x4001_5000	0x4001_5FFF		保留	
0x4001_6000	0x4001_FFFF		保留	
0x4002_0000	0x4002_0FFF		APB1	多功能定时器单元 0
0x4002_1000	0x4002_1FFF	保留		
0x4002_2000	0x4002_3FFF	保留		
0x4002_4000	0x4002_4FFF	PPG		
0x4002_5000	0x4002_5FFF	基本定时器		
0x4002_6000	0x4002_6FFF	保留		
0x4002_7000	0x4002_7FFF	A/D 转换器		
0x4002_8000	0x4002_8FFF	D/A 转换器		
0x4002_9000	0x4002_DFFF	保留		
0x4002_E000	0x4002_EFFF	内置 CR 调节		
0x4002_F000	0x4002_FFFF	保留		
0x4003_0000	0x4003_0FFF	APB2		外部中断
0x4003_1000	0x4003_1FFF			中断源检查寄存器
0x4003_2000	0x4003_2FFF		保留	
0x4003_3000	0x4003_3FFF		GPIO	
0x4003_4000	0x4003_4FFF		HDMI-CEC/遥控接收器	
0x4003_5000	0x4003_50FF		低压检测	
0x4003_5100	0x4003_5FFF		深层待机模式控制器	
0x4003_6000	0x4003_6FFF		保留	
0x4003_7000	0x4003_7FFF		保留	
0x4003_8000	0x4003_8FFF		多功能串行	
0x4003_9000	0x4003_9FFF		保留	
0x4003_A000	0x4003_AFFF		保留	
0x4003_B000	0x4003_BFFF		实时时钟	
0x4003_C000	0x4003_FFFF		保留	
0x4004_0000	0x4004_FFFF	AHB	保留	
0x4005_0000	0x4005_FFFF		保留	
0x4006_0000	0x4006_0FFF		保留	
0x4006_1000	0x4006_1FFF		保留	
0x4006_2000	0x4006_2FFF		保留	
0x4006_3000	0x4006_3FFF		保留	
0x4006_4000	0x41FF_FFFF		保留	

## ■ 各 CPU 状态下的引脚状态

引脚状态术语释义如下。

- **INITX = 0**  
INITX 引脚为"L"电平期间。
- **INITX = 1**  
INITX 引脚为"H"电平期间。
- **SPL = 0**  
待机模式控制寄存器(STB\_CTL)的待机引脚电平设定位(SPL)清"0"的状态。
- **SPL = 1**  
待机模式控制寄存器(STB\_CTL)的待机引脚电平设定位(SPL)置"1"的状态。
- **输入使能**  
输入功能可使用的状态。
- **内部输入固定在"0"**  
输入功能不可使用的状态。内部输入固定在"L"。
- **Hi-Z**  
将输出驱动用晶体管置于驱动禁止状态、引脚置于 Hi-Z 状态。
- **设定禁止**  
不可设定。
- **保持即前状态**  
保持转换到本模式前的状态。  
如果内置的外设功能正在运行，则遵从该外设功能。  
用作端口时，保持该状态。
- **模拟输入使能**  
允许模拟输入使能。
- **追踪输出**  
追踪功能可使用的状态。
- **GPIO 选择**  
深层待机模式下，引脚切换到通用 I/O 口。

## ● 引脚状态一览表

引脚状态类型	功能组名称	上电复位或 低压检测状 态	INITX 输入 状态	芯片内部复 位状态	运行模式或 者休眠模式 状态	定时器模式、 RTC 模式或者休眠模式 状态		深层待机 RTC 模式或者 深层待机停止 STOP 模 式状态		自深层待机 模式状态返 回
		电源不稳定	电源稳定		电源稳定	电源稳定		电源稳定		电源稳定
		-	INITX = 0	INITX = 1	INITX = 1	INITX = 1		INITX = 1		INITX = 1
		-	-	-	-	SPL = 0	SPL = 1	SPL = 0	SPL = 1	-
A	主晶振输入 引脚	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能
	选择外部主 时钟输入	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态/振荡停 止时*1, 输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/输入 使能/振荡 停止时*1, Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/内部 输出固定在 "0"	选择 GPIO
	选择 GPIO	设定禁止	设定禁止	设定禁止	保持即前状 态	输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/内部 输出固定在 "0"	保持即前状 态
B	主晶振输出 引脚	Hi-Z/内部 输出固定在 "0"	Hi-Z/内部 输出固定在 "0"	Hi-Z/内部 输出固定在 "0"	保持即前状 态/振荡停 止时*1, Hi-Z输出/内 部输出固定 在"0"	保持即前状 态/振荡停 止时*1, Hi-Z输出/内 部输出固定 在"0"	保持即前状 态/振荡停 止时*1, Hi-Z输出/内 部输出固定 在"0"	保持即前状 态/振荡停 止时*1, Hi-Z输出/内 部输出固定 在"0"	保持即前状 态/振荡停 止时*1, Hi-Z输出/内 部输出固定 在"0"	保持即前状 态/振荡停 止时*1, Hi-Z输出/内 部输出固定 在"0"
	选择 GPIO	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/内部 输出固定在 "0"	保持即前状 态
C	INITX 输入引脚	上拉/输入 使能	上拉/输入 使能	上拉/输入 使能	上拉/输入 使能	上拉/输入 使能	上拉/输入 使能	上拉/输入 使能	上拉/输入 使能	上拉/输入 使能
D	模式 输入引脚	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能
E	选择 JTAG	Hi-Z	上拉/输入 使能	上拉/输入 使能	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态
	选择 GPIO	设定禁止	设定禁止	设定禁止			Hi-Z/内部 输出固定在 "0"	保持即前状 态	Hi-Z/内部 输出固定在 "0"	
F	选择外部中 断使能	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	保持即前状 态	选择 GPIO 内部输出固 定在"0"	Hi-Z/内部 输出固定在 "0"	选择 GPIO
	选择上述以 外的其它源	Hi-Z	Hi-Z/输入 使能	Hi-Z/输入 使能			Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"		保持即前状 态
	选择 GPIO						保持即前状 态			

# MB9A130N系列

引脚状态类型	功能组名称	上电复位或 低压检测状 态	INITX 输入 状态	芯片内部复 位状态	运行模式或 者休眠模式 状态	定时器模式、 RTC 模式或者休眠模式 状态		深层待机 RTC 模式或者 深层待机停止 STOP 模 式状态		自深层待机 模式状态返 回	
		电源不稳定	电源稳定		电源稳定	电源稳定		电源稳定		电源稳定	
		-	INITX = 0	INITX = 1	INITX = 1	INITX = 1		INITX = 1		INITX = 1	
		-	-	-	-	SPL = 0	SPL = 1	SPL = 0	SPL = 1	-	
G	使能 WKUP	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	WKUP 输入 使能	Hi-Z/ WKUP 输入 使能	选择 GPIO	
	选择外部中 断使能	设定禁止	设定禁止	设定禁止			保持即前状 态	选择 GPIO 内部输出固 定在"0"	Hi-Z/内部 输出固定在 "0"		
	选择上述以 外的其它源	Hi-Z	Hi-Z/输入 使能	Hi-Z/输入 使能			Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"			
	选择 GPIO							保持即前状 态			
H	选择源	Hi-Z	Hi-Z/输入 使能	Hi-Z/输入 使能	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	选择 GPIO 内部输出固 定在"0"	Hi-Z/内部 输出固定在 "0"	选择 GPIO	
	选择 GPIO							输出保持即 前状态/内 部输出固定 在"0"		保持即前状 态	
I	选择 NMIX	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	保持即前状 态	WKUP 输入 使能	Hi-Z/ WKUP 输入 使能	选择 GPIO	
	选择上述以 外的其它源	Hi-Z	Hi-Z/输入 使能	Hi-Z/输入 使能			Hi-Z/内部 输出固定在 "0"				保持即前状 态
	选择 GPIO						保持即前状 态				
J	选择模拟输 入	Hi-Z	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	
	选择上述以 外的其它源		设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	Hi-Z/内部 输出固定在 "0"	选择 GPIO	
	选择 GPIO	保持即前状 态									
K	选择模拟输 入	Hi-Z	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	
	选择外部中 断使能		设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	Hi-Z/内部 输出固定在 "0"	选择 GPIO
	选择上述以 外的其它源	选择 GPIO 内部输出固 定在"0"						保持即前状 态			
	选择 GPIO	输出保持即 前状态/内 部输出固定 在"0"						保持即前状 态			

# MB9A130N系列

引脚状态类型	功能组名称	上电复位或 低压检测状态	INITX 输入 状态	芯片内部复 位状态	运行模式或 者休眠模式 状态	定时器模式、 RTC 模式或者休眠模式 状态		深层待机 RTC 模式或者 深层待机停止 STOP 模 式状态		自深层待机 模式状态返 回
		电源不稳定	电源稳定		电源稳定	电源稳定		电源稳定		电源稳定
		-	INITX = 0	INITX = 1	INITX = 1	INITX = 1		INITX = 1		INITX = 1
		-	-	-	-	SPL = 0	SPL = 1	SPL = 0	SPL = 1	-
L	选择模拟输入	Hi-Z	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能	Hi-Z/内部 输出固定在 "0"/模拟输 入使能
	选择 WKUP						Hi-Z/内部 输出固定在 "0"	WKUP 输入 使能	Hi-Z/ WKUP 输入 使能	选择 GPIO
	选择外部中 断使能	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	保持即前状 态	选择 GPIO 内部输出固 定在"0"	Hi-Z/内部 输出固定在 "0"	选择 GPIO
	选择上述以 外的其它源						Hi-Z/内部 输出固定在 "0"			
选择 GPIO	Hi-Z/内部 输出固定在 "0"						保持即前状 态			
M	副晶振输入 引脚	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能
	选择外部副 时钟输入	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态/振荡停 止时*2, 输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/输入 使能/振荡 停止时*2, Hi-Z/内部 输出固定在 "0"	保持即前状 态/振荡停 止时*2, 输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/输入 使能/振荡 停止时*2, Hi-Z/内部 输出固定在 "0"	保持即前状 态/自深层 待机 STOP 模式返回, 选择 GPIO
	选择 GPIO	设定禁止	设定禁止	设定禁止	保持即前状 态	输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/内部 输出固定在 "0"	保持即前状 态
N	副晶振输出 引脚	Hi-Z/内部 输出固定在 "0"	Hi-Z/内部 输出固定在 "0"	Hi-Z/内部 输出固定在 "0"	保持即前状 态	保持即前状 态/振荡停 止时*2, Hi-Z/内部 输出固定在 "0"	保持即前状 态/振荡停 止时*2, Hi-Z/内部 输出固定在 "0"	保持即前状 态/振荡停 止时*2, Hi-Z/内部 输出固定在 "0"	保持即前状 态/振荡停 止时*2, Hi-Z/内部 输出固定在 "0"	保持即前状 态/振荡停 止时*2, Hi-Z/内部 输出固定在 "0"
	选择 GPIO	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/内部 输出固定在 "0"	保持即前状 态
O	选择外部中 断使能	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	保持即前状 态	选择 GPIO/ 内部输出固 定在"0"	Hi-Z/内部 输出固定在 "0"	选择 GPIO
	选择 GPIO	Hi-Z	Hi-Z/输入 使能	Hi-Z/输入 使能			Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"		保持即前状 态

# MB9A130N系列

引脚状态类型	功能组名称	上电复位或 低压检测状 态	INITX 输入 状态	芯片内部复 位状态	运行模式或 者休眠模式 状态	定时器模式、 RTC 模式或者休眠模式 状态		深层待机 RTC 模式或者 深层待机停止 STOP 模 式状态		自深层待机 模式状态返 回
		电源不稳定	电源稳定		电源稳定	电源稳定		电源稳定		电源稳定
		-	INITX = 0	INITX = 1	INITX = 1	INITX = 1		INITX = 1		INITX = 1
		-	-	-	-	SPL = 0	SPL = 1	SPL = 0	SPL = 1	-
P	模式 输入引脚	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能	输入使能
	选择 GPIO	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	Hi-Z/输入 使能	保持即前状 态	Hi-Z/输入 使能	保持即前状 态
Q	使能 CEC	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态
	选择上述以 外的其它源	Hi-Z	Hi-Z/输入 使能	Hi-Z/输入 使能	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	选择 GPIO 内部输出固 定在"0"	Hi-Z/内部 输出固定在 "0"	选择 GPIO
	选择 GPIO							输出保持即 前状态/内 部输出固定 在"0"		保持即前状 态
R	使能 CEC	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态	保持即前状 态
	使能 WKUP	设定禁止	设定禁止	设定禁止	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	WKUP 输入 使能	Hi-Z/ WKUP 输入 使能	选择 GPIO
	选择外部中 断使能						保持即前状 态	选择 GPIO 内部输出固 定在"0"		
	选择上述以 外的其它源	Hi-Z	Hi-Z/输入 使能	Hi-Z/输入 使能	保持即前状 态	保持即前状 态	Hi-Z/内部 输出固定在 "0"	输出保持即 前状态/内 部输出固定 在"0"	Hi-Z/内部 输出固定在 "0"	保持即前状 态
选择 GPIO										

\*1: 副运行模式、低速 CR 运行模式、副休眠模式、低速 CR 休眠模式、副定时器模式、低速 CR 定时器模式、RTC 模式、STOP 模式、深层待机 RTC 模式和深层待机 STOP 模式下振荡停止。

\*2: STOP 模式和深层待机 STOP 模式下振荡停止。



## ■ 电气特性

### 1. 绝对最大额定值

参数	符号	额定值		单位	备注
		最小	最大		
电源电压*1,*2	$V_{CC}$	$V_{SS} - 0.5$	$V_{SS} + 6.5$	V	
模拟电源电压*1,*3	$AV_{CC}$	$V_{SS} - 0.5$	$V_{SS} + 6.5$	V	
模拟基准电压*1,*3	$AVRH$	$V_{SS} - 0.5$	$V_{SS} + 6.5$	V	
输入电压*1	$V_I$	$V_{SS} - 0.5$	$V_{CC} + 0.5$ ( $\leq 6.5V$ )	V	
		$V_{SS} - 0.5$	$V_{SS} + 6.5$	V	耐 5 V
模拟引脚输入电压*1	$V_{IA}$	$V_{SS} - 0.5$	$AV_{CC} + 0.5$ ( $\leq 6.5V$ )	V	
输出电压*1	$V_O$	$V_{SS} - 0.5$	$V_{CC} + 0.5$ ( $\leq 6.5V$ )	V	
"L"电平最大输出电流*4	$I_{OL}$	-	10	mA	
"L"电平平均输出电流*5	$I_{OLAV}$	-	4	mA	
"L"电平最大总输出电流	$\sum I_{OL}$	-	100	mA	
"L"电平平均总输出电流*6	$\sum I_{OLAV}$	-	50	mA	
"H"电平最大输出电流*4	$I_{OH}$	-	-10	mA	
"H"电平平均输出电流*5	$I_{OHAV}$	-	-4	mA	
"H"电平最大总输出电流	$\sum I_{OH}$	-	-100	mA	
"H"电平平均总输出电流*6	$\sum I_{OHAV}$	-	-50	mA	
功耗	$P_D$	-	400	mW	
存储温度	$T_{STG}$	-55	+150	°C	

\*1:  $V_{SS} = AV_{SS} = 0V$  时的值。

\*2:  $V_{CC}$  不可低于  $V_{SS} - 0.5V$ 。

\*3: 接通电源等情况下, 电压不要超过  $V_{CC} + 0.5V$ 。

\*4: 最大输出电流规定单一引脚的峰值。

\*5: 平均输出电流规定在 100 ms 内流经单一引脚的平均电流。

\*6: 平均总输出电流规定在 100 ms 内流过所有引脚的平均电流。

### <注意事项>

如在半导体器件上施加的负荷(电压、电流、温度等)超过最大额定值, 将会导致该器件永久性损坏, 因此任何参数均不得超过其绝对最大额定值。

# MB9A130N系列

## 2. 推荐工作条件

( $V_{SS} = AV_{SS} = 0\text{ V}$ )

参数	符号	条件	规格值		单位	备注	
			最小	最大			
电源电压	$V_{CC}$	-	1.8	5.5	V		
模拟电源电压	$AV_{CC}$	-	1.8	5.5	V	$AV_{CC} = V_{CC}$	
模拟基准电压	AVRH	-	2.7	$AV_{CC}$	V	$AV_{CC} \geq 2.7\text{ V}$	
			$AV_{CC}$			$AV_{CC} < 2.7\text{ V}$	
平滑电容器容量	$C_S$	-	1	10	$\mu\text{F}$	供稳压器使用*	
工作温度	FPT-80P-M37, FPT-80P-M40, FPT-100P-M23, FPT-100P-M06, BGA-112P-M04	$T_a$	-	- 40	+ 85	$^{\circ}\text{C}$	

\*: 关于平滑电容器的连接方法, 详情参照"■ 芯片使用注意事项"的"• C 引脚"。

### <注意事项>

为确保半导体器件的正常工作, 其须满足所推荐的运行环境或条件。器件在所推荐的环境或条件下运行时, 其全部电气特性均可得到保证。请务必在所推荐的工作环境或条件范围内使用该半导体器件。如超出该等范围使用, 可能会影响该器件的可靠性并导致故障。

本公司对本数据手册中未记载的使用范围、运行条件或逻辑组合不作任何保证。如果用户欲在所列表条件之外使用器件, 请务必事先联系销售代表。

## 3. 直流规格

### (1) 电流规格

(V<sub>CC</sub> = AV<sub>CC</sub> = 1.8V ~ 5.5V, V<sub>SS</sub> = AV<sub>SS</sub> = 0V, Ta = -40°C ~ +85°C)

参数	符号	引脚名称	条件	规格值			单位	备注
				最小	标准*4	最大		
电源电流	I <sub>CC</sub>	VCC	正常运行 (PLL)	-	19	24	mA	CPU: 20MHz, 外设: 20MHz, 闪存 0Wait, FRWTR.RWT = 00, FSYNDN.SD = 000 *1
				-	9.5	12.5	mA	CPU: 20MHz, 外设: 时钟停止, NOP 操作 *1
			正常运行 (内置高速 CR)	-	4.5	5.5	mA	CPU/外设: 4MHz*2, 闪存 0Wait, FRWTR.RWT = 00, FSYNDN.SD = 000 *1
			正常运行 (副振荡)	-	0.25	0.55	mA	CPU/外设: 32kHz, 闪存 0Wait, FRWTR.RWT = 00, FSYNDN.SD = 000 *1
			正常运行 (内置低速 CR)	-	0.3	0.95	mA	CPU/外设: 100kHz, 闪存 0Wait, FRWTR.RWT = 00, FSYNDN.SD = 000 *1
	I <sub>CCS</sub>		SLEEP 运行 (PLL)	-	8	10.5	mA	外设: 20MHz *1
			SLEEP 运行 (内置低速 CR)	-	2	2.5	mA	外设: 4MHz*2 *1
			SLEEP 运行 (副振荡)	-	0.2	0.45	mA	外设: 32kHz *1
			SLEEP 运行 (内置低速 CR)	-	0.25	0.65	mA	外设: 100kHz *1
	I <sub>CCT</sub>		TIMER 模式 (副振荡)	-	7.5	60	μA	Ta = +25°C, LVD off 时 *1, *3
				-	16	150	μA	Ta = +85°C, LVD off 时 *1, *3

# MB9A130N系列

参数	符号	引脚名称	条件	规格值			单位	备注	
				最小	标准*4	最大			
电源电流	I <sub>CCR</sub>	VCC	RTC 模式	-	1.5	6.5	μA	Ta = + 25°C, LVD off 时 *1, *3	
				-	6	89	μA	Ta = + 85°C, LVD off 时 *1, *3	
	I <sub>CCRD</sub>		深层待机 RTC 模式	-	1.3	4.5	μA	Ta = + 25°C, LVD off 时 *1, *3	
				-	3	32	μA	Ta = + 85°C, LVD off 时 *1, *3	
	I <sub>CCH</sub>		停止模式	-	0.6	5	μA	Ta = + 25°C, LVD off 时 *1	
				-	4.2	87	μA	Ta = + 85°C, LVD off 时 *1	
	I <sub>CCHD</sub>		深层待机 停止模式	-	0.4	3	μA	Ta = + 25°C, LVD off 时 *1	
				-	1.4	30	μA	Ta = + 85°C, LVD off 时 *1	
	低压检测电路(LVD)电源电流		I <sub>CLVD</sub>	正常模式运行时发生复位或中断	-	10	20	μA	未检测出时
				正常模式运行时发生复位或中断	-	14	30	μA	
低功耗模式运行时发生中断		-		0.3	2	μA			

\*1: 所有端口固定时的预估值

\*2: 调节时设定到 4 MHz

\*3: 使用副晶振时

\*4: V<sub>CC</sub> = 3.3V 时

## (2) 引脚规格

( $V_{CC} = AV_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = AV_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	规格值			单位	备注
				最小	标准	最大		
"H"电平输入电压 (迟滞输入)	$V_{IHS}$	MD0, MD1, PE0, PE2, PE3, P46, P47, P3A, P3B, P3C, P3D, P3E, P3F, INITX	-	$V_{CC} \times 0.8$	-	$V_{CC} + 0.3$	V	
		P0A, P0B, P0C, P4C, P60, P80, P81, P82	-	$V_{CC} \times 0.7$	-	$V_{SS} + 5.5$	V	耐 5V
		上述以外的 CMOS 迟滞输入引 脚	-	$V_{CC} \times 0.7$	-	$V_{CC} + 0.3$	V	
"L"电平输入电压 (迟滞输入)	$V_{ILS}$	MD0, MD1, PE0, PE2, PE3, P46, P47, INITX	-	$V_{SS} - 0.3$	-	$V_{CC} \times 0.2$	V	
		上述以外的 CMOS 迟滞输入引 脚	-	$V_{SS} - 0.3$	-	$V_{CC} \times 0.3$	V	
"H"电平输出电压	$V_{OH}$	Pxx	$V_{CC} \geq 4.5 V$ , $I_{OH} = -4 mA$ $V_{CC} < 4.5 V$ , $I_{OH} = -1 mA$	$V_{CC} - 0.5$	-	$V_{CC}$	V	
"L"电平输出电压	$V_{OL}$	Pxx	$V_{CC} \geq 4.5 V$ , $I_{OL} = 4 mA$ $V_{CC} < 4.5 V$ , $I_{OL} = 2 mA$	$V_{SS}$	-	0.4	V	
输入漏电流	$I_{IL}$	-	-	-5	-	+5	$\mu A$	
上拉电阻	$R_{PU}$	上拉引脚	$V_{CC} \geq 4.5 V$	25	50	100	k $\Omega$	
			$V_{CC} < 4.5 V$	40	100	400		
输入电容	$C_{IN}$	VCC, VSS, AVCC, AVSS, AVRH 除外	-	-	5	15	pF	

# MB9A130N系列

## 4. 交流规格

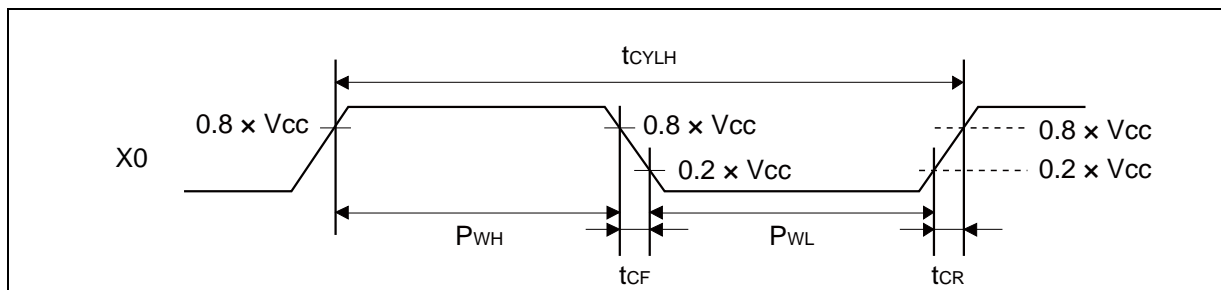
### (1) 主时钟输入规格

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	规格值		单位	备注
				最小	最大		
输入频率	$F_{CH}$	X0, X1	$V_{CC} \geq 2.0V$	4	20	MHz	连接晶振时
			$V_{CC} < 2.0V$	4	4	MHz	
			$V_{CC} \geq 4.5V$	4	20	MHz	使用外部时钟时
			$V_{CC} < 4.5V$	4	16	MHz	
输入时钟周期	$t_{CYLH}$		$V_{CC} \geq 4.5V$	50	250	ns	使用外部时钟时
			$V_{CC} < 4.5V$	62.5	250	ns	
输入时钟脉宽	-		$P_{WH}/t_{CYLH}$ , $P_{WL}/t_{CYLH}$	45	55	%	使用外部时钟时
输入时钟下降时间/ 上升时间	$t_{CF}$ , $t_{CR}$		-	-	5	ns	使用外部时钟时
内部工作时钟* <sup>1</sup> 频率	$F_{CM}$	-	-	-	20	MHz	主控时钟
	$F_{CC}$	-	-	-	20	MHz	基本时钟 (HCLK/FCLK)
	$F_{CP0}$	-	-	-	20	MHz	APB0 总线时钟* <sup>2</sup>
	$F_{CP1}$	-	-	-	20	MHz	APB1 总线时钟* <sup>2</sup>
	$F_{CP2}$	-	-	-	20	MHz	APB2 总线时钟* <sup>2</sup>
内部工作时钟* <sup>1</sup> 周期时间	$t_{CYCC}$	-	-	50	-	ns	基本时钟 (HCLK/FCLK)
	$t_{CYCP0}$	-	-	50	-	ns	APB0 总线时钟* <sup>2</sup>
	$t_{CYCP1}$	-	-	50	-	ns	APB1 总线时钟* <sup>2</sup>
	$t_{CYCP2}$	-	-	50	-	ns	APB2 总线时钟* <sup>2</sup>

\*1: 关于各内部工作时钟, 详情参照"FM3 家族外围资源手册"中"时钟"一章。

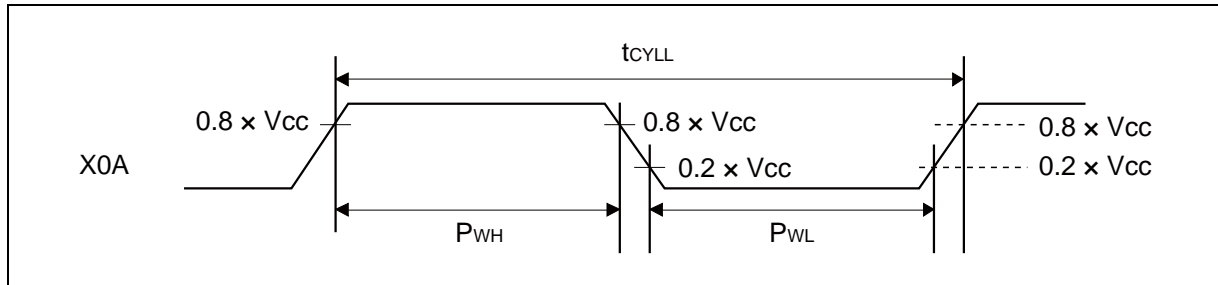
\*2: 关于各外设连接的 APB 总线, 详情参照"■框图"。



## (2) 副时钟输入规格

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	规格值			单位	备注
				最小	标准	最大		
输入频率	$F_{CL}$	X0A, X1A	-	-	32.768	-	kHz	连接晶振时
			-	32	-	100		kHz
输入时钟周期	$t_{CYLL}$		-	10	-	31.25	$\mu s$	使用外部时钟时
输入时钟脉宽	-		$P_{WH}/t_{CYLL}$ , $P_{WL}/t_{CYLL}$	45	-	55	%	使用外部时钟时



## (3) 内置 CR 振荡规格

- 内置高速 CR

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	条件	规格值			单位	备注	
			最小	标准	最大			
时钟频率	$F_{CRH}$	$V_{CC} \geq 2.2V$	$T_a = +25^{\circ}C$	3.92	4	4.08	MHz	调节时*
			$T_a = -40^{\circ}C \sim +85^{\circ}C$	3.8	4	4.2		
			$T_a = -40^{\circ}C \sim +85^{\circ}C$	2.3	-	7.03		非调节时
		$V_{CC} < 2.2V$	$T_a = +25^{\circ}C$	3.4	4	4.6	MHz	调节时*
			$T_a = -40^{\circ}C \sim +85^{\circ}C$	3.16	4	4.84		
			$T_a = -40^{\circ}C \sim +85^{\circ}C$	2.3	-	7.03		非调节时

\*: 出库时设定的闪存内的 CR 调节区的值作为频率调节值使用时

- 内置低速 CR

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	条件	规格值			单位	备注
			最小	标准	最大		
时钟频率	$F_{CRL}$	-	50	100	150	kHz	

# MB9A130N系列

## (4-1)主 PLL 的使用条件(主时钟用作 PLL 输入时)

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	规格值			单位	备注
		最小	标准	最大		
PLL 振荡稳定等待时间* <sup>1</sup> (LOCK UP 时间)	$t_{LOCK}$	200	-	-	$\mu s$	
PLL 输入时钟频率	$F_{PLLI}$	4	-	20	MHz	
PLL 倍频率	-	1	-	5	倍频	
PLL 宏振荡时钟频率	$F_{PLLO}$	10	-	20	MHz	
主 PLL 时钟频率* <sup>2</sup>	$F_{CLKPLL}$	-	-	20	MHz	

\*1: 自 PLL 开始运行至振荡稳定的时间

\*2: 关于主 PLL 时钟(CLKPLL), 详情参照"FM3 家族外围资源手册"中的"时钟"一章。

## (4-2) 主 PLL 的使用条件(内部高速 CR 时钟用作主 PLL 的输入时钟)

( $V_{CC} = 2.2V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	规格值			单位	备注
		最小	标准	最大		
PLL 振荡稳定等待时间* <sup>1</sup> (LOCK UP 时间)	$t_{LOCK}$	200	-	-	$\mu s$	
PLL 输入时钟频率	$F_{PLLI}$	3.8	4	4.2	MHz	
PLL 倍频率	-	3	-	4	倍频	
PLL 宏振荡时钟频率	$F_{PLLO}$	11.4	-	16.8	MHz	
主 PLL 时钟频率* <sup>2</sup>	$F_{CLKPLL}$	-	-	16.8	MHz	

\*1: 自 PLL 开始运行至振荡稳定的时间

\*2: 关于主 PLL 时钟(CLKPLL), 详情参照"FM3 家族外围资源手册"中的"时钟"一章。

(注意事项) 务必在主 PLL 源时钟输入频率调节后的高速 CR 时钟(CLKHC)。

## (5) 复位输入规格

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

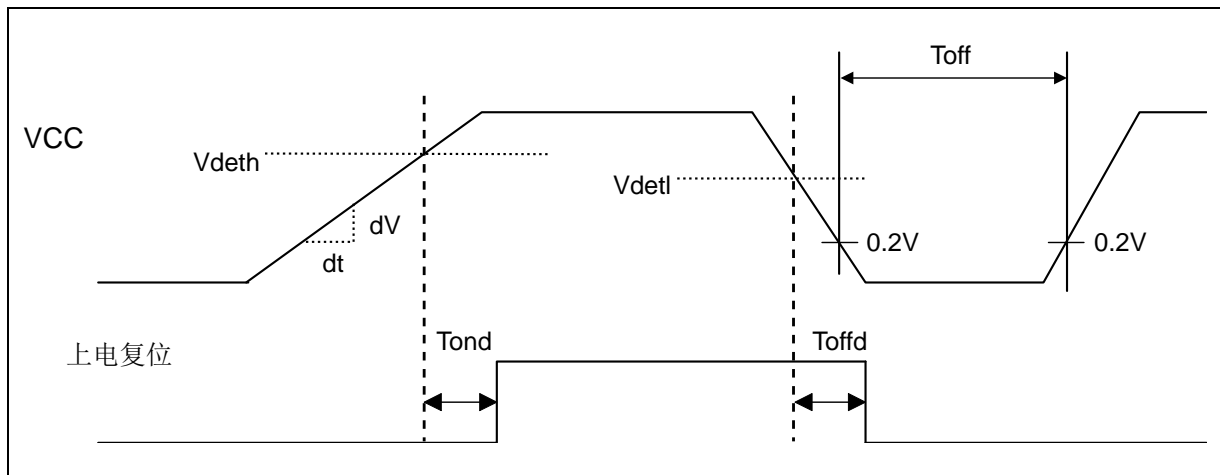
参数	符号	引脚名称	条件	规格值		单位	备注
				最小	最大		
复位输入时间	$t_{INITX}$	INITX	-	500	-	ns	
				1.5	-	ms	RTC 模式下, 停止模式下
				1.5	-	ms	深层待机模式下



## (6) 上电复位时间

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	规格值			单位	备注
			最小	标准	最大		
电源上升时间	dV/dt	VCC	0.1	-	-	V/ms	
电源切断时间	Toff		1	-	-	ms	
复位释放电压	Vdeth		1.44	1.60	1.76	V	电压上升时
复位检测电压	Vdetl		1.39	1.55	1.71	V	电压下降时
复位释放延迟时间	Tond		-	-	10	ms	$dV/dt \geq 0.1mV/\mu s$
复位检测延迟时间	Toffd		-	-	0.4	ms	$dV/dt \geq -0.04mV/\mu s$



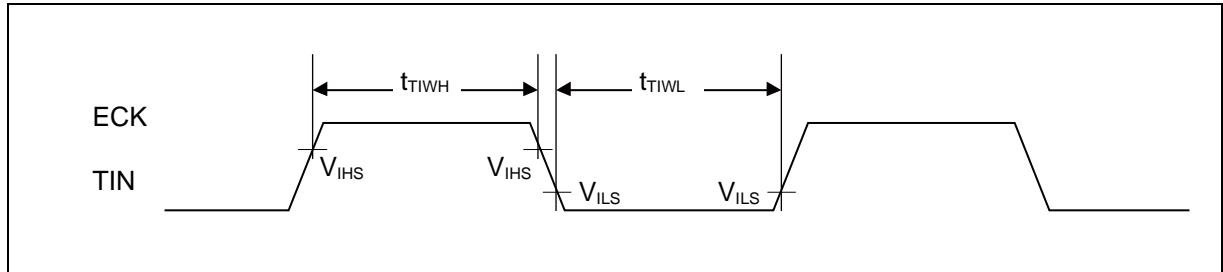
# MB9A130N系列

## (7) 基本定时器输入时序

- 定时器输入时序

( $V_{CC} = 1.8V \sim 5.5V, V_{SS} = 0V, Ta = -40^{\circ}C \sim +85^{\circ}C$ )

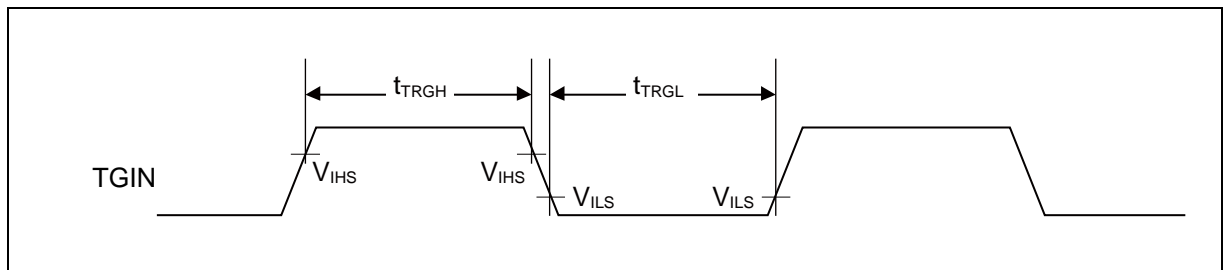
参数	符号	引脚名称	条件	规格值		单位	备注
				最小	最大		
输入脉宽	$t_{TIWH}, t_{TIWL}$	TIOAn/TIOBn (用作 ECK, TIN)	-	$2t_{CYCP}$	-	ns	



- 触发输入时序

( $V_{CC} = 1.8V \sim 5.5V, V_{SS} = 0V, Ta = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	规格值		单位	备注
				最小	最大		
输入脉宽	$t_{TRGH}, t_{TRGL}$	TIOAn/TIOBn (用作 TGIN 时)	-	$2t_{CYCP}$	-	ns	



(注意事项)  $t_{CYCP}$  是 APB 总线时钟的周期时间。关于 UART 连接的 APB 总线序号，详情参照"■框图"。


## (8) UART 时序

- 同步串行(SPI = 0, SCINV = 0)

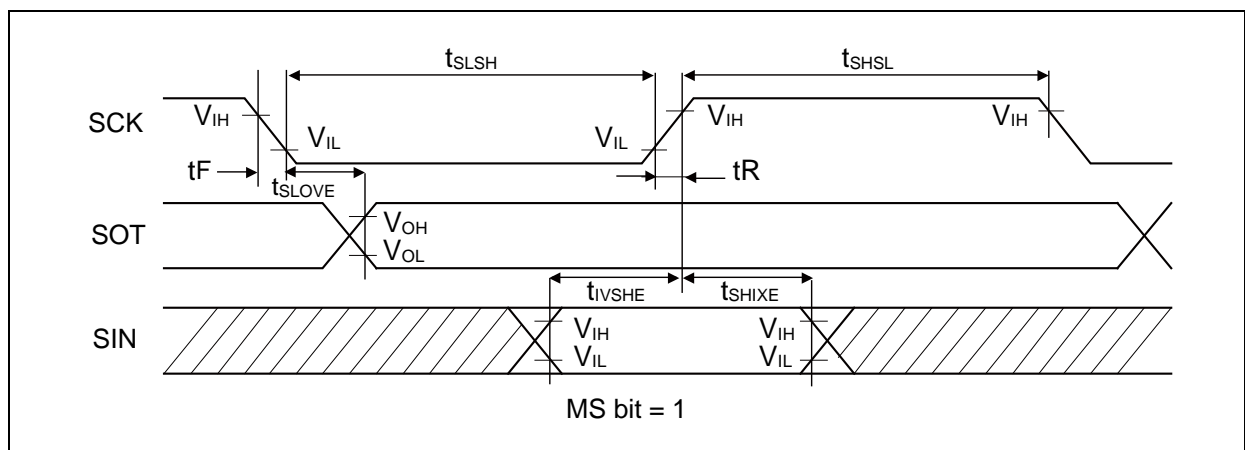
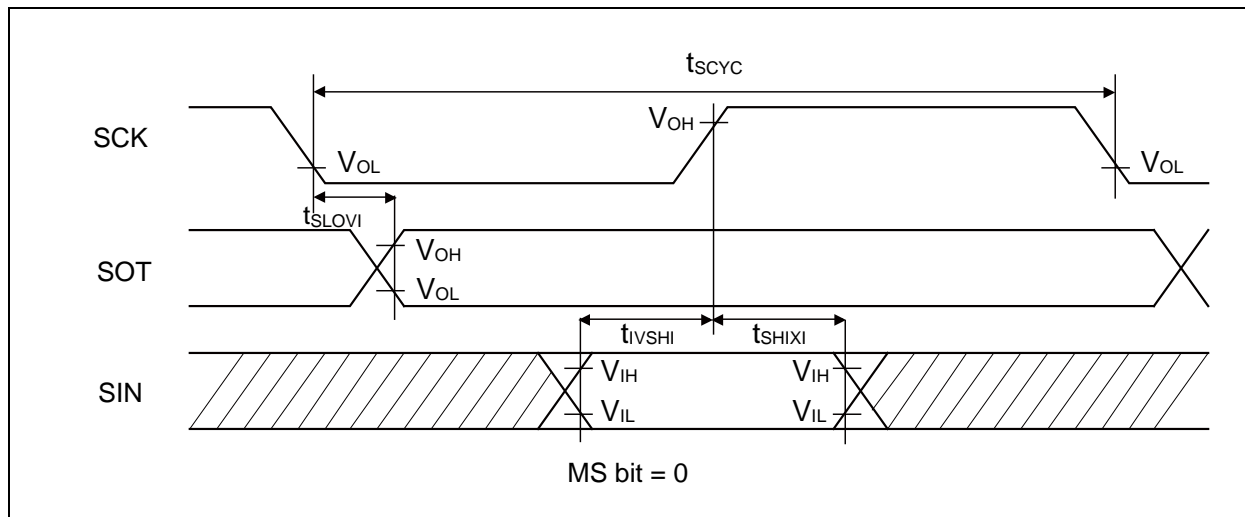
( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	$V_{CC} < 2.7V$		$2.7V \leq V_{CC} < 4.5V$		$V_{CC} \geq 4.5V$		单位
				最小	最大	最小	最大	最小	最大	
串行时钟周期时间	$t_{SCYC}$	SCK <sub>X</sub>	内部移位 时钟运行	$4t_{CYCP}$	-	$4t_{CYCP}$	-	$4t_{CYCP}$	-	ns
SCK ↓ → SOT 延迟时间	$t_{SLOVI}$	SCK <sub>X</sub> , SOT <sub>X</sub>		-40	+40	-30	+30	-20	+20	ns
SIN → SCK ↑ 设置时间	$t_{IVSHI}$	SCK <sub>X</sub> , SIN <sub>X</sub>		75	-	50	-	30	-	ns
SCK ↑ → SIN 保持时间	$t_{SHIXI}$	SCK <sub>X</sub> , SIN <sub>X</sub>		0	-	0	-	0	-	ns
串行时钟"L" 脉宽	$t_{SLSH}$	SCK <sub>X</sub>	外部移位 时钟运行	$2t_{CYCP} - 10$	-	$2t_{CYCP} - 10$	-	$2t_{CYCP} - 10$	-	ns
串行时钟"H" 脉宽	$t_{SHSL}$	SCK <sub>X</sub>		$t_{CYCP} + 10$	-	$t_{CYCP} + 10$	-	$t_{CYCP} + 10$	-	ns
SCK ↓ → SOT 延迟时间	$t_{SLOVE}$	SCK <sub>X</sub> , SOT <sub>X</sub>		-	75	-	50	-	30	ns
SIN → SCK ↑ 设置时间	$t_{IVSHE}$	SCK <sub>X</sub> , SIN <sub>X</sub>		10	-	10	-	10	-	ns
SCK ↑ → SIN 保持时间	$t_{SHIXE}$	SCK <sub>X</sub> , SIN <sub>X</sub>		20	-	20	-	20	-	ns
SCK 下降时间	tF	SCK <sub>X</sub>		-	5	-	5	-	5	ns
SCK 上升时间	tR	SCK <sub>X</sub>		-	5	-	5	-	5	ns

(注意事项) • CLK 同步模式时的交流特性。

- $t_{CYCP}$  是 APB 总线时钟的周期时间。  
关于 UART 连接的 APB 总线序号, 详情参照“框图”。
- 本规格仅保证相同重定位端口号。  
例如 SCLK<sub>X</sub>\_0, SOT<sub>X</sub>\_1 组合不为保证对象。
- 外部负载电容  $C_L = 50pF$  时

# MB9A130N系列



• 同步串行 (SPI = 0, SCINV = 1)

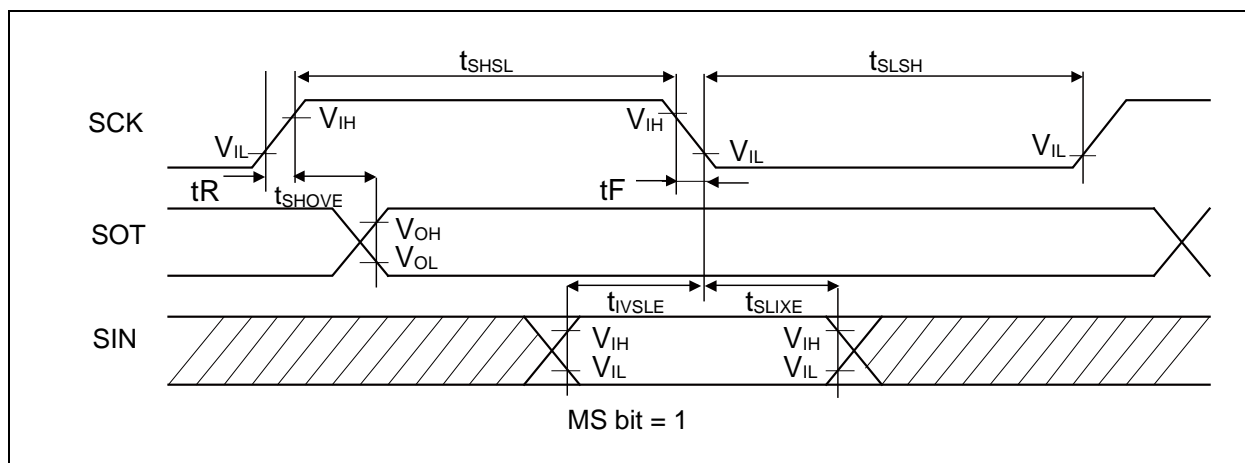
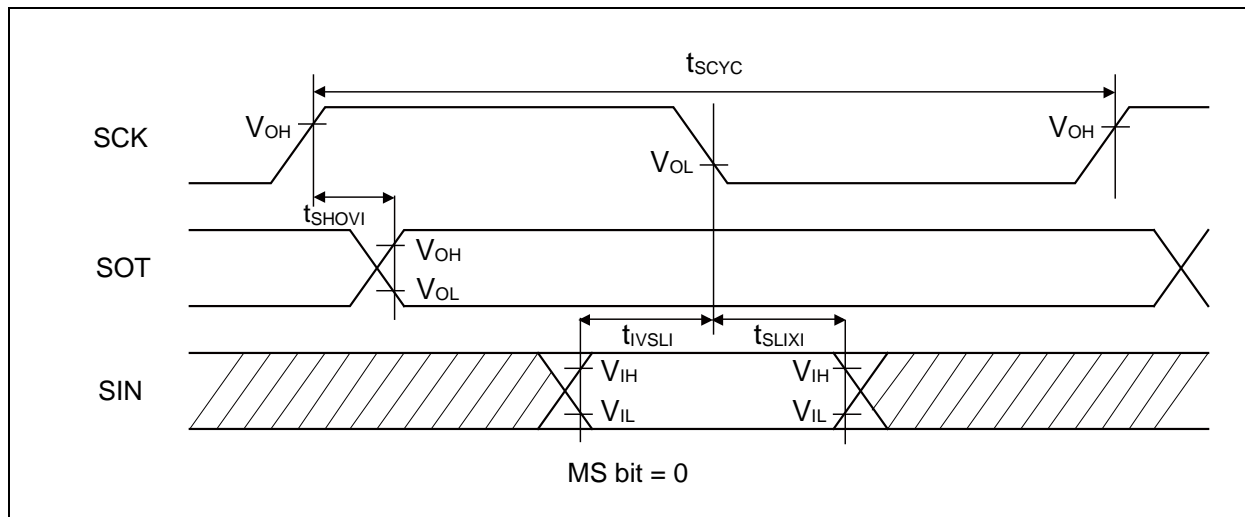
( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	$V_{CC} < 2.7V$		$2.7V \leq V_{CC} < 4.5V$		$V_{CC} \geq 4.5V$		单位
				最小	最大	最小	最大	最小	最大	
串行时钟周期时间	$t_{SCYC}$	SCK <sub>X</sub>	内部移位时钟运行	$4t_{CYCP}$	-	$4t_{CYCP}$	-	$4t_{CYCP}$	-	ns
SCK ↑ → SOT 延迟时间	$t_{SHOVI}$	SCK <sub>X</sub> , SOT <sub>X</sub>		-40	+40	-30	+30	-20	+20	ns
SIN → SCK ↓ 设置时间	$t_{IVSLI}$	SCK <sub>X</sub> , SIN <sub>X</sub>		75	-	50	-	30	-	ns
SCK ↓ → SIN 保持时间	$t_{SLIXI}$	SCK <sub>X</sub> , SIN <sub>X</sub>		0	-	0	-	0	-	ns
串行时钟"L"脉宽	$t_{SLSH}$	SCK <sub>X</sub>	外部移位时钟运行	$2t_{CYCP} - 10$	-	$2t_{CYCP} - 10$	-	$2t_{CYCP} - 10$	-	ns
串行时钟"H"脉宽	$t_{SHSL}$	SCK <sub>X</sub>		$t_{CYCP} + 10$	-	$t_{CYCP} + 10$	-	$t_{CYCP} + 10$	-	ns
SCK ↑ → SOT 延迟时间	$t_{SHOVE}$	SCK <sub>X</sub> , SOT <sub>X</sub>		-	75	-	50	-	30	ns
SIN → SCK ↓ 设置时间	$t_{IVSLE}$	SCK <sub>X</sub> , SIN <sub>X</sub>		10	-	10	-	10	-	ns
SCK ↓ → SIN 保持时间	$t_{SLIXE}$	SCK <sub>X</sub> , SIN <sub>X</sub>		20	-	20	-	20	-	ns
SCK 下降时间	tF	SCK <sub>X</sub>		-	5	-	5	-	5	ns
SCK 上升时间	tR	SCK <sub>X</sub>		-	5	-	5	-	5	ns

(注意事项) • CLK 同步模式时的交流特性。

- $t_{CYCP}$  是 APB 总线时钟的周期时间。  
关于 UART 连接的 APB 总线序号，详情参照“■框图”。
- 本规格仅保证相同重定位端口号。  
例如 SCLK<sub>X\_0</sub>, SOT<sub>X\_1</sub> 组合不为保证对象。
- 外部负载电容  $C_L = 50pF$  时

# MB9A130N系列



• 同步串行(SPI = 1, SCINV = 0)

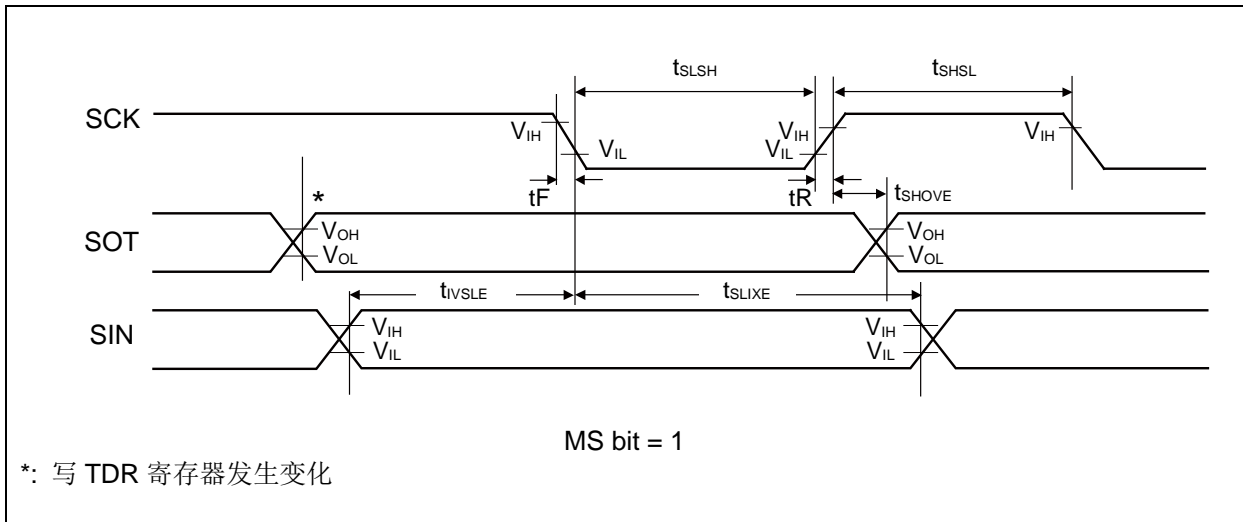
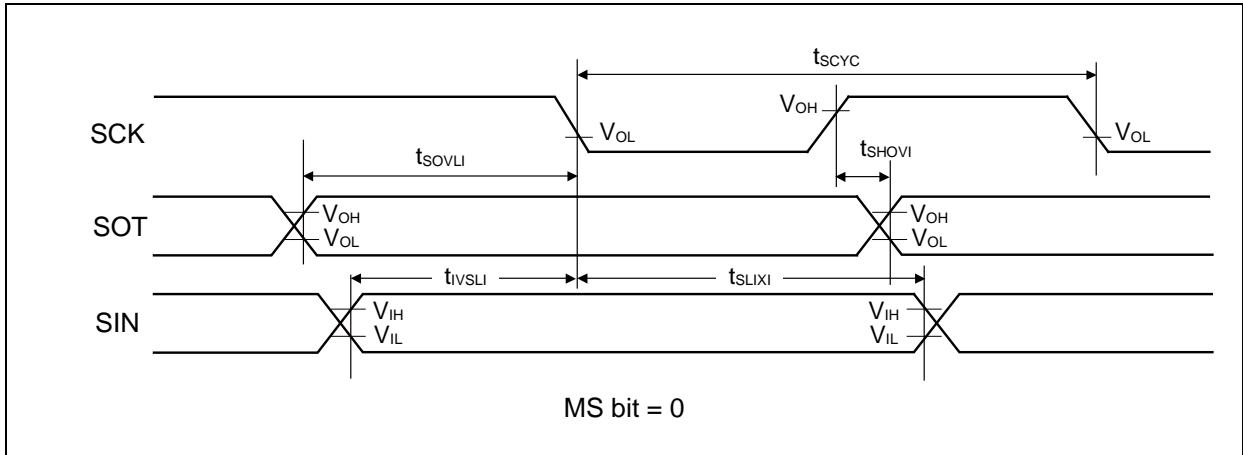
( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	$V_{CC} < 2.7V$		$2.7V \leq V_{CC} < 4.5V$		$V_{CC} \geq 4.5V$		单位
				最小	最大	最小	最大	最小	最大	
串行时钟周期时间	$t_{SCYC}$	SCK <sub>X</sub>	内部移位时钟运行	$4t_{CYCP}$	-	$4t_{CYCP}$	-	$4t_{CYCP}$	-	ns
SCK ↑ → SOT 延迟时间	$t_{SHOVI}$	SCK <sub>X</sub> , SOT <sub>X</sub>		-40	+40	-30	+30	-20	+20	ns
SIN → SCK ↓ 设置时间	$t_{IVSLI}$	SCK <sub>X</sub> , SIN <sub>X</sub>		75	-	50	-	30	-	ns
SCK ↓ → SIN 保持时间	$t_{SLIXI}$	SCK <sub>X</sub> , SIN <sub>X</sub>		0	-	0	-	0	-	ns
SOT → SCK ↓ 延迟时间	$t_{SOVLI}$	SCK <sub>X</sub> , SOT <sub>X</sub>		$2t_{CYCP} - 30$	-	$2t_{CYCP} - 30$	-	$2t_{CYCP} - 30$	-	ns
串行时钟"L"脉宽	$t_{LSLH}$	SCK <sub>X</sub>	外部移位时钟运行	$2t_{CYCP} - 10$	-	$2t_{CYCP} - 10$	-	$2t_{CYCP} - 10$	-	ns
串行时钟"H"脉宽	$t_{SHSL}$	SCK <sub>X</sub>		$t_{CYCP} + 10$	-	$t_{CYCP} + 10$	-	$t_{CYCP} + 10$	-	ns
SCK ↑ → SOT 延迟时间	$t_{SHOVE}$	SCK <sub>X</sub> , SOT <sub>X</sub>		-	75	-	50	-	30	ns
SIN → SCK ↓ 设置时间	$t_{IVSLE}$	SCK <sub>X</sub> , SIN <sub>X</sub>		10	-	10	-	10	-	ns
SCK ↓ → SIN 保持时间	$t_{SLIXE}$	SCK <sub>X</sub> , SIN <sub>X</sub>		20	-	20	-	20	-	ns
SCK 下降时间	tF	SCK <sub>X</sub>		-	5	-	5	-	5	ns
SCK 上升时间	tR	SCK <sub>X</sub>		-	5	-	5	-	5	ns

(注意事项) • CLK 同步模式时的交流特性。

- $t_{CYCP}$  是 APB 总线时钟的周期时间。  
关于 UART 连接的 APB 总线序号, 详情参照“■框图”。
- 本规格仅保证相同重定位端口号。  
例如 SCLK<sub>X</sub>\_0, SOT<sub>X</sub>\_1 组合不为保证对象。
- 外部负载电容  $C_L = 50pF$  时

# MB9A130N系列






• 同步串行(SPI = 1, SCINV = 1)

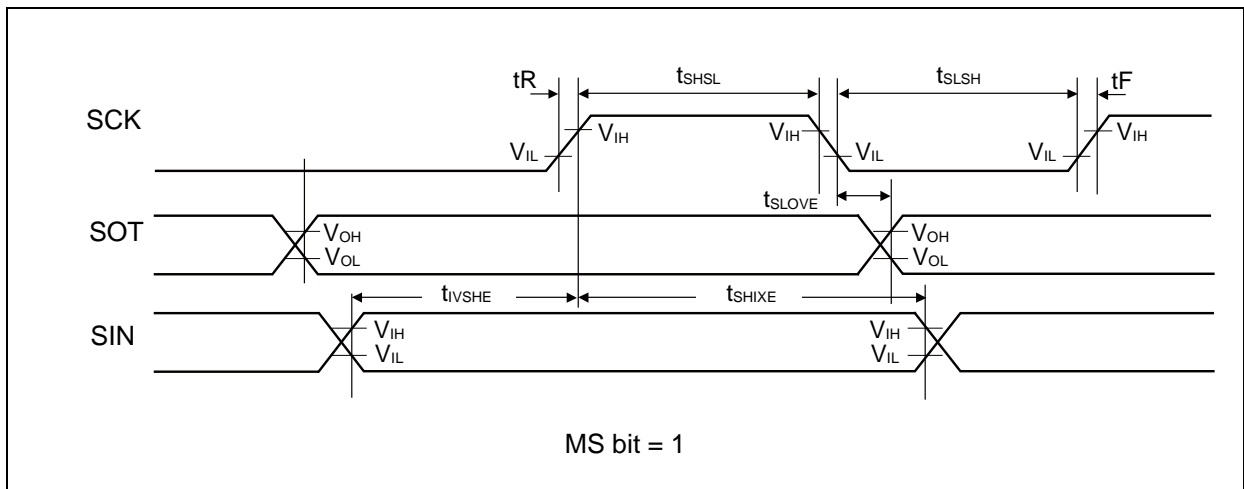
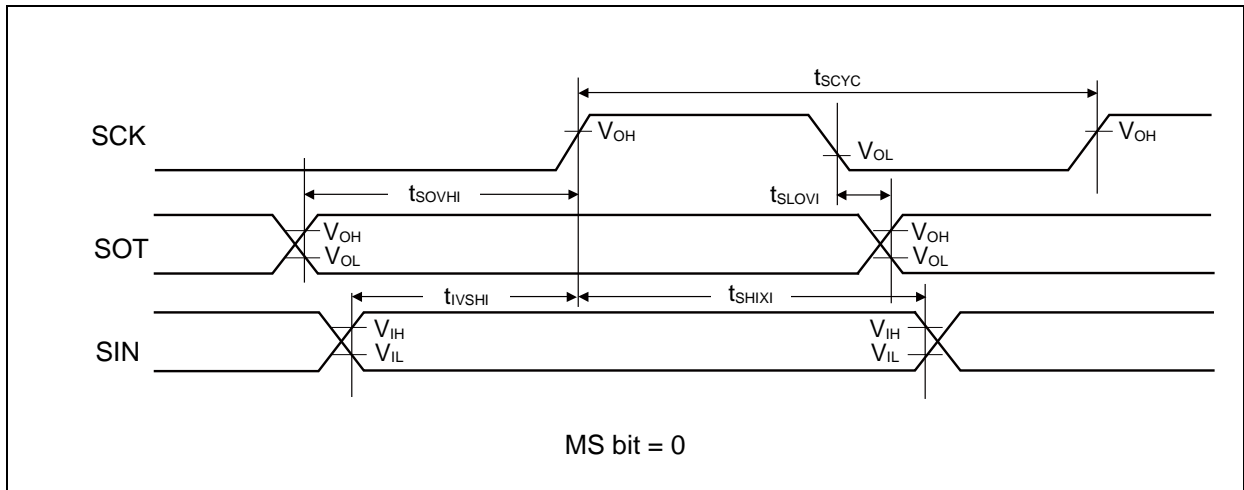
( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	$V_{CC} < 2.7V$		$2.7V \leq V_{CC} < 4.5V$		$V_{CC} \geq 4.5V$		单位
				最小	最大	最小	最大	最小	最大	
串行时钟周期时间	$t_{SCYC}$	SCK <sub>X</sub>	内部移位时钟运行	$4t_{CYCP}$	-	$4t_{CYCP}$	-	$4t_{CYCP}$	-	ns
SCK ↓ → SOT 延迟时间	$t_{SLOVI}$	SCK <sub>X</sub> , SOT <sub>X</sub>		-40	+40	-30	+30	-20	+20	ns
SIN → SCK ↑ 设置时间	$t_{IVSHI}$	SCK <sub>X</sub> , SIN <sub>X</sub>		75	-	50	-	30	-	ns
SCK ↑ → SIN 保持时间	$t_{SHIXI}$	SCK <sub>X</sub> , SIN <sub>X</sub>		0	-	0	-	0	-	ns
SOT → SCK ↑ 延迟时间	$t_{SOVHI}$	SCK <sub>X</sub> , SOT <sub>X</sub>		$2t_{CYCP} - 30$	-	$2t_{CYCP} - 30$	-	$2t_{CYCP} - 30$	-	ns
串行时钟"L"脉宽	$t_{SLSH}$	SCK <sub>X</sub>	外部移位时钟运行	$2t_{CYCP} - 10$	-	$2t_{CYCP} - 10$	-	$2t_{CYCP} - 10$	-	ns
串行时钟"H"脉宽	$t_{SHSL}$	SCK <sub>X</sub>		$t_{CYCP} + 10$	-	$t_{CYCP} + 10$	-	$t_{CYCP} + 10$	-	ns
SCK ↓ → SOT 延迟时间	$t_{SLOVE}$	SCK <sub>X</sub> , SOT <sub>X</sub>		-	75	-	50	-	30	ns
SIN → SCK ↑ 设置时间	$t_{IVSHE}$	SCK <sub>X</sub> , SIN <sub>X</sub>		10	-	10	-	10	-	ns
SCK ↑ → SIN 保持时间	$t_{SHIXE}$	SCK <sub>X</sub> , SIN <sub>X</sub>		20	-	20	-	20	-	ns
SCK 下降时间	tF	SCK <sub>X</sub>		-	5	-	5	-	5	ns
SCK 上升时间	tR	SCK <sub>X</sub>		-	5	-	5	-	5	ns

(注意事项) • CLK 同步模式时的交流特性。

- $t_{CYCP}$  是 APB 总线时钟的周期时间。  
关于 UART 连接的 APB 总线序号，详情参照“框图”。
- 本规格仅保证相同重定位端口号。  
例如 SCLK<sub>X\_0</sub>, SOT<sub>X\_1</sub> 组合不为保证对象。
- 外部负载电容  $C_L = 50pF$  时

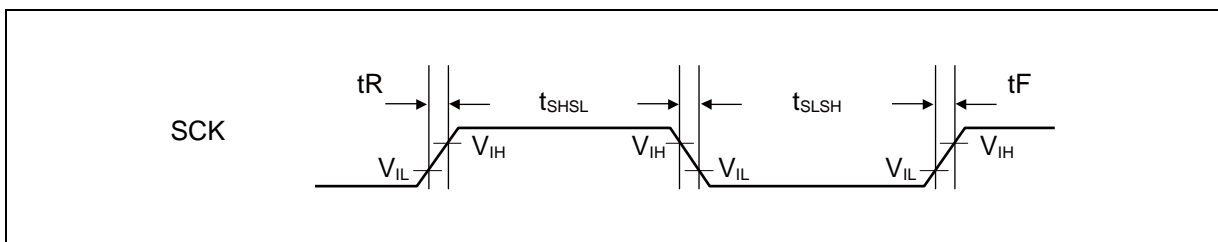
# MB9A130N系列



• 外部时钟(EXT = 1) : 仅限异步

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	条件	规格值		单位	备注
			最小	最大		
串行时钟"L"脉宽	$t_{SLSH}$	$C_L = 50pF$	$t_{CYCP} + 10$	-	ns	
串行时钟"H"脉宽	$t_{SHSL}$		$t_{CYCP} + 10$	-	ns	
SCK 下降时间	$t_F$		-	5	ns	
SCK 上升时间	$t_R$		-	5	ns	



## (9) 外部输入时序

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

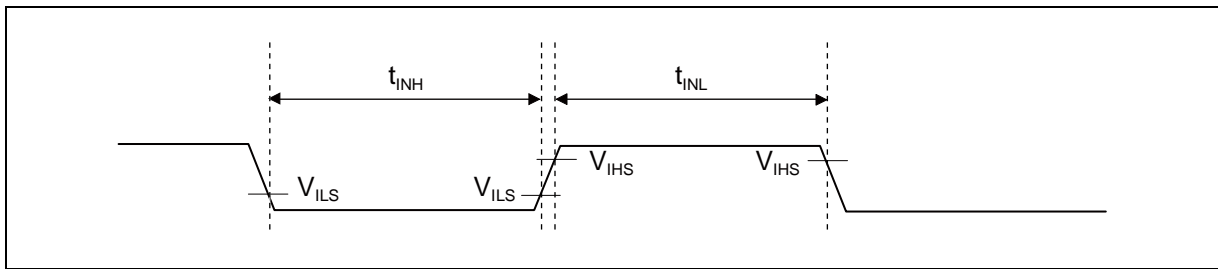
参数	符号	引脚名称	条件	规格值		单位	备注		
				最小	最大				
输入脉宽	$t_{INH}$ , $t_{INL}$	ADTG	-	$2t_{CYCP}^{*1}$	-	ns	A/D 转换器触发输入		
		FRCKx					自由运行定时器输入时钟		
		ICxx					输入捕捉		
				DTTlxX	-	$2t_{CYCP}^{*1}$	-	ns	波形发生器
				IGTRG	-	$2t_{CYCP}^{*1}$	-	ns	PPG IGBT 模式
				INT00 ~ INT15, NMIX	-	$2t_{CYCP} + 100^{*1}$	-	ns	外部中断, NMI
				WKUPx	-	$500^{*2}$	-	ns	深层待机唤醒

\*1:  $t_{CYCP}$  是 APB 总线时钟的周期时间(定时器模式下停止时除外)。

关于 A/D 转换器、多功能定时器、PPG、外部中断、深层待机模式控制器连接的 APB 总线序号，详情参照"■框图"。

\*2: 定时器模式或停止模式下

\*3: 深层待机 RTC 模式或深层待机停止模式下



# MB9A130N系列

## (10) I<sup>2</sup>C 时序

(V<sub>CC</sub> = 1.8V ~ 5.5V, V<sub>SS</sub> = 0V, Ta = -40°C ~ +85°C)

参数	符号	条件	标准模式		高速模式		单位	备注	
			最小	最大	最小	最大			
SCL 时钟频率	F <sub>SCL</sub>		0	100	0	400	kHz		
(重复) START 条件保持时间 SDA ↓ → SCL ↓	t <sub>HDSTA</sub>	C <sub>L</sub> = 50pF, R = (V <sub>p</sub> /I <sub>OL</sub> )* <sup>1</sup>	4.0	-	0.6	-	μs		
SCL 时钟"L"宽	t <sub>LOW</sub>		4.7	-	1.3	-	μs		
SCL 时钟"H"宽	t <sub>HIGH</sub>		4.0	-	0.6	-	μs		
(重复) START 条件设置时间 SCL ↑ → SDA ↓	t <sub>SUSTA</sub>		4.7	-	0.6	-	μs		
数据保持时间 SCL ↓ → SDA ↓ ↑	t <sub>HDDAT</sub>		0	3.45* <sup>2</sup>	0	0.9* <sup>3</sup>	μs		
数据设置时间 SDA ↓ ↑ → SCL ↑	t <sub>SUDAT</sub>		250	-	100	-	ns		
STOP 条件设置时间 SCL ↑ → SDA ↑	t <sub>SUSTO</sub>		4.0	-	0.6	-	μs		
"STOP 条件"和"START 条件" 间的总线空闲时间	t <sub>BUF</sub>		4.7	-	1.3	-	μs		
噪声滤波器	t <sub>SP</sub>		-	2 t <sub>CYCP</sub> * <sup>4</sup>	-	2 t <sub>CYCP</sub> * <sup>4</sup>	-	ns	

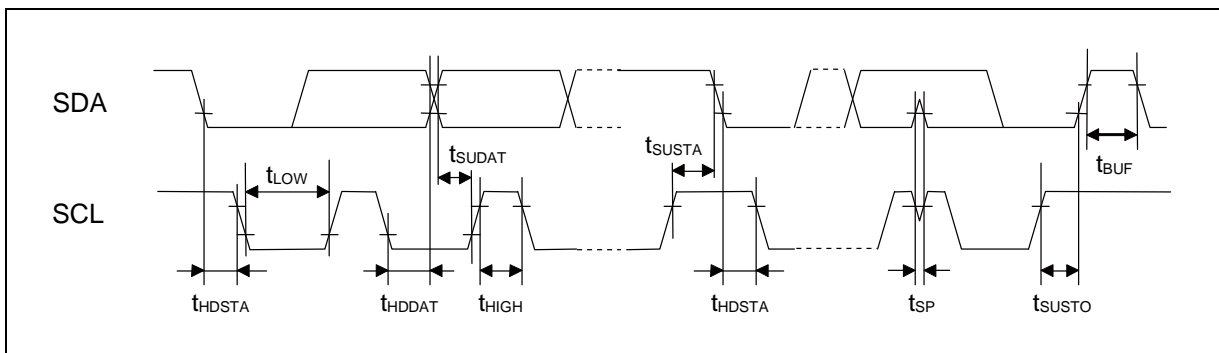
\*1: R, C<sub>L</sub> 是指 SCL, SDA 总线上的上拉电阻和负载电容。V<sub>p</sub> 是指上拉电阻的电源电压, I<sub>OL</sub> 是指 V<sub>OL</sub> 保证电流。

\*2: 仅在芯片保持 SCL 信号在"L"(t<sub>LOW</sub>)未扩展期间才可使用最大 t<sub>HDDAT</sub>。

\*3: 高速模式 I<sup>2</sup>C 总线芯片可用于标准模式 I<sup>2</sup>C 总线系统, 但必须满足 t<sub>SUDAT</sub> ≥ 250 ns 的要求。

\*4: t<sub>CYCP</sub> 是指 APB 总线时钟的周期时间。

关于 I<sup>2</sup>C 连结的 APB 总线序号, 详情参照"■框图"。  
使用 I<sup>2</sup>C 时, 请将外设总线时钟设定在 8 MHz 以上。

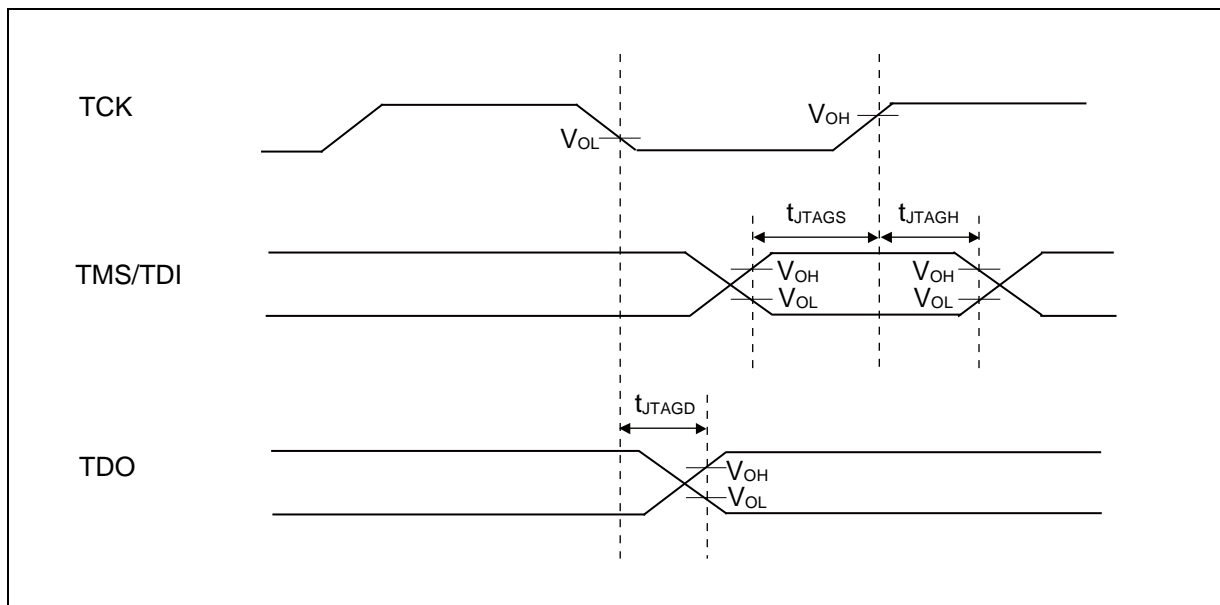


## (11) JTAG 时序

( $V_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	条件	规格值		单位	备注
				最小	最大		
TMS,TDI 创建时间	$t_{JTAGS}$	TCK, TMS, TDI	$V_{CC} \geq 4.5V$	15	-	ns	
			$V_{CC} < 4.5V$				
TMS,TDI 保持时间	$t_{JTAGH}$	TCK, TMS, TDI	$V_{CC} \geq 4.5V$	15	-	ns	
			$V_{CC} < 4.5V$				
TDO 延迟时间	$t_{JTAGD}$	TCK, TDO	$V_{CC} \geq 4.5V$	-	30	ns	
			$2.7V \leq V_{CC} < 4.5V$	-	45		
			$V_{CC} < 2.7V$	-	60		

(注意事项) 外部负载电容  $C_L = 50$  pF 时



# MB9A130N系列

## 5. 12 位 A/D 转换器

- A/D 转换器的电气特性

( $V_{CC} = AV_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = AV_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	规格值			单位	备注
			最小	标准	最大		
分辨率	-	-	-	-	12	bit	
非线性误差	-	-	-3.0	-	+3.0	LSB	$AV_{CC} \geq 2.7V$
			-4.0	-	+4.0	LSB	$AV_{CC} < 2.7V$
差分线性误差	-	-	-1.9	-	+1.9	LSB	$AV_{CC} \geq 2.7V$
			-2.9	-	+2.9	LSB	$AV_{CC} < 2.7V$
零转换电压	$V_{0T}$	AN00 ~ AN15	-20	-	+20	mV	
全面转换电压	$V_{FST}$	AN00 ~ AN15	AVRH-20	-	AVRH+20	mV	
转换时间	-	-	1.0* <sup>1</sup>	-	-	$\mu s$	$AV_{CC} \geq 2.7V$
采样时间	$T_s$	-	*2	-	10	$\mu s$	
比较时钟周期* <sup>3</sup>	$T_{cck}$	-	50	-	1000	ns	$AV_{CC} \geq 2.7V$
			200				$AV_{CC} < 2.7V$
动作使能状态转移期间	$T_{stt}$	-	1.0	-	-	$\mu s$	
电源电流 (模拟 + 数字)	-	AVCC	-	1.4	2.5	mA	A/D 运行时
			-	0.1	0.35	$\mu A$	A/D 停止时
基准电源电流 (AVRH ~ AVSS 间)	-	AVRH	-	0.5	1.5	mA	A/D 运行时 AVRH=5.5V
			-	0.1	0.3	$\mu A$	A/D 停止时
模拟输入电容	$C_{AIN}$	-	-	-	15	pF	
模拟输入电阻	$R_{AIN}$	-	-	-	0.9	k $\Omega$	$AV_{CC} \geq 4.5V$
					1.6		$2.7V \leq AV_{CC} < 4.5V$
					4.0		$AV_{CC} < 2.7V$
通道间不平衡	-	-	-	-	4	LSB	
模拟端口输入电流	-	AN00 ~ AN15	-	-	0.3	$\mu A$	
模拟输入电压	-	AN00 ~ AN15	AVSS	-	AVRH	V	
基准电压	-	AVRH	2.7	-	AVCC	V	$AV_{CC} \geq 2.7V$
			AVCC				$AV_{CC} < 2.7V$

\*1: 转换时间是采样时间( $T_s$ ) + 比较时间( $T_c$ )的值。

最短转换时间的条件是采样时间: 300 ns, 比较时间: 700 ns ( $AV_{CC} \geq 2.7 V$ )。

必须满足采样时间( $T_s$ )和比较时钟周期( $T_{cck}$ )的规格。

关于采样时间和比较时钟周期的设置\*<sup>4</sup>, 详情参照"FM3 家族外围资源手册 模拟宏部分"中的"A/D 转换器"一章。

\*2: 所需采样时间因外部阻抗而异。

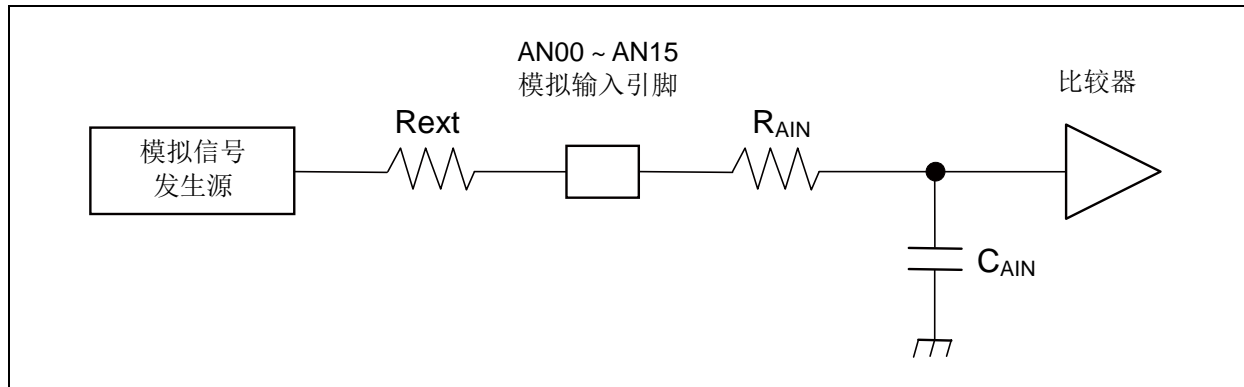
设定的采样时间务必满足(公式 1)。

\*3: 比较时间( $T_c$ )是(公式 2)的值。

\*4: A/D 转换器的寄存器设定在 APB 总线时钟的时序上反映。

采样及比较时钟在基本时钟(HCLK)设定。

关于 A/D 转换器连接的 APB 总线序号, 详情参照"■框图"。



(公式 1)  $T_s \geq (R_{AIN} + R_{ext}) \times C_{AIN} \times 9$

- $T_s$  : 采样时间
- $R_{AIN}$  : A/D 的输入电阻 = 0.9 k $\Omega$      $4.5 \leq AVCC \leq 5.5$  时  
           A/D 的输入电阻 = 1.6 k $\Omega$      $2.7 \leq AVCC < 4.5$  时  
           A/D 的输入电阻 = 4.0 k $\Omega$      $1.8 \leq AVCC < 2.7$  时
- $C_{AIN}$  : A/D 的输入电容 = 15 pF     $1.8 \leq AVCC \leq 5.5$  时
- $R_{ext}$  : 外部电路的输出阻抗

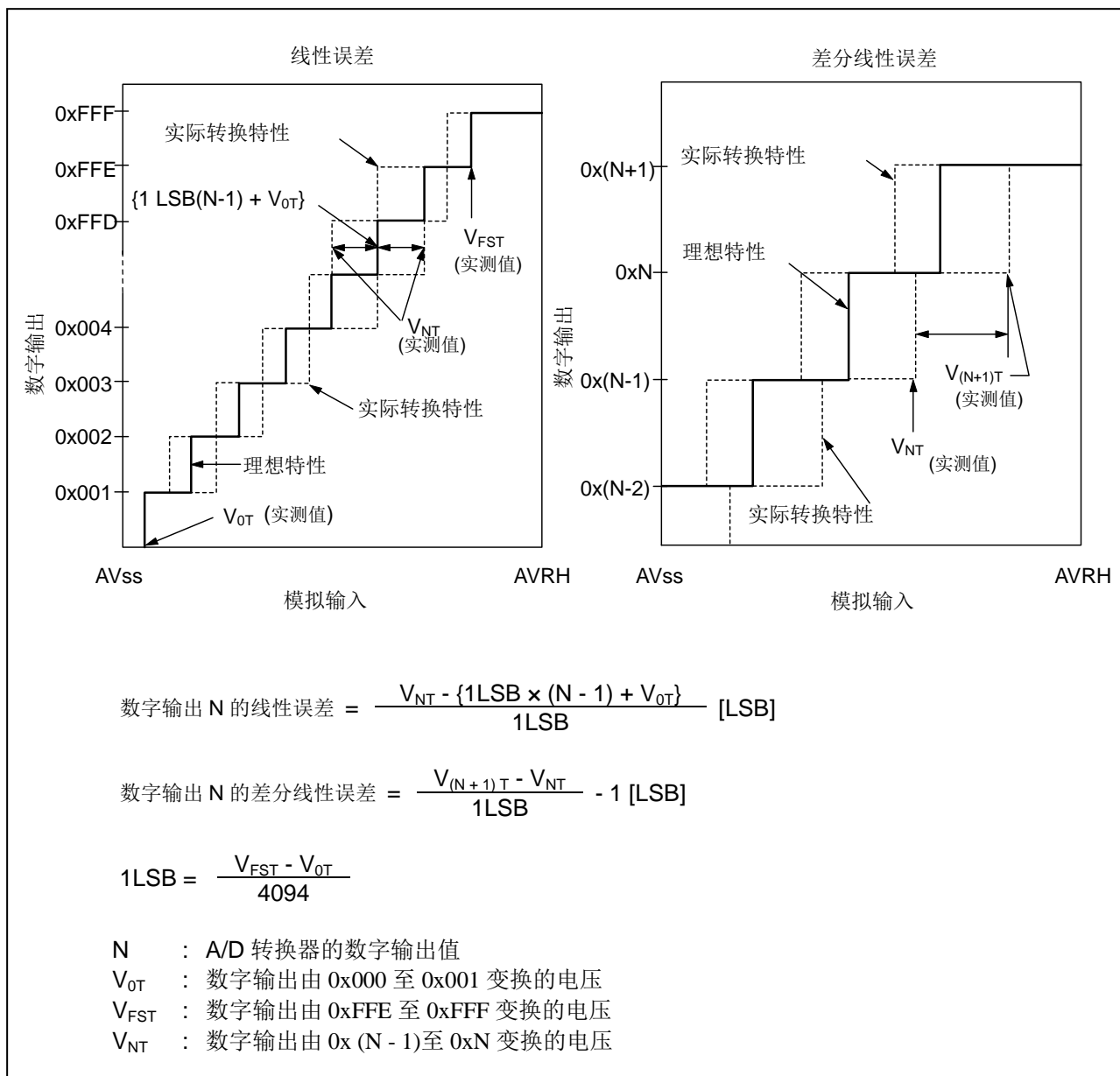
(公式 2)  $T_c = T_{cck} \times 14$

- $T_c$  : 比较时间
- $T_{cck}$  : 比较时钟周期

# MB9A130N系列

## • 12 位 A/D 转换器的术语定义

- 分辨率 : 分辨率是 A/D 转换器分辨出的模拟偏差的等级
- 线性误差 : 线性误差是指实际转换值偏移直线的误差, 该直线连接器件上的零转换点(0b000000000000)和同一器件上的全面转换点(0b111111111110)和同一器件上的全面转换点(0b111111111111)
- 差分线性误差 : 差分线性误差指用一个 LSB 改变输出码所需输入电压偏移理想值的误差





## 6. 10 位 D/A 转换器

- D/A 转换器的电气特性

( $V_{CC} = AV_{CC} = 1.8V \sim 5.5V$ ,  $V_{SS} = AV_{SS} = 0V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	符号	引脚名称	规格值			单位	备注
			最小	标准	最大		
分辨率	-	DAx	-	-	10	bit	
转换时间	tc20		0.37	0.53	0.69	$\mu s$	负载为 20 pF 时
	tc100		1.87	2.67	3.47	$\mu s$	负载为 100 pF 时
线性误差* <sup>1</sup>	INL		-4.0	-	+4.0	LSB	
差分线性误差* <sup>1,*2</sup>	DNL		-0.9	-	+0.9	LSB	
输出电压偏置	V <sub>OFF</sub>		-	-	10.0	mV	代码为 0x000 时
			-50.0	-	+5.5	mV	代码为 0x3FF 时
模拟输出阻抗	R <sub>O</sub>		2.45	3.50	4.55	k $\Omega$	D/A 运行时
			5.0	9.0	-	M $\Omega$	D/A 停止时
输出未定义阶段	t <sub>R</sub>		-	-	250	ns	
电源电流* <sup>1</sup>	IDDA* <sup>2</sup>	AVCC	190	314	440	$\mu A$	1 通道 D/A 运行时 AV <sub>CC</sub> =3.3 V
			285	476	670	$\mu A$	1 通道 D/A 运行时 AV <sub>CC</sub> =5.0 V
	IDSA		-	-	1.0	$\mu A$	D/A 停止时

\*1: 无负载时

\*2: 设定为 0x200 时产生最大电流

# MB9A130N系列

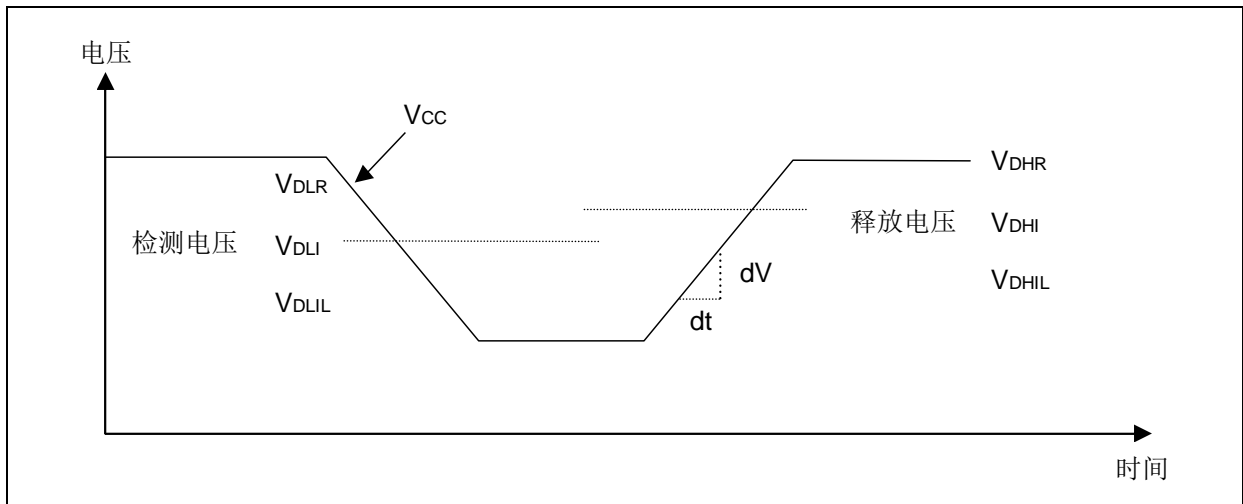
## 7. 低压检测特性

### (1) 低压检测复位

(Ta = -40°C ~ +85°C)

参数	符号	条件	规格值			单位	备注
			最小	标准	最大		
检测电压	$V_{DLR}$	SVHR = 0001	1.43	1.53	1.63	V	电压下降时
释放电压	$V_{DHR}$		1.53	1.63	1.73	V	电压上升时
检测电压	$V_{DLR}$	SVHR = 0100	1.80	1.93	2.06	V	电压下降时
释放电压	$V_{DHR}$		1.90	2.03	2.16	V	电压上升时
LVD 稳定等待时间	$T_{LVDRW}$	-	-	-	$633 \times t_{CYCP}^*$	$\mu s$	
检测/释放延迟时间	$T_{LVDRD}$	$dV/dt \geq -4mV/\mu s$	-	-	60	$\mu s$	

\*:  $t_{CYCP}$  是指 APB2 总线时钟的周期时间。



## (2) 低压检测中断

### • 正常模式

(Ta = -40°C ~ +85°C)

参数	符号	条件	规格值			单位	备注
			最小	标准	最大		
检测电压	V <sub>DLI</sub>	SVHI = 0000	1.87	2.00	2.13	V	电压下降时
释放电压	V <sub>DHI</sub>		1.97	2.10	2.23	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 0001	1.96	2.10	2.24	V	电压下降时
释放电压	V <sub>DHI</sub>		2.06	2.20	2.34	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 0010	2.05	2.20	2.35	V	电压下降时
释放电压	V <sub>DHI</sub>		2.15	2.30	2.45	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 0011	2.15	2.30	2.45	V	电压下降时
释放电压	V <sub>DHI</sub>		2.25	2.40	2.55	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 0100	2.24	2.40	2.56	V	电压下降时
释放电压	V <sub>DHI</sub>		2.34	2.50	2.66	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 0101	2.33	2.50	2.67	V	电压下降时
释放电压	V <sub>DHI</sub>		2.43	2.60	2.77	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 0110	2.43	2.60	2.77	V	电压下降时
释放电压	V <sub>DHI</sub>		2.53	2.70	2.87	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 0111	2.61	2.80	2.99	V	电压下降时
释放电压	V <sub>DHI</sub>		2.71	2.90	3.09	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 1000	2.80	3.00	3.20	V	电压下降时
释放电压	V <sub>DHI</sub>		2.90	3.10	3.30	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 1001	2.99	3.20	3.41	V	电压下降时
释放电压	V <sub>DHI</sub>		3.09	3.30	3.51	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 1010	3.36	3.60	3.84	V	电压下降时
释放电压	V <sub>DHI</sub>		3.46	3.70	3.94	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 1011	3.45	3.70	3.95	V	电压下降时
释放电压	V <sub>DHI</sub>		3.55	3.80	4.05	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 1100	3.73	4.00	4.27	V	电压下降时
释放电压	V <sub>DHI</sub>		3.83	4.10	4.37	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 1101	3.83	4.10	4.37	V	电压下降时
释放电压	V <sub>DHI</sub>		3.93	4.20	4.47	V	电压上升时
检测电压	V <sub>DLI</sub>	SVHI = 1110	3.92	4.20	4.48	V	电压下降时
释放电压	V <sub>DHI</sub>		4.02	4.30	4.58	V	电压上升时
LVD 稳定等待时间	T <sub>LVDIW</sub>	-	-	-	633 × t <sub>CYCP</sub> *	μs	
检测/释放延迟时间	T <sub>LVDID</sub>	dV/dt ≥ -4mV/μs	-	-	60	μs	

\*: t<sub>CYCP</sub> 是指 APB2 总线时钟的周期时间。

# MB9A130N系列

## • 低功耗模式

(Ta = -40°C ~ +85°C)

参数	符号	条件	规格值			单位	备注
			最小	标准	最大		
检测电压	V <sub>DLIL</sub>	SVHI = 0000	1.80	2.00	2.20	V	电压下降时
释放电压	V <sub>DHIL</sub>		1.90	2.10	2.30	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 0001	1.89	2.10	2.31	V	电压下降时
释放电压	V <sub>DHIL</sub>		1.99	2.20	2.41	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 0010	1.98	2.20	2.42	V	电压下降时
释放电压	V <sub>DHIL</sub>		2.08	2.30	2.52	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 0011	2.07	2.30	2.53	V	电压下降时
释放电压	V <sub>DHIL</sub>		2.17	2.40	2.63	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 0100	2.16	2.40	2.64	V	电压下降时
释放电压	V <sub>DHIL</sub>		2.26	2.50	2.74	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 0101	2.25	2.50	2.75	V	电压下降时
释放电压	V <sub>DHIL</sub>		2.35	2.60	2.85	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 0110	2.34	2.60	2.86	V	电压下降时
释放电压	V <sub>DHIL</sub>		2.44	2.70	2.96	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 0111	2.52	2.80	3.08	V	电压下降时
释放电压	V <sub>DHIL</sub>		2.62	2.90	3.18	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 1000	2.70	3.00	3.30	V	电压下降时
释放电压	V <sub>DHIL</sub>		2.80	3.10	3.40	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 1001	2.88	3.20	3.52	V	电压下降时
释放电压	V <sub>DHIL</sub>		2.98	3.30	3.62	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 1010	3.24	3.60	3.96	V	电压下降时
释放电压	V <sub>DHIL</sub>		3.34	3.70	4.06	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 1011	3.33	3.70	4.07	V	电压下降时
释放电压	V <sub>DHIL</sub>		3.43	3.80	4.17	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 1100	3.60	4.00	4.40	V	电压下降时
释放电压	V <sub>DHIL</sub>		3.70	4.10	4.50	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 1101	3.69	4.10	4.51	V	电压下降时
释放电压	V <sub>DHIL</sub>		3.79	4.20	4.61	V	电压上升时
检测电压	V <sub>DLIL</sub>	SVHI = 1110	3.78	4.20	4.62	V	电压下降时
释放电压	V <sub>DHIL</sub>		3.88	4.30	4.72	V	电压上升时
LVD 稳定等待时间	T <sub>LVDILW</sub>	-	-	-	8039 × t <sub>CYCP</sub> *	μs	
检测/释放延迟时间	T <sub>LVDILD</sub>	dV/dt ≥ -0.4mV/μs	-	-	800	μs	

\*: t<sub>CYCP</sub> 是指 APB2 总线时钟的周期时间。

## 8. 闪存写入/擦除特性

( $V_{CC} = 2.0V \sim 5.5V$ ,  $T_a = -40^{\circ}C \sim +85^{\circ}C$ )

参数	规格值			单位	备注
	最小	标准	最大		
扇区擦除时间	大扇区	-	0.6	s	不包括内部擦除前的写入时间
	小扇区	-	1.6		
半字(16位)写入时间	-	25	400	$\mu s$	不包括系统级开销时间
整片擦除时间	-	1.8	9.4	s	不包括内部擦除前的写入时间

### 写入周期和数据保持时间

写/擦次数(周期)	数据保持时间(年)	备注
1,000	20*	
10,000	10*	
100,000	5*	

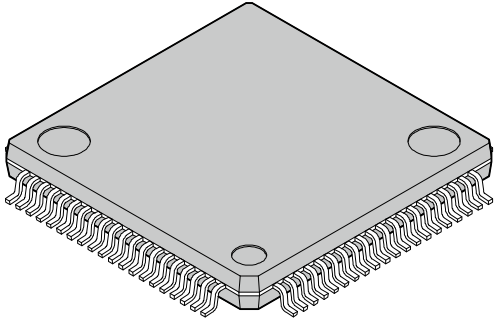
\*: 该值源于技术可靠性评估结果的转换(该值是在平均温度+85°C的条件下使用 Arrhenius 方程进行的高温加速试验结果的转换)。

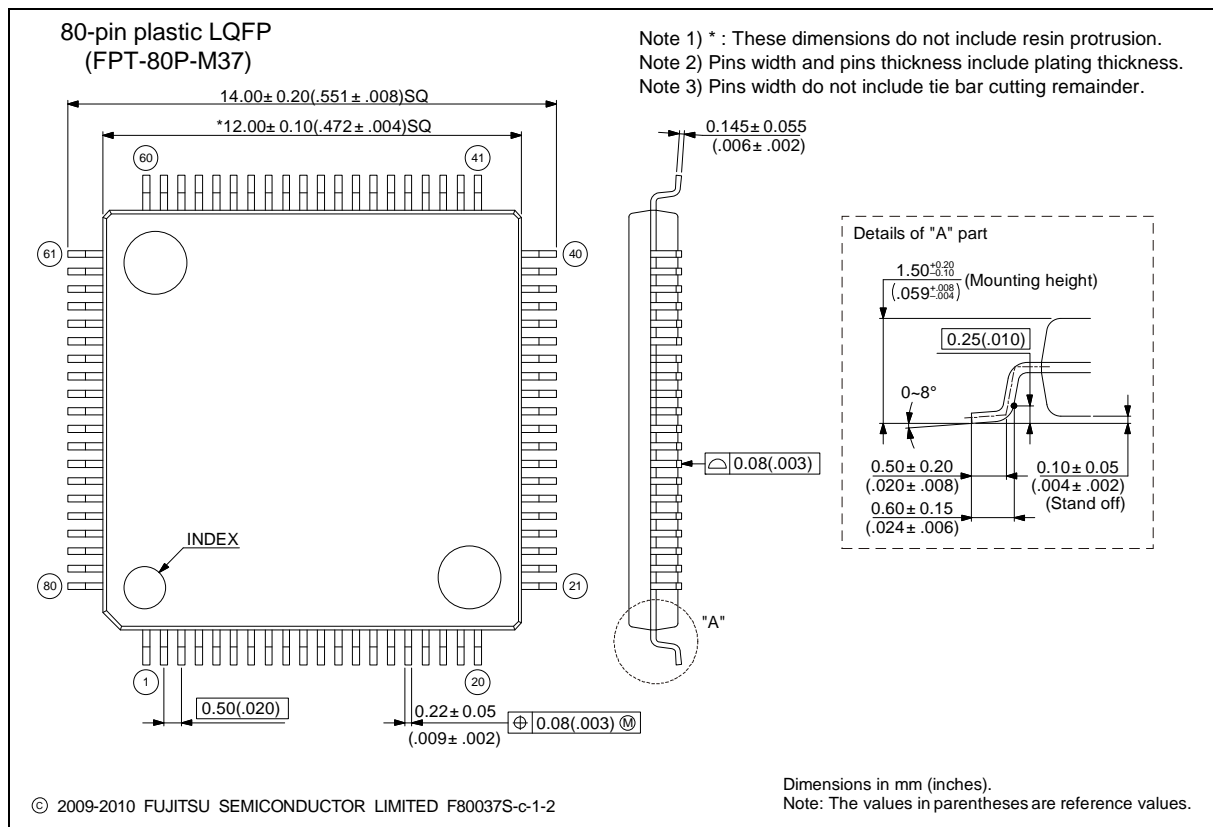
# MB9A130N系列

## ■ 订购信息

产品型号	封装
MB9AF131MPMC	塑封 LQFP(0.5mm 间距), 80 脚 (FPT-80P-M37)
MB9AF132MPMC	
MB9AF131MPMC1	塑封 LQFP(0.65mm 间距), 80 脚 (FPT-80P-M40)
MB9AF132MPMC1	
MB9AF131NPMC	塑封 LQFP(0.5mm 间距), 100 脚 (FPT-100P-M23)
MB9AF132NPMC	
MB9AF131NPF	塑封 QFP(0.65mm 间距), 100 脚 (FPT-100P-M06)
MB9AF132NPF	
MB9AF131NBGL	塑封 PFBGA(0.8mm 间距), 112 脚 (BGA-112P-M04)
MB9AF132NBGL	

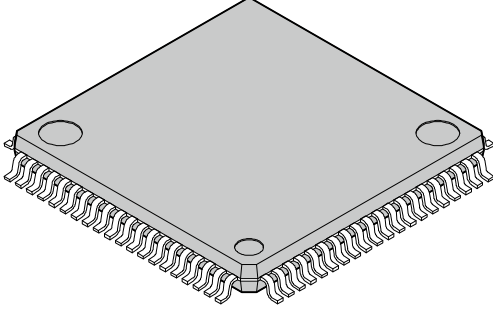
## ■ 封装尺寸

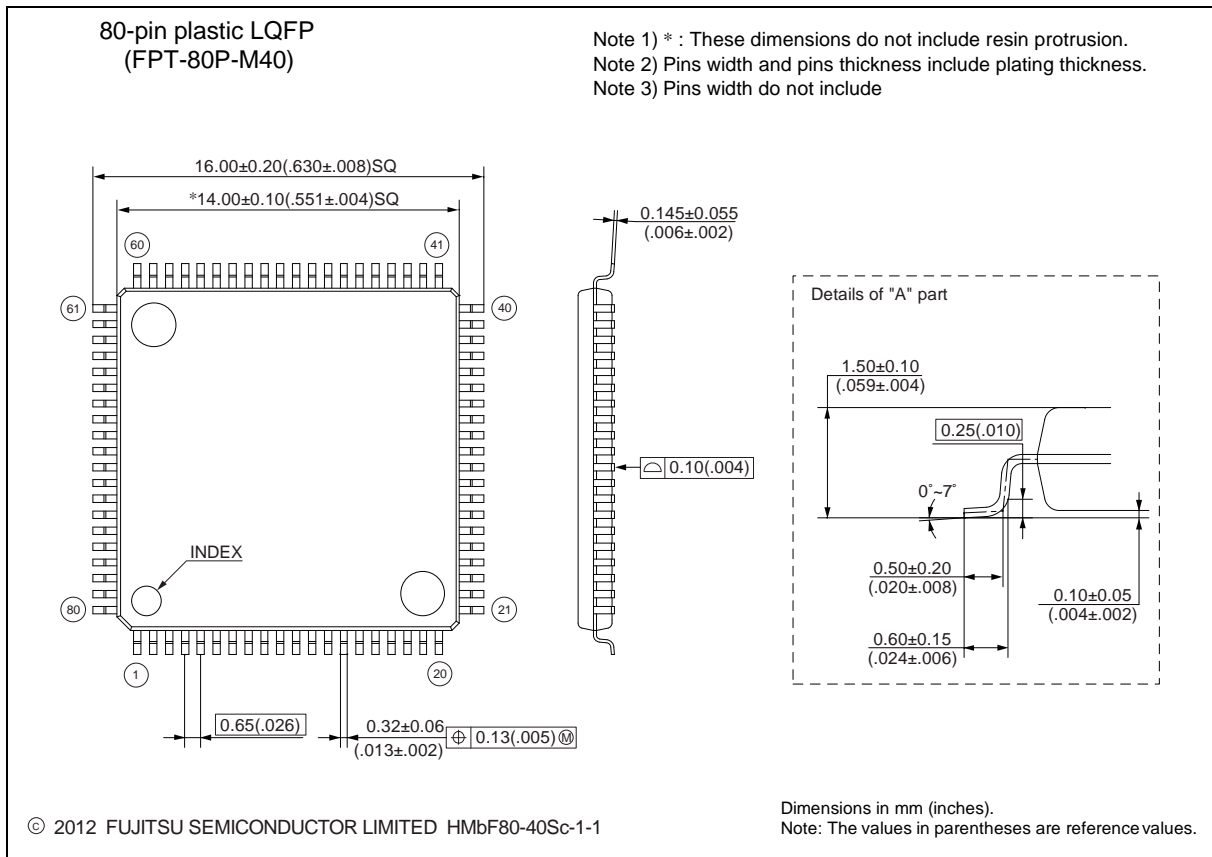
 <p>80-pin plastic LQFP</p> <p>(FPT-80P-M37)</p>	Lead pitch	0.50 mm
	Package width x package length	12.00 mm x 12.00 mm
	Lead shape	Gullwing
	Lead bend direction	Normal bend
	Sealing method	Plastic mold
	Mounting height	1.70 mm MAX
	Weight	0.47 g



访问以下 URL 获取最新封装信息:  
<http://edevice.fujitsu.com/package/en-search/>

# MB9A130N系列

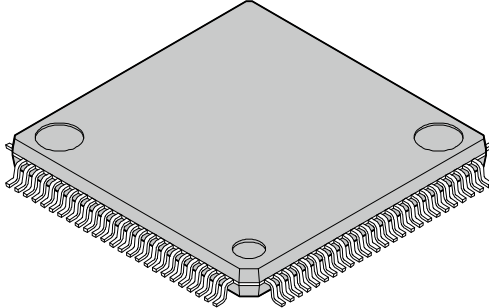
<p style="text-align: center;">80-pin plastic LQFP</p>  <p style="text-align: center;">(FPT-80P-M40)</p>	Lead pitch	0.65 mm
	Package width × package length	14.00 mm × 14.00 mm
	Lead shape	Gullwing
	Sealing method	Plastic mold
	Mounting height	1.60 mm Max.
	Code (Reference)	P-LQFP80-14 × 14-0.65

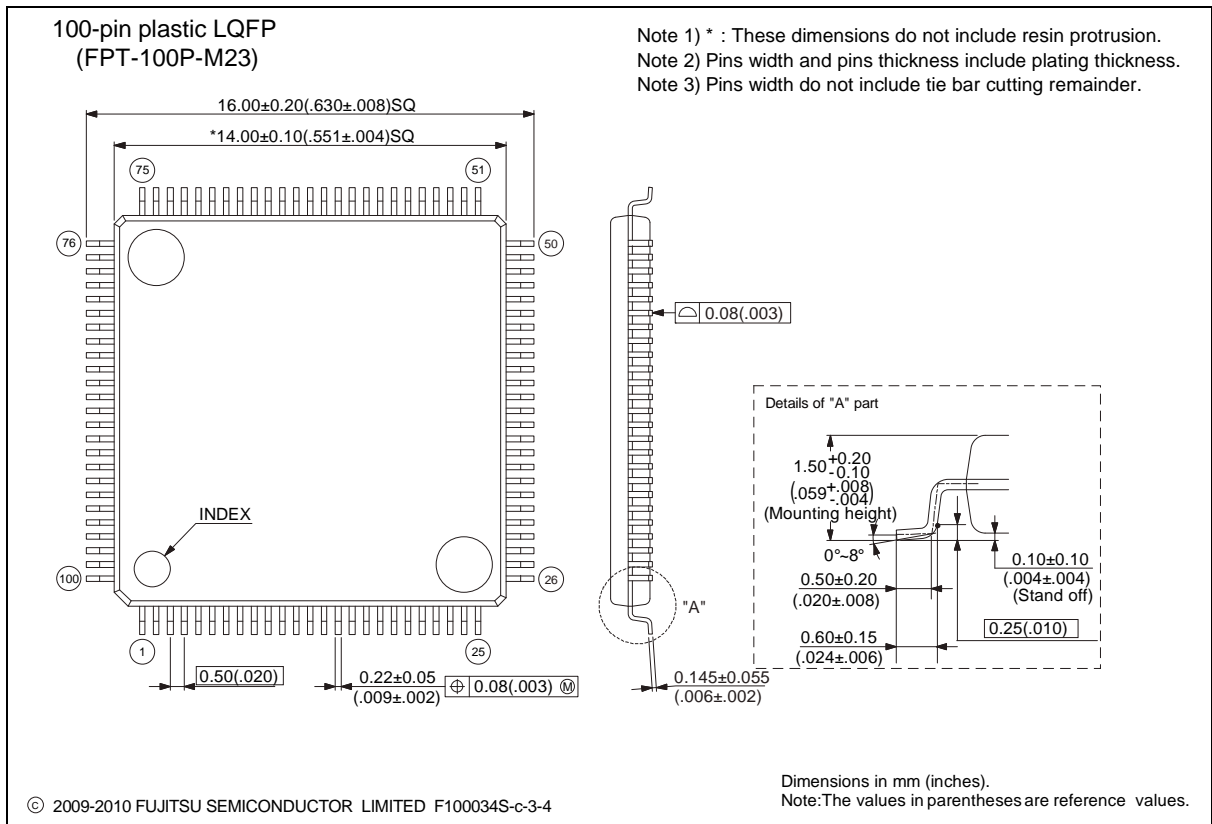


访问以下 URL 获取最新封装信息:  
<http://edevice.fujitsu.com/package/en-search/>



# MB9A130N系列

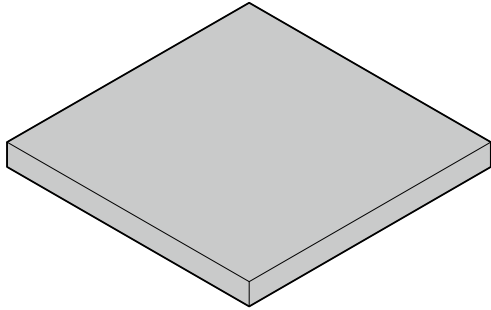
<p>100-pin plastic LQFP</p>  <p>(FPT-100P-M23)</p>	Lead pitch	0.50 mm
	Package width x package length	14.00 mm x 14.00 mm
	Lead shape	Gullwing
	Lead bend direction	Normal bend
	Sealing method	Plastic mold
	Mounting height	1.70 mm MAX
	Weight	0.65 g

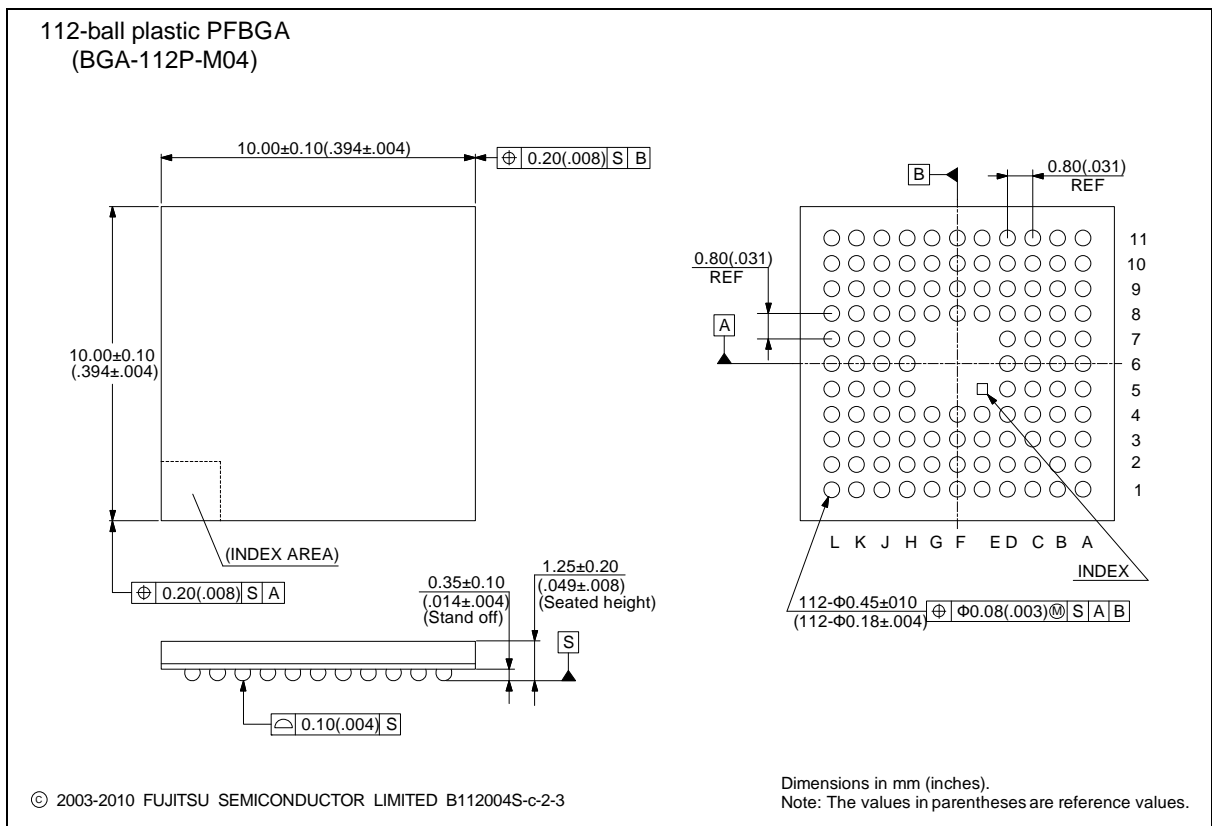


访问以下 URL 获取最新封装信息:  
<http://edevic.fujitsu.com/package/en-search/>



# MB9A130N系列

<p>112-ball plastic PFBGA</p>  <p>(BGA-112P-M04)</p>	Ball pitch	0.80 mm
	Package width x package length	10.00 x 10.00 mm
	Lead shape	Soldering ball
	Sealing method	Plastic mold
	Ball size	Φ 0.45 mm
	Mounting height	1.45 mm Max.
	Weight	0.22 g



访问以下 URL 获取最新封装信息:  
<http://edevice.fujitsu.com/package/en-search/>

# MB9A130N系列

## FUJITSU SEMICONDUCTOR LIMITED

Nomura Fudosan Shin-yokohama Bldg. 10-23, Shin-yokohama 2-Chome,  
Kohoku-ku Yokohama Kanagawa 222-0033, Japan

Tel: +81-45-415-5858

<http://jp.fujitsu.com/fsl/en/>

*For further information please contact:*

### North and South America

FUJITSU SEMICONDUCTOR AMERICA, INC.  
1250 E. Arques Avenue, M/S 333  
Sunnyvale, CA 94085-5401, U.S.A.  
Tel: +1-408-737-5600 Fax: +1-408-737-5999  
<http://us.fujitsu.com/micro/>

### Asia Pacific

FUJITSU SEMICONDUCTOR ASIA PTE. LTD.  
151 Lorong Chuan,  
#05-08 New Tech Park 556741 Singapore  
Tel : +65-6281-0770 Fax : +65-6281-0220  
<http://sg.fujitsu.com/semiconductor/>

### Europe

FUJITSU SEMICONDUCTOR EUROPE GmbH  
Pittlerstrasse 47, 63225 Langen, Germany  
Tel: +49-6103-690-0 Fax: +49-6103-690-122  
<http://emea.fujitsu.com/semiconductor/>

### FUJITSU SEMICONDUCTOR SHANGHAI CO., LTD.

30F, Kerry Parkside, 1155 Fang Dian Road,  
Pudong District, Shanghai 201204, China  
Tel : +86-21-6146-3688 Fax : +86-21-6146-3660  
<http://cn.fujitsu.com/fss/>

### Korea

FUJITSU SEMICONDUCTOR KOREA LTD.  
902 Kosmo Tower Building, 1002 Daechi-Dong,  
Gangnam-Gu, Seoul 135-280, Republic of Korea  
Tel: +82-2-3484-7100 Fax: +82-2-3484-7111  
<http://kr.fujitsu.com/fsk/>

### FUJITSU SEMICONDUCTOR PACIFIC ASIA LTD.

2/F, Green 18 Building, Hong Kong Science Park,  
Shatin, N.T., Hong Kong  
Tel : +852-2736-3232 Fax : +852-2314-4207  
<http://cn.fujitsu.com/fsp/>

规格若有变动，恕不另行通知。欲了解详细信息，请联系各地的分支机构。

#### 版权所有。

本手册的记载内容如有变动，恕不另行通知。

建议用户订购前先咨询销售代表。

本手册记载的信息，诸如功能概要和应用电路示例，仅作参考。旨在说明FUJITSU SEMICONDUCTOR半导体器件的使用方法和操作示例，对于其使用或性能，FUJITSU SEMICONDUCTOR 不做任何保证。

FUJITSU SEMICONDUCTOR不保证使用本手册所载信息所获的性能和结果，不就任何事项做出保证、条件、陈述或条款，用户自行对该信息承担全部风险和责任，对基于上述信息的使用引起的任何责任或损失，FUJITSU SEMICONDUCTOR概不承担。

本手册内的任何技术信息，包括功能介绍和电路图，不应被理解为是对用户使用或行使

FUJITSU SEMICONDUCTOR或其他任何第三方的专利权、著作权等任何知识产权以及其他权利的许可，用户对上述权利不享有任何产权和利益。FUJITSU SEMICONDUCTOR也不保证使用该信息不存在侵犯任何第三方的知识产权或其他权利的可能。因用户使用该信息引起的有关侵犯第三方的知识产权或其他权利的索赔或诉讼，FUJITSU SEMICONDUCTOR不承担任何责任。

本手册介绍的产品旨在为一般用途而设计、开发和制造，包括一般的工业使用、通常办公使用、个人使用和家庭使用；而非用于以下领域的设计、开发和制造(1)使用中伴随着致命风险或危险，若不加以特殊高度安全保障，有可能导致对公众产生危害，甚至直接造成死亡、人身伤害、严重物质损失或其他损失(即核设施的核反应控制、航空飞行控制、空中交通控制、公共交通控制、医用维系生命系统、核武器系统的导弹发射控制)，(2)需要极高可靠性的应用领域(比如海底中转器和人造卫星)。

属于在上述领域内使用该产品而引起的用户和/或第三方的任何索赔或损失，FUJITSU SEMICONDUCTOR不承担任何责任。

半导体器件存在一定的故障发生概率。请用户对器件和设备采取冗余设计、消防设计、过流防护，其他异常操作防护措施等安全设计，保证即使在FUJITSU SEMICONDUCTOR半导体器件发生故障的情况下，也不会造成人身伤害、社会损害或重大损失。

本手册内记载的任何产品的出口/发布可能需要根据日本外汇及外贸管理法和/或美国出口管理法条例办理必要的手续。

本手册内记载的公司名称和商标名称是各个公司的商标或注册商标。

编辑: 销售促进部