

New 8FX

8 位微控制器

**MB95560H/570H/580H 系列
硬件手册**

New 8FX

8 位微控制器

MB95560H/570H/580H 系列 硬件手册

如需有关微控制器支持的信息，请访问以下网站：

<http://edevicе.fujitsu.com/micom/en-support/>

FUJITSU SEMICONDUCTOR LIMITED

前言

■ 本手册的目的和对象读者

非常感谢大家对富士通半导体产品的长期支持和信赖。

MB95560H/570H/580H 系列作为 New 8FX 家族通用产品之一，是一种可兼容专用集成电路 (ASIC) 的自主研发的 8 位单片机。MB95560H/570H/580H 系列可广泛应用于从便携式器件等消费类产品到工业设备。

本手册主要介绍 MB95560H/570H/580H 系列的功能、特征和操作事项。建议使用 MB95560H/570H/580H 系列实际开发产品的工程师事先通读本手册。

关于个体指令的详细信息，参考 "F²MC-8FX 编程手册"。

注：F²MC 是 FUJITSU Flexible Microcontroller 的缩写。

■ 商标

本手册中的公司名称和商标名称是各个公司的商标或注册商标。

■ 样本程序

富士通半导体免费提供 New 8FX 家族的外设功能运行用的样本程序。使用此样本程序确认富士通微控制器的运行规格和使用方法。

注意样本程序可能有所变动，恕不另行通知。这些软件旨在标准操作和使用，应用到用户系统前，需要充分评估。因样本程序的使用引起的任何损害，富士通半导体不予承担任何责任。

- 本手册的记载内容如有变动，恕不另行通知。
订购前建议用户咨询销售代表。
- 本手册记载的信息仅作参考，诸如功能概要和应用电路示例，旨在说明 FUJITSU SEMICONDUCTOR 半导体器件的使用方法和操作示例，对于建立在该信息基础上的器件使用，FUJITSU SEMICONDUCTOR 不保证器件的正常工作。如果用户根据该信息使用器件实行相关开发，用户应承担因此引发的责任。基于上述信息的使用引起的任何损失，FUJITSU SEMICONDUCTOR 不承担任何责任。
- 本手册内的任何信息，包括功能介绍和原理图，不应理解为使用和执行任何知识产权的许可，诸如专利权或著作权，或 FUJITSU SEMICONDUCTOR 的其它权利或第三方权利，FUJITSU SEMICONDUCTOR 也不保证使用该信息不侵犯任何第三方知识产权或其它权利。因使用该信息引起的第三方知识产权或其它权利的侵权行为，FUJITSU SEMICONDUCTOR 不承担任何责任。
- 本手册所介绍的产品旨在一般用途而设计、开发和制造，包括但并不限于一般的工业使用、通常办公使用、个人使用和家庭使用，不旨在以下设计、开发和制造 (1) 使用中伴随着致命风险或危险，若不加以特别高度安全保障，有可能导致对公众产生危害，甚至直接死亡、人身伤害、严重物质损失或其它损失 (即核设施的核反应控制、航空飞行控制、空中交通控制、公共交通控制、医用维系生命系统、核武器系统的导弹发射控制)，(2) 需要极高可靠性的应用领域 (比如海底中转器和人造卫星)。注意上述领域内使用该产品引起的用户和 / 或第三方的任何索赔或损失，FUJITSU SEMICONDUCTOR 不承担任何责任。
- 半导体器件存在一定的故障发生概率。请用户对器件和设备采取冗余设计、消防设计、过电流等级防护措施，其它异常操作防护措施等安全设计，保证即使半导体器件发生故障的情况下，也不会造成人身伤害、社会损害或重大损失。
- 本手册内记载的任何产品的出口 / 发布可能需要根据日本外汇及外贸管理法和 / 或美国出口管理法条例办理必要的手续。
- 本手册内记载的公司名称和商标名称是各个公司的商标或注册商标。

目录

第 1 章	概述	1
1.1	MB95560H/570H/580H 系列的特性	2
1.2	MB95560H/570H/580H 系列的产品一览	5
1.3	产品差异和产品选择注意事项	9
1.4	MB95560H/570H/580H 系列的框图	10
1.5	引脚配置	12
1.6	封装尺寸	14
1.7	引脚说明	20
1.8	I/O 电路类型	28
第 2 章	器件处理	31
2.1	器件处理注意事项	32
第 3 章	存储空间	35
3.1	存储空间	36
3.1.1	专用区	38
3.2	存储器映射图	39
第 4 章	存储器访问模式	41
4.1	存储器访问模式	42
第 5 章	CPU	43
5.1	专用寄存器	44
5.1.1	寄存器组指针 (RP)	46
5.1.2	直接组指针 (DP)	47
5.1.3	状态码寄存器 (CCR)	49
5.2	通用寄存器	51
5.3	存储器中 16 位数据的配置	53
第 6 章	时钟控制器	55
6.1	时钟控制器的概要	56
6.2	振荡稳定等待时间	63
6.3	系统时钟控制寄存器 (SYCC)	65
6.4	PLL 控制寄存器 (PLLC)	67
6.5	振荡稳定等待时间设置寄存器 (WATR)	69
6.6	待机控制寄存器 (STBC)	72
6.7	系统时钟控制寄存器 2 (SYCC2)	74
6.8	待机控制寄存器 2 (STBC2)	76
6.9	时钟模式	78
6.10	低功耗模式 (待机模式) 时的操作	82
6.10.1	待机模式时的使用注意事项	83
6.10.2	休眠模式	85
6.10.3	停止模式	86
6.10.4	时基定时器模式	87

6.10.5	计时模式	88
6.11	时钟振荡电路	89
6.12	预分频器的概要	90
6.13	预分频器的配置	91
6.14	预分频器的操作说明	92
6.15	预分频器的使用注意事项	93
第 7 章	复位	95
7.1	复位操作	96
7.2	复位源寄存器 (RSRR)	99
7.3	复位时的注意事项	102
第 8 章	中断	103
8.1	中断	104
8.1.1	中断级设置寄存器 (ILR0 ~ ILR5)	106
8.1.2	中断处理	107
8.1.3	中断嵌套	109
8.1.4	中断处理时间	110
8.1.5	中断处理期间的堆栈操作	111
8.1.6	中断处理堆栈区	112
第 9 章	I/O 口	113
9.1	I/O 口的概要	114
9.2	P0 口	116
9.2.1	P0 口寄存器	122
9.2.2	P0 口的操作	124
9.3	P1 口	126
9.3.1	P1 口寄存器	128
9.3.2	P1 口的操作	129
9.4	P6 口	131
9.4.1	P6 口寄存器	133
9.4.2	P6 口的操作	134
9.5	PF 口	136
9.5.1	PF 口寄存器	138
9.5.2	PF 口的操作	139
9.6	PG 口	141
9.6.1	PG 口寄存器	143
9.6.2	PG 口的操作	144
第 10 章	时基定时器	147
10.1	时基定时器的概要	148
10.2	时基定时器的配置	149
10.3	时基定时器的寄存器	151
10.3.1	时基定时器控制寄存器 (TBTC)	152
10.4	时基定时器的中断	154
10.5	时基定时器的操作说明和设置步骤示例	155
10.6	时基定时器的使用注意事项	158

第 11 章	硬件 / 软件监视定时器	159
11.1	监视定时器的概要	160
11.2	监视定时器的构成	161
11.3	监视定时器的寄存器	163
11.3.1	监视定时器控制寄存器 (WDTC)	164
11.4	监视定时器的操作和设置方法示例	166
11.5	监视定时器的使用注意事项	169
第 12 章	计时预分频器	171
12.1	计时预分频器的概要	172
12.2	计时预分频器的构成	173
12.3	计时预分频器的寄存器	175
12.3.1	计时预分频器控制寄存器 (WPCR)	176
12.4	计时预分频器的中断	178
12.5	计时预分频器的操作和设置方法示例	179
12.6	计时预分频器的使用注意事项	181
12.7	计时预分频器的设定示例	182
第 13 章	WILD 寄存器功能	183
13.1	Wild 寄存器功能的概要	184
13.2	Wild 寄存器功能的构成	185
13.3	Wild 寄存器功能的寄存器	187
13.3.1	Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)	188
13.3.2	Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)	189
13.3.3	Wild 寄存器地址比较使能寄存器 (WREN)	190
13.3.4	Wild 寄存器数据测试设置寄存器 (WROR)	191
13.4	Wild 寄存器功能的使用	192
13.5	典型硬件连接示例	193
第 14 章	8/16 位多功能定时器	195
14.1	8/16 位多功能定时器的概要	196
14.2	8/16 位多功能定时器的构成	198
14.3	8/16 位多功能定时器的通道	201
14.4	8/16 位多功能定时器的引脚	203
14.5	8/16 位多功能定时器的寄存器	208
14.5.1	8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)	210
14.5.2	8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)	213
14.5.3	8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)	216
14.5.4	8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)	219
14.5.5	8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCRO)	222
14.5.6	8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCRI)	224
14.5.7	8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)	226
14.5.8	8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)	229
14.6	8/16 位多功能定时器的中断	232
14.7	间隔定时器功能的使用 (单次模式)	234
14.8	间隔定时器功能的使用 (连续模式)	237
14.9	间隔定时器功能的使用 (自由运行模式)	240
14.10	PWM 定时器功能的使用 (固定周期模式)	243
14.11	PWM 定时器功能的使用 (可变周期模式)	246

14.12	PWC 定时器功能的使用	250
14.13	输入捕捉功能的使用	253
14.14	噪声滤波器的使用	257
14.15	运行中各模式的状态	258
14.16	8/16 位多功能定时器的使用注意事项	260
第 15 章	外部中断电路	261
15.1	外部中断电路的概要	262
15.2	外部中断电路的构成	263
15.3	外部中断电路的通道	264
15.4	外部中断电路的引脚	265
15.5	外部中断电路的寄存器	268
15.5.1	外部中断控制寄存器 (EIC10)	269
15.6	外部中断电路的中断	271
15.7	外部中断电路的操作和设置方法示例	272
15.8	外部中断电路的使用注意事项	273
15.9	外部中断电路的设定示例	274
第 16 章	LIN-UART	277
16.1	LIN-UART 的概要	278
16.2	LIN-UART 的构成	280
16.3	LIN-UART 引脚	285
16.4	LIN-UART 的寄存器	287
16.4.1	LIN-UART 串行控制寄存器 (SCR)	288
16.4.2	LIN-UART 串行模式寄存器 (SMR)	290
16.4.3	LIN-UART 串行状态寄存器 (SSR)	292
16.4.4	LIN-UART 接收数据寄存器 /LIN-UART 发送数据寄存器 (RDR/TDR)	294
16.4.5	LIN-UART 扩展状态控制寄存器 (ESCR)	296
16.4.6	LIN-UART 扩展通信控制寄存器 (ECCR)	298
16.4.7	LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0)	300
16.5	LIN-UART 中断	301
16.5.1	接收中断发生和标志设置的时序	304
16.5.2	发送中断发生和标志设置的时序	305
16.6	LIN-UART 波特率	307
16.6.1	设置波特率	309
16.6.2	重载计数器	312
16.7	LIN-UART 的操作和设置方法	314
16.7.1	异步模式 (工作模式 0, 1) 下的操作	316
16.7.2	同步模式 (工作模式 2) 下的操作	320
16.7.3	LIN 功能的操作 (工作模式 3)	323
16.7.4	串行引脚直接访问	326
16.7.5	双向通信功能 (正常模式)	327
16.7.6	主 / 从模式通信功能 (多处理器模式)	329
16.7.7	LIN 通信功能	332
16.7.8	LIN-UART LIN 通信流程图例 (工作模式 3)	333
16.8	LIN-UART 的使用注意事项	335
16.9	LIN-UART 的设定示例	337

第 17 章	8/10 位 A/D 转换器	341
17.1	8/10 位 A/D 转换器的概要	342
17.2	8/10 位 A/D 转换器的配置	343
17.3	8/10 位 A/D 转换器的引脚	345
17.4	8/10 位 A/D 转换器的寄存器	348
17.4.1	8/10 位 A/D 转换器控制寄存器 1 (ADC1)	349
17.4.2	8/10 位 A/D 转换器控制寄存器 2 (ADC2)	351
17.4.3	8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL)	353
17.5	8/10 位 A/D 转换器的中断	354
17.6	8/10 位 A/D 转换器的操作和设定步骤例	355
17.7	8/10 位 A/D 转换器的使用注意事项	357
17.8	8/10 位 A/D 转换器的样本程序	358
第 18 章	低压检测复位电路	361
18.1	低压检测复位电路的概要	362
18.2	低压检测复位电路的配置	363
18.3	低压检测复位电路的引脚	364
18.4	低压检测复位电路的寄存器	365
18.4.1	LVD 复位电压选择 ID 寄存器 (LVDR)	366
18.5	低压检测复位电路的操作	367
第 19 章	时钟监控计数器	369
19.1	时钟监控计数器的概要	370
19.2	时钟监控计数器的配置	371
19.3	时钟监控计数器的寄存器	373
19.3.1	时钟监控数据寄存器 (CMDR)	374
19.3.2	时钟监控控制寄存器 (CMCR)	375
19.4	时钟监控计数器的操作	377
19.5	时钟监控计数器的使用注意事项	382
第 20 章	双操作闪存	385
20.1	双操作闪存的概要	386
20.2	闪存的扇区 / 组配置	388
20.3	闪存的寄存器	389
20.3.1	闪存状态寄存器 2 (FSR2)	390
20.3.2	闪存状态寄存器 (FSR)	392
20.3.3	闪存扇区编程控制寄存器 0 (SWRE0)	395
20.3.4	闪存状态寄存器 3 (FSR3)	397
20.3.5	闪存状态寄存器 4 (FSR4)	399
20.4	调用闪存自动算法	406
20.5	检查自动算法执行状态	408
20.5.1	数据轮询标志 (DQ7)	410
20.5.2	跳转位标志 (DQ6)	411
20.5.3	执行超时标志 (DQ5)	412
20.5.4	扇区擦除定时器标志 (DQ3)	413
20.5.5	跳转位 2 标志 (DQ2)	414
20.6	写 / 擦闪存	415
20.6.1	闪存设为读取 / 复位状态	416
20.6.2	向闪存写数据	417

20.6.3	擦除闪存所有数据 (芯片擦除)	419
20.6.4	擦除闪存指定数据 (扇区擦除)	420
20.6.5	暂停闪存扇区擦除	422
20.6.6	恢复闪存扇区擦除	423
20.6.7	开启旁路编程	424
20.7	双操作闪存的操作说明	425
20.8	闪存加密	427
20.9	双操作闪存的使用注意事项	428
第 21 章	串行编程示例	429
21.1	串行编程连接的基本配置	430
21.2	串行编程连接示例	431
第 22 章	非易失性寄存器功能 (NVR)	433
22.1	NVR 接口的概要	434
22.2	NVR 接口的配置	435
22.3	NVR 接口的寄存器	436
22.3.1	主 CR 时钟调节寄存器 (高位) (CRTH)	437
22.3.2	主 CR 时钟调节寄存器 (低位) (CRTL)	438
22.3.3	主 CR 时钟温度依赖调节寄存器 (CRTDA)	439
22.3.4	监视定时器选择 ID 寄存器 (WDTH, WDTL)	440
22.4	主 CR 时钟调节的注意事项	441
22.5	NVR 的使用注意事项	442
第 23 章	时钟和复位系统设定控制器	443
23.1	系统设定寄存器 (SYSC) 的概要	444
23.2	系统设定寄存器 (SYSC)	445
23.3	控制器的使用注意事项	447
附录	449
附录 A	I/O 映射	450
附录 B	中断源一览表	460
附录 C	存储器映射图	463
附录 D	MB95560H/570H/580H 系列的引脚状态	464
附录 E	指令概要	466
E.1	寻址	469
E.2	特殊指令	473
E.3	位操作指令 (SETB, CLRB)	476
E.4	F ² MC-8FX 指令	477
E.5	指令映射	480
附录 F	掩膜选项	481
寄存器索引	483
引脚功能索引	485
中断向量索引	487

本版的主要变更内容

页	变更内容 (详细信息, 参考正文)
-	第一版

第 1 章

概述

本章介绍 **MB95560H/570H/580H** 系列的特性和基本规格。

- 1.1 MB95560H/570H/580H 系列的特性
- 1.2 MB95560H/570H/580H 系列的产品一览
- 1.3 产品差异和产品选择注意事项
- 1.4 MB95560H/570H/580H 系列的框图
- 1.5 引脚配置
- 1.6 封装尺寸
- 1.7 引脚说明
- 1.8 I/O 电路类型

1.1 MB95560H/570H/580H 系列的特性

MB95560H/570H/580H 系列通用单芯片微控制器产品的三个系列，既包含精简指令集又内置多种外设功能。

■ MB95560H/570H/580H 系列的特性

● F²MC-8FX CPU 内核

控制器最优化指令集

- 乘 / 除指令
- 16 位算术运算
- 位测试分支指令
- 位操作指令等

● 时钟

- 可选择的主时钟源

主 OSC 时钟 (高达 16.25 MHz, 最大机器时钟频率 : 8.125 MHz)

外部时钟 (高达 32.5 MHz, 最大机器时钟频率 : 16.25 MHz)

主 CR 时钟 (4 MHz \pm 2%)

- 由 2 倍 PLL 倍频器对主 CR 时钟进行倍频, 频率变为 8 MHz。
- 由 2.5 倍 PLL 倍频器对主 CR 时钟进行倍频, 频率变为 10 MHz。
- 由 3 倍 PLL 倍频器对主 CR 时钟进行倍频, 频率变为 12 MHz。
- 由 4 倍 PLL 倍频器对主 CR 时钟进行倍频, 频率变为 16 MHz。

- 可选择的副时钟源

副 OSC 时钟 (32.768 kHz)

外部时钟 (32.768 kHz)

副 CR 时钟 (典型值 : 100 kHz, 最小值 : 50 kHz, 最大值 : 150 kHz)

● 定时器

- 8/16 位多功能定时器
- 时基定时器
- 计时预分频器

● LIN-UART (仅安装在 MB95F562H/F562K/F563H/F563K/F564H/F564K/F582H/F582K/ F583H/F583K/F584H/F584K)

- 全双工双缓冲器
- 支持时钟同步 / 异步传输串行数据

MB95560H/570H/580H 系列

- 外部中断
 - 沿检测中断 (可选择上升沿、下降沿或双沿)
 - 支持从不同的低功耗模式 (也称为待机模式) 中唤醒器件
- 8/10 位 A/D 转换器
 - 可选择 8/10 位分辨率
- 低功耗模式 (待机模式)
 - 停止模式
 - 休眠模式
 - 计时模式
 - 时基定时器模式
- I/O 口
 - MB95F562H/F563H/F564H (最多 I/O 口数 : 16 个)
 - 通用 I/O 口 (N-ch 开漏) : 1 个
 - 通用 I/O 口 (CMOS I/O) : 15 个
 - MB95F562K/F563K/F564K (最多 I/O 口数 : 17 个)
 - 通用 I/O 口 (N-ch 开漏) : 2 个
 - 通用 I/O 口 (CMOS I/O) : 15 个
 - MB95F572H/F573H/F574H (最多 I/O 口数 : 4 个)
 - 通用 I/O 口 (N-ch 开漏) : 1 个
 - 通用 I/O 口 (CMOS I/O) : 3 个
 - MB95F562K/F563K/F564K (最多 I/O 口数 : 5 个)
 - 通用 I/O 口 (N-ch 开漏) : 2 个
 - 通用 I/O 口 (CMOS I/O) : 3 个
 - MB95F582H/F583H/F584H (最多 I/O 口数 : 12 个)
 - 通用 I/O 口 (N-ch 开漏) : 1 个
 - 通用 I/O 口 (CMOS I/O) : 11 个
 - MB95F582K/F583K/F584K (最多 I/O 口数 : 13 个)
 - 通用 I/O 口 (N-ch 开漏) : 2 个
 - 通用 I/O 口 (CMOS I/O) : 11 个
- 片上调试
 - 单线串行控制
 - 支持串行编程 (异步模式)
- 硬件 / 软件监视定时器
 - 内置硬件监视定时器
 - 内置软件监视定时器

- 低压检测复位电路 (仅安装在 MB95F562K/F563K/F564K/F572K/F573K/F574K/F582K/
F583K/F584K)
 - 内置低压检测器
- 时钟监控计数器
 - 内置时钟监控计数器功能
- 闪存双操作
 - 在不同的组内 (高位组 / 低位组) 可同时执行擦 / 写操作和读取操作。
- 闪存加密功能
 - 保护闪存内容

MB95560H/570H/580H 系列

1.2 MB95560H/570H/580H 系列的产品一览

表 1.2-1 ~ 表 1.2-3 是 MB95560H/570H/580H 系列的产品一览。

■ MB95560H/570H/580H 系列的产品一览

表 1.2-1 MB95560H 系列的产品一览 (1 / 2)

产品型号	MB95F562H	MB95F563H	MB95F564H	MB95F562K	MB95F563K	MB95F564K
参数						
类型	闪存产品					
时钟监控计数器	监控主时钟振荡。					
闪存容量	8 KB	12 KB	20 KB	8 KB	12 KB	20 KB
RAM 容量	240 B	496 B	496 B	240 B	496 B	496 B
低压检测复位	无			有		
复位输入	专用			软件选择		
CPU 功能	<ul style="list-style-type: none"> 基本指令数 : 136 指令位长 : 8 位 指令长 : 1 ~ 3 个字节 数据位长 : 1, 8 和 16 位 最短指令执行时间 : 61.5 ns (机器时钟频率 = 16.25 MHz) 中断处理时间 : 0.6 祘 (机器时钟频率 = 16.25 MHz) 					
通用 I/O 口	<ul style="list-style-type: none"> I/O 口 (最多) : 16 个 CMOS I/O : 15 个 N-ch 开漏 : 1 个 			<ul style="list-style-type: none"> I/O 口 (最多) : 17 个 CMOS I/O : 15 个 N-ch 开漏 : 2 个 		
时基定时器	间隔时间 : 0.256 ms ~ 8.3 s (外部时钟频率 = 4 MHz)					
硬件 / 软件监视定时器	<ul style="list-style-type: none"> 复位发生周期 主振荡时钟频率为 10 MHz 时 : 105 ms (最短) 副 CR 时钟可用作硬件监视定时器的源时钟。 					
Wild 寄存器	可替换 3 个字节数据。					
LIN-UART	<ul style="list-style-type: none"> 通过专用重载定时器选择广泛范围的通信速度。 具有全双工双缓冲器。 支持时钟同步 / 异步传输串行数据。 LIN 功能可用作 LIN 主控端或 LIN 从动端。 					
8/10 位 A/D 转换器	6 路通道 可选择 8/10 位分辨率。					
8/16 位多功能定时器	2 路通道 <ul style="list-style-type: none"> 该定时器可配置为 "8 位定时器 × 2 路通道" 或 "16 位定时器 × 1 路通道"。 具有内置定时器功能、PWC 功能、PWM 功能和捕捉功能。 计数时钟 : 可从内部时钟 (7 种) 和外部时钟中选择。 支持方波输出。 					
外部中断	6 路通道 <ul style="list-style-type: none"> 沿检测中断 (可选择上升沿、下降沿或双沿。) 可用于从待机模式中唤醒器件。 					
片上调试	<ul style="list-style-type: none"> 单线串行控制 支持串行编程 (异步模式)。 					
计时预分频器	可选择八种不同的间隔时间。					

表 1.2-1 MB95560H 系列的产品一览 (2 / 2)

产品型号	MB95F562H	MB95F563H	MB95F564H	MB95F562K	MB95F563K	MB95F564K
参数						
闪存	<ul style="list-style-type: none"> 支持自动编程， Embedded Algorithm; 支持写 / 擦 / 暂停擦除 / 恢复擦除命令。 具有显示 Embedded Algorithm 运算完成的标志。 具有保护闪存内容的闪存加密功能。 					
	擦 / 写周期数			1000	10000	100000
	数据保持时间			20 年	10 年	5 年
待机模式	休眠模式、停止模式、计时模式、时基定时器模式					
封装	LCC-32P-M19 FPT-20P-M09 FPT-20P-M10					

MB95560H/570H/580H 系列

1.2 MB95560H/570H/580H 系列的产品一览

表 1.2-2 MB95570H 系列的产品阵容

产品型号	MB95F572H	MB95F573H	MB95F574H	MB95F572K	MB95F573K	MB95F574K								
参数														
类型	闪存产品													
时钟监控计数器	监控主时钟振荡。													
闪存容量	8 KB	12 KB	20 KB	8 KB	12 KB	20 KB								
RAM 容量	240 B	496 B	496 B	240 B	496 B	496 B								
低压检测复位	无			有										
复位输入	专用			软件选择										
CPU 功能	<ul style="list-style-type: none"> • 基本指令数 : 136 • 指令位长 : 8 位 • 指令长 : 1 ~ 3 个字节 • 数据位长 : 1, 8 和 16 位 • 最短指令执行时间 : 61.5 ns (机器时钟频率 = 16.25 MHz) • 中断处理时间 : 0.6 μs (机器时钟频率 = 16.25 MHz) 													
通用 I/O 口	<ul style="list-style-type: none"> • I/O 口 (最多) : 4 个 • CMOS I/O : 3 个 • N-ch 开漏 : 1 个 			<ul style="list-style-type: none"> • I/O 口 (最多) : 5 个 • CMOS I/O : 3 个 • N-ch 开漏 : 2 个 										
时基定时器	间隔时间 : 0.256 ms ~ 8.3 s (外部时钟频率 = 4 MHz 时)													
硬件 / 软件监视定时器	<ul style="list-style-type: none"> • 复位发生周期 主振荡时钟频率为 10 MHz 时 : 105 ms (最短) • 副 CR 时钟可用作硬件监视定时器的源时钟。 													
Wild 寄存器	可替换 3 个字节数据。													
LIN-UART	无 LIN-UART													
8/10 位 A/D 转换器	2 路通道 可选择 8/10 位分辨率。													
8/16 位多功能定时器	1 路通道 <ul style="list-style-type: none"> • 该定时器可配置为 "8 位定时器 × 2 路通道" 或 "16 位定时器 × 1 路通道"。 • 具有内置定时器功能、PWC 功能、PWM 功能和捕捉功能。 • 计数时钟 : 可从内部时钟 (7 种) 和外部时钟中选择。 • 支持方波输出。 													
外部中断	2 路通道 <ul style="list-style-type: none"> • 沿检测中断 (可选择上升沿、下降沿或双沿。) • 可用于从待机模式中唤醒器件。 													
片上调试	<ul style="list-style-type: none"> • 单线串行控制 • 支持串行编程 (异步模式)。 													
计时预分频器	可选择八种不同的间隔时间。													
闪存	<ul style="list-style-type: none"> • 支持自动编程, Embedded Algorithm; 支持写 / 擦 / 暂停擦除 / 恢复擦除命令。 • 具有显示 Embedded Algorithm 运算完成的标志。 • 保护闪存内容的闪存加密功能。 <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 5px;"> <tr> <td style="width: 50%;">擦 / 写周期数</td> <td style="width: 16.6%;">1000</td> <td style="width: 16.6%;">10000</td> <td style="width: 16.6%;">100000</td> </tr> <tr> <td>数据保持时间</td> <td>20 年</td> <td>10 年</td> <td>5 年</td> </tr> </table>						擦 / 写周期数	1000	10000	100000	数据保持时间	20 年	10 年	5 年
擦 / 写周期数	1000	10000	100000											
数据保持时间	20 年	10 年	5 年											
待机模式	休眠模式、停止模式、计时模式、时基定时器模式													
封装	FPT-8P-M08													

表 1.2-3 MB95580H 系列的产品阵容

产品型号	MB95F582H	MB95F583H	MB95F584H	MB95F582K	MB95F583K	MB95F584K								
参数														
类型	闪存产品													
时钟监控计数器	监控主时钟振荡。													
闪存容量	8 KB	12 KB	20 KB	8 KB	12 KB	20 KB								
RAM 容量	240 B	496 B	496 B	240 B	496 B	496 B								
低压检测复位	无			有										
复位输入	专用			软件选择										
CPU 功能	<ul style="list-style-type: none"> • 基本指令数 : 136 • 指令位长 : 8 位 • 指令长 : 1 ~ 3 个字节 • 数据位长 : 1, 8 和 16 位 • 最短指令执行时间 : 61.5 ns (机器时钟频率 = 16.25 MHz) • 中断处理时间 : 0.6 μs (机器时钟频率 = 16.25 MHz) 													
通用 I/O 口	<ul style="list-style-type: none"> • I/O 口 (最多) : 12 个 • CMOS I/O : 11 个 • N-ch 开漏 : 1 个 			<ul style="list-style-type: none"> • I/O 口 (最多) : 13 个 • CMOS I/O : 11 个 • N-ch 开漏 : 2 个 										
时基定时器	间隔时间 : 0.256 ms ~ 8.3 s (外部时钟频率 = 4 MHz 时)													
硬件 / 软件监视定时器	<ul style="list-style-type: none"> • 复位发生周期 主振荡时钟频率为 10 MHz 时 : 105 ms (最短) • 副 CR 时钟可用作硬件监视定时器的源时钟。 													
Wild 寄存器	可替换 3 个字节数据。													
LIN-UART	<ul style="list-style-type: none"> • 通过专用重载定时器选择广泛范围的通信速度。 • 具有全双工双缓冲器。 • 支持时钟同步 / 异步传输串行数据。 • LIN 功能可用作 LIN 主控端或 LIN 从动端。 													
8/10 位 A/D 转换器	5 路通道 可选择 8/10 位分辨率。													
8/16 位多功能定时器	1 路通道 <ul style="list-style-type: none"> • 该定时器可配置为 "8 位定时器 × 2 路通道" 或 "16 位定时器 × 1 路通道"。 • 具有内置定时器功能、PWC 功能、PWM 功能和捕捉功能。 • 计数时钟 : 可从内部时钟 (7 种) 和外部时钟中选择。 • 支持方波输出。 													
外部中断	6 路通道 <ul style="list-style-type: none"> • 沿检测中断 (可选择上升沿、下降沿或双沿。) • 可用于从待机模式中唤醒器件。 													
片上调试	<ul style="list-style-type: none"> • 单线串行控制 • 支持串行编程 (异步模式)。 													
计时预分频器	可选择八种不同的间隔时间。													
闪存	<ul style="list-style-type: none"> • 支持自动编程, Embedded Algorithm; 支持写 / 擦 / 暂停擦除 / 恢复擦除命令。 • 具有显示 Embedded Algorithm 运算完成的标志。 • 保护闪存内容的闪存加密功能。 <table border="1" style="width: 100%; border-collapse: collapse; margin-top: 5px;"> <tr> <td style="width: 50%;">擦 / 写周期数</td> <td style="width: 16.6%;">1000</td> <td style="width: 16.6%;">10000</td> <td style="width: 16.6%;">100000</td> </tr> <tr> <td>数据保持时间</td> <td>20 年</td> <td>10 年</td> <td>5 年</td> </tr> </table>						擦 / 写周期数	1000	10000	100000	数据保持时间	20 年	10 年	5 年
擦 / 写周期数	1000	10000	100000											
数据保持时间	20 年	10 年	5 年											
待机模式	休眠模式、停止模式、计时模式、时基定时器模式													
封装	LCC-32P-M19 FPT-16P-M08 FPT-16P-M23													

MB95560H/570H/580H 系列

1.3 产品差异和产品选择注意事项

以下介绍 MB95560H/570H/580H 系列的产品差异和产品选择时的注意事项。

■ 产品差异和产品选择注意事项

- 功耗

使用片上调试功能时，需考虑闪存擦 / 写的功耗。

关于功耗的详细信息，参考 "MB95560H/570H/580H 系列的数据手册中的 "■ 电气特性"。

- 封装

关于各封装的详细信息，参考 "1.6 封装尺寸"。

- 工作电压

工作电压因是否使用片上调试功能而异。

关于工作电压的详细信息，参考 MB95560H/570H/580H 系列的数据手册中的 "■ 电气特性"。

- 片上调试功能

片上调试功能需将 V_{CC} 、 V_{SS} 和单线串行连接至评估工具。参考 "第 21 章 串行编程示例"。

1.4 MB95560H/570H/580H 系列的框图

图 1.4-1 ~ 图 1.4-3 是 MB95560H/570H/580H 系列的框图。

■ MB95560H/570H/580H 系列的框图

图 1.4-1 MB95560H 系列的框图

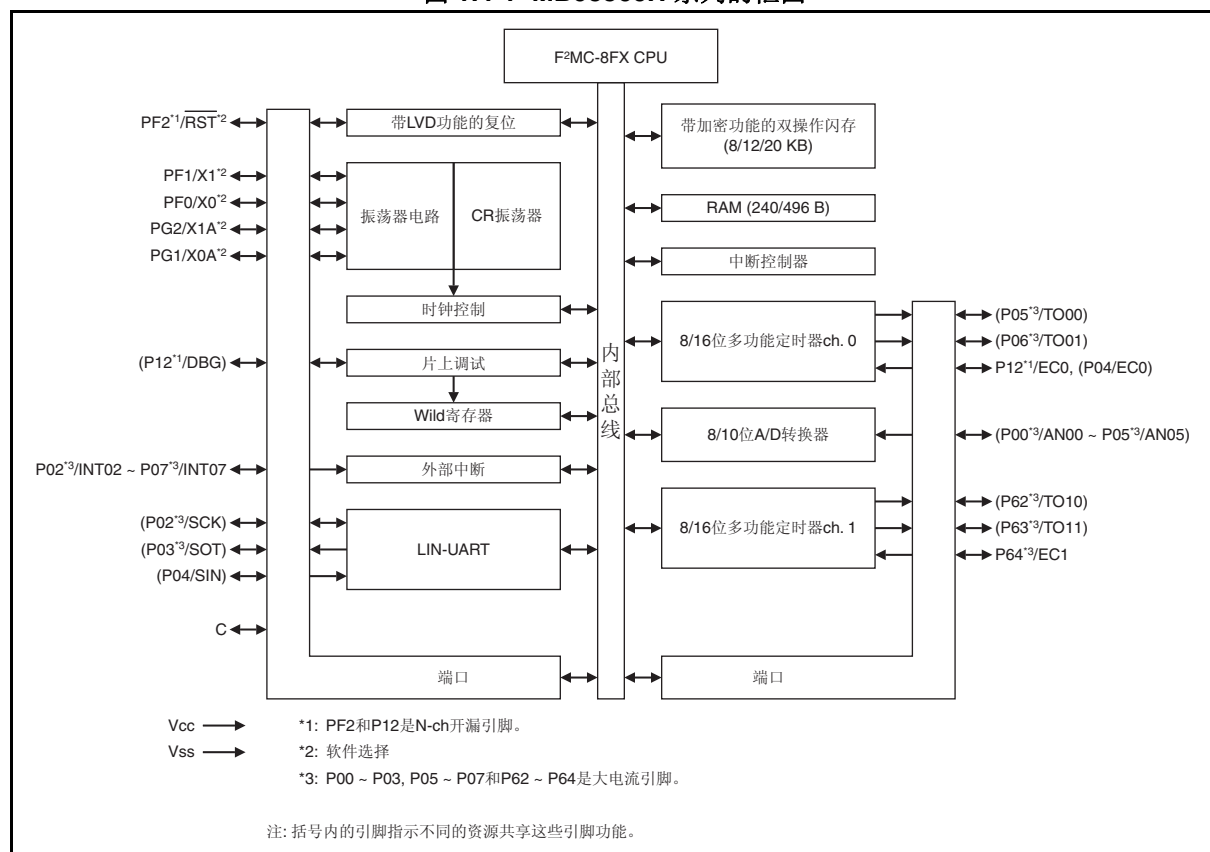


图 1.4-2 MB95570H 系列的框图

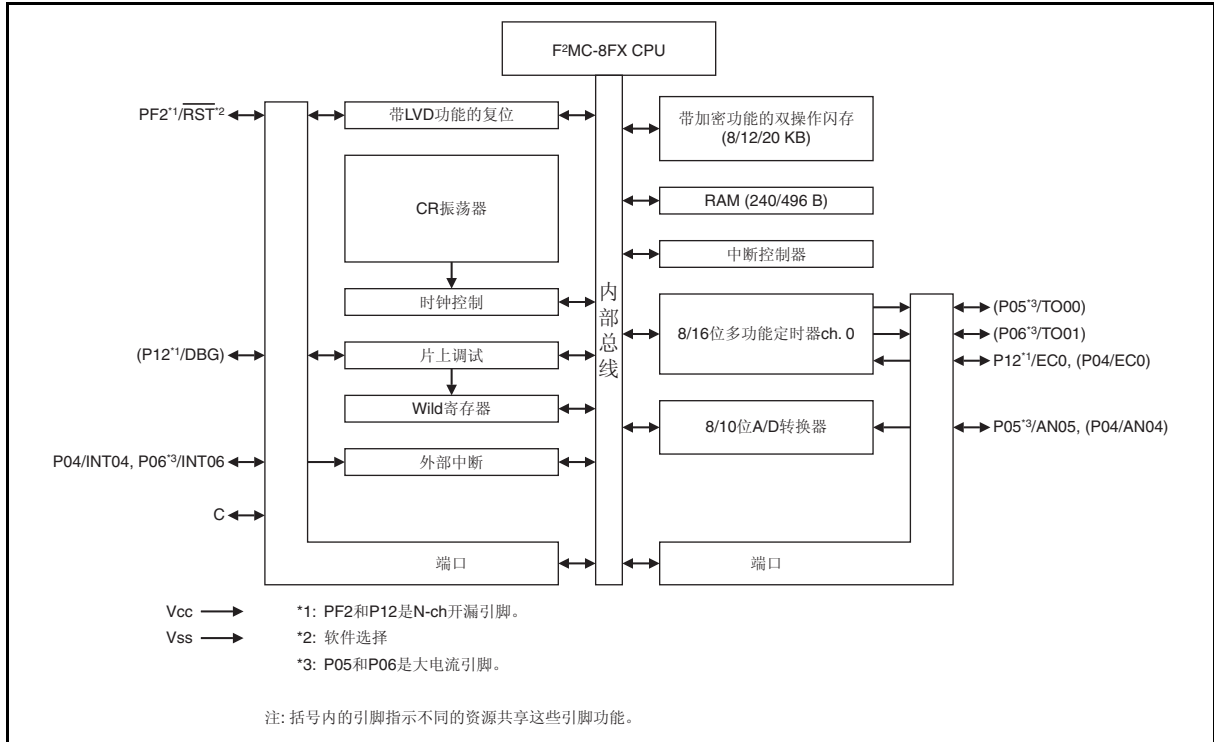
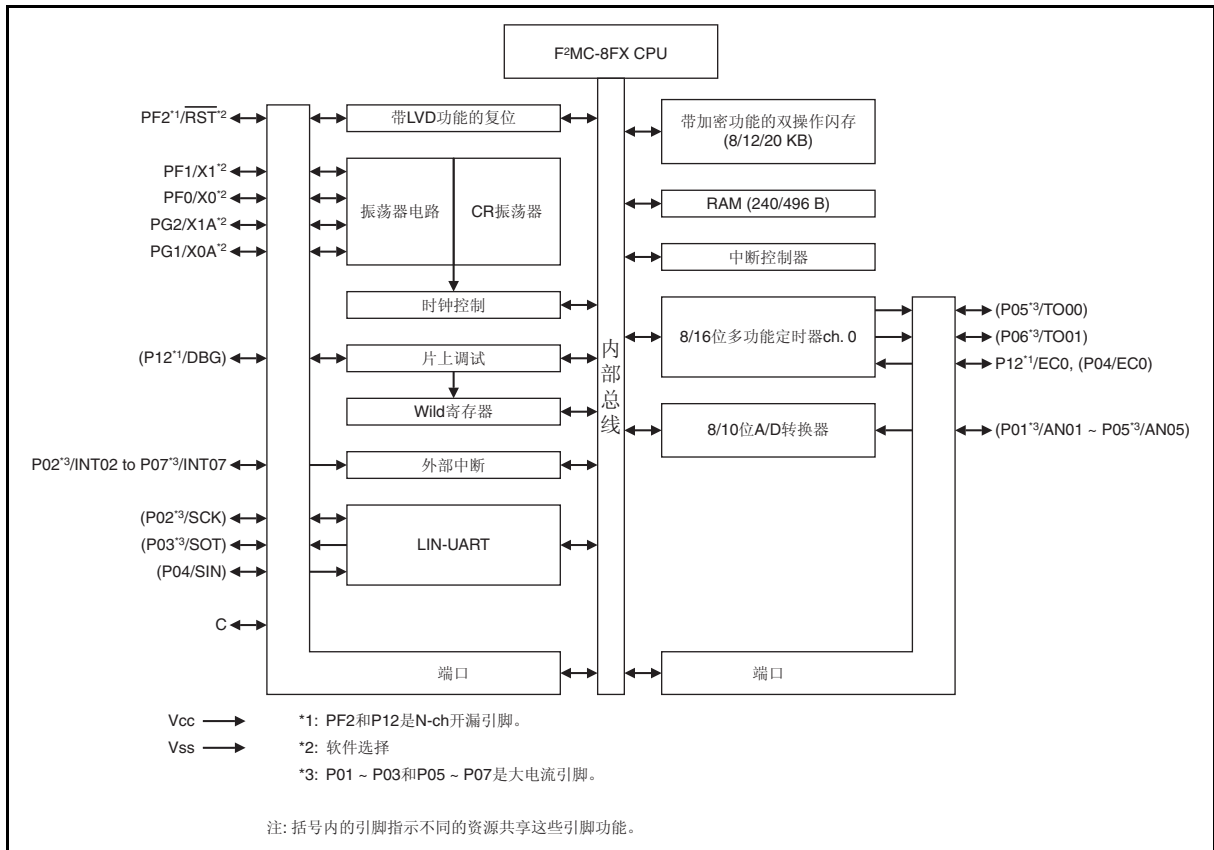


图 1.4-3 MB95580H 系列的框图

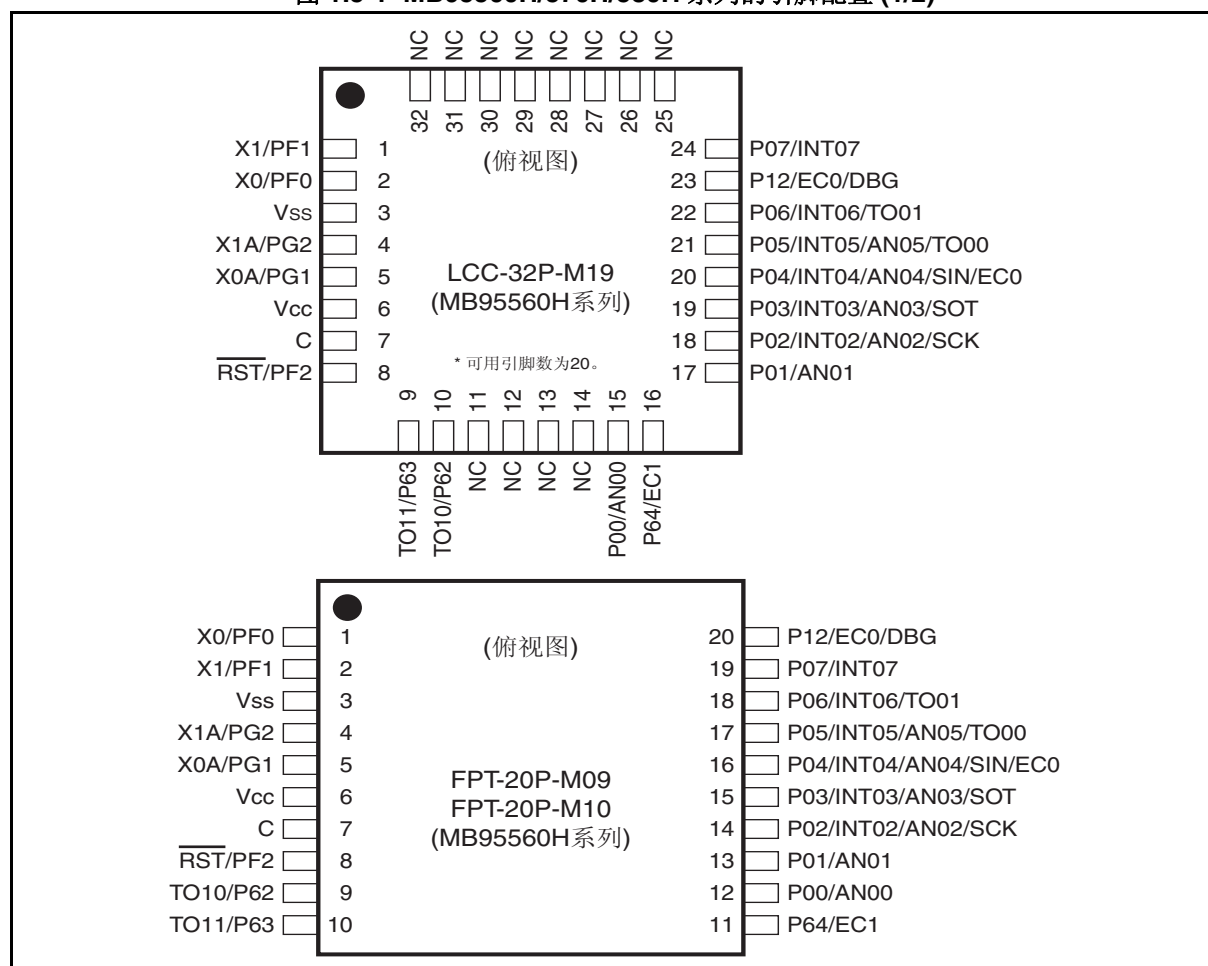


1.5 引脚配置

图 1.5-1 和图 1.5-2 是 MB95560H/570H/580H 系列的引脚配置。

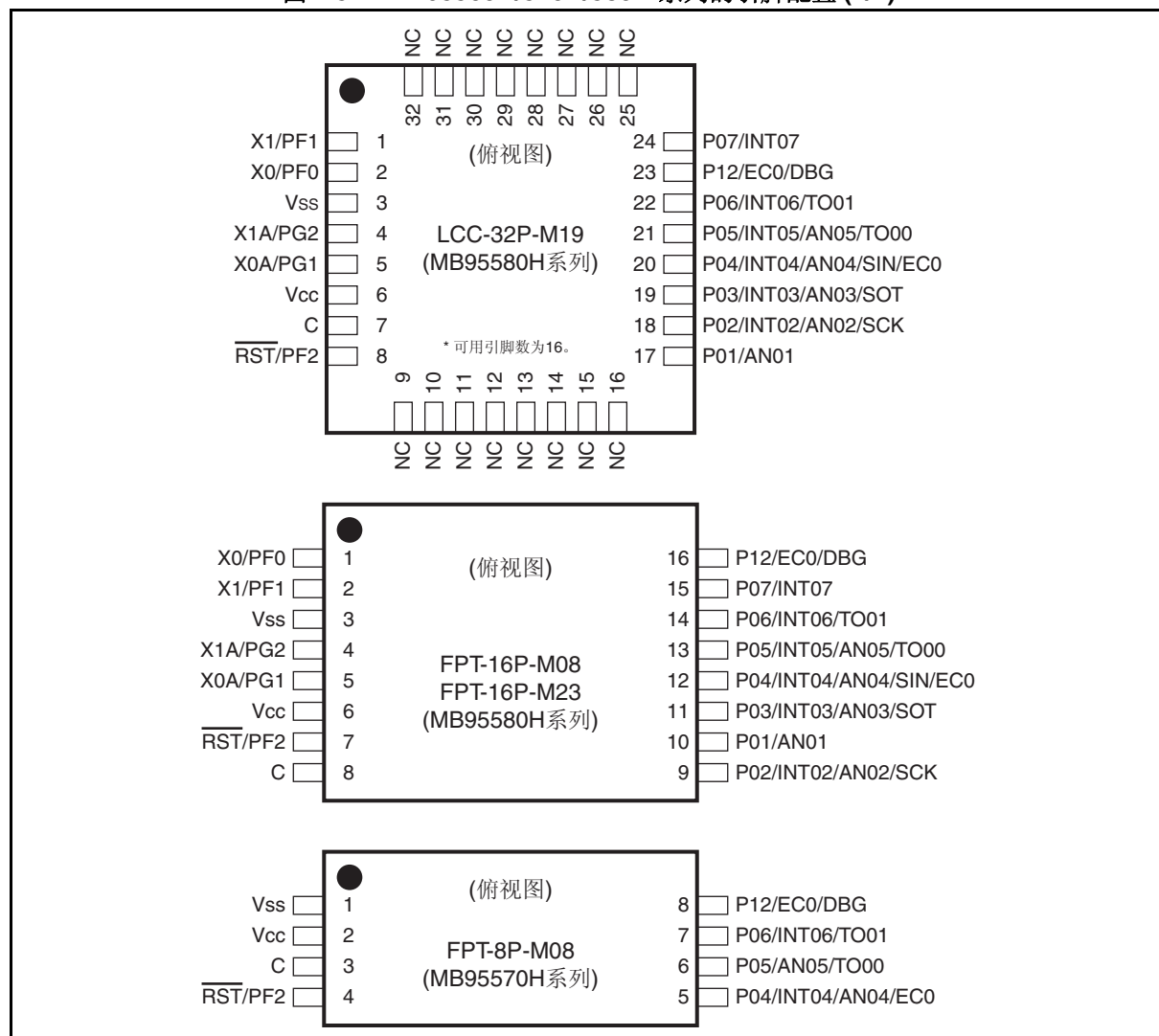
■ MB95560H/570H/580H 系列的引脚配置

图 1.5-1 MB95560H/570H/580H 系列的引脚配置 (1/2)



MB95560H/570H/580H 系列

图 1.5-2 MB95560H/570H/580H 系列的引脚配置 (2/2)

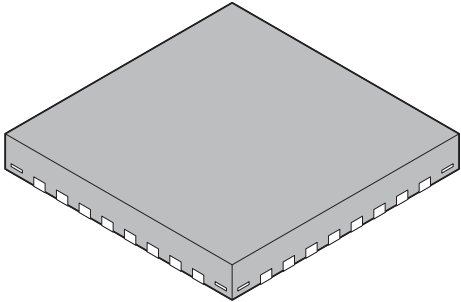


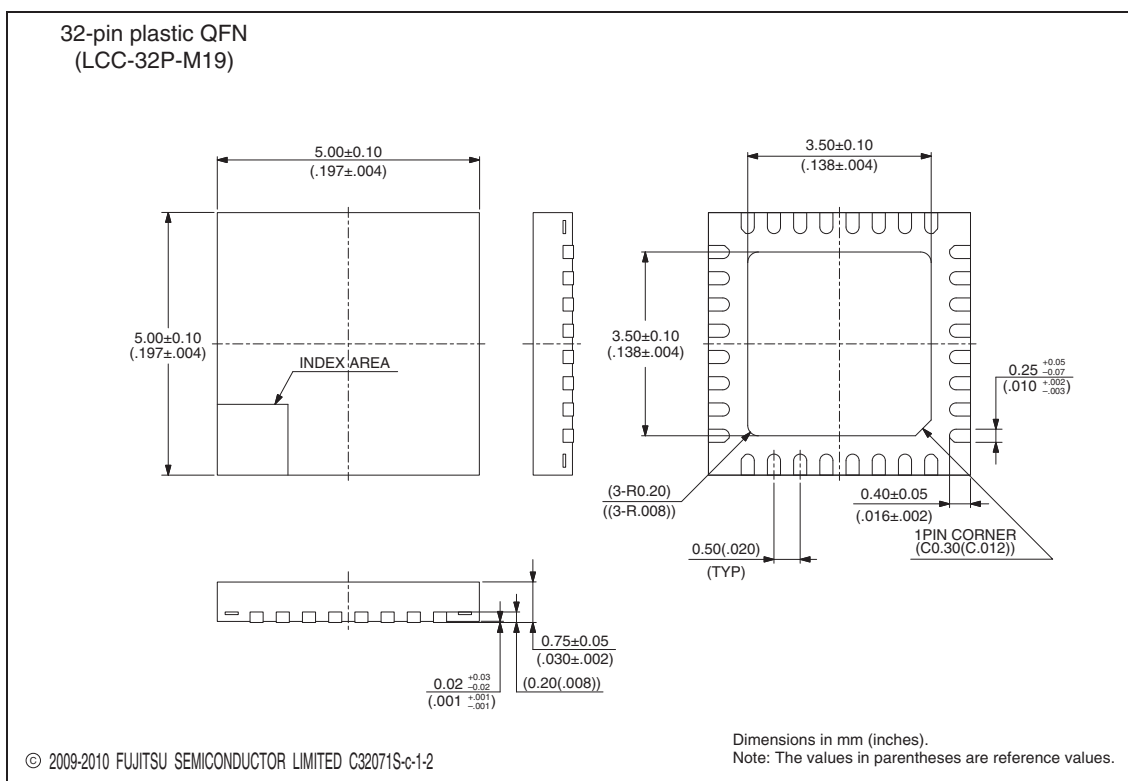
1.6 封装尺寸

MB95560H/570H/580H 系列有 6 种封装类型。

■ LCC-32P-M19 的封装尺寸

图 1.6-1 LCC-32P-M19 的封装尺寸

<p>32-pin plastic QFN</p>  <p>(LCC-32P-M19)</p>	Lead pitch	0.50 mm
	Package width × package length	5.00 mm × 5.00 mm
	Sealing method	Plastic mold
	Mounting height	0.80 mm MAX
	Weight	0.06 g

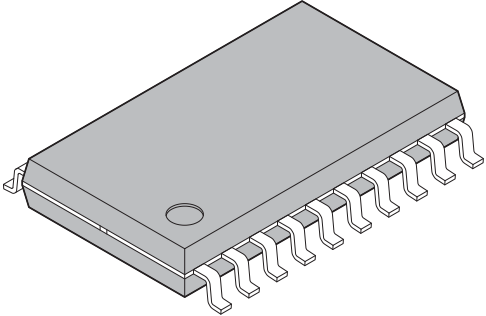


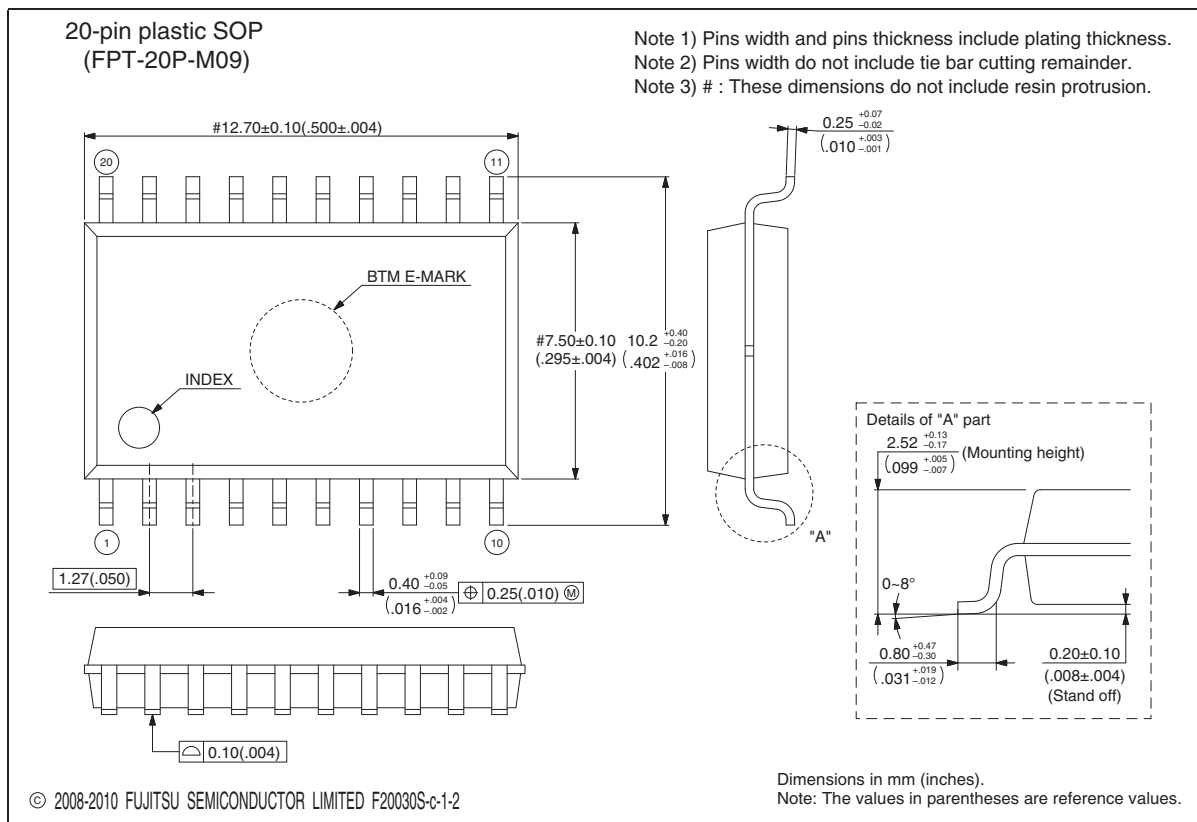
请访问以下 URL 获取最新封装信息：
<http://edevic.fujitsu.com/package/en-search/>

MB95560H/570H/580H 系列

■ FPT-20P-M09 的封装尺寸

图 1.6-2 FPT-20P-M09 的封装尺寸

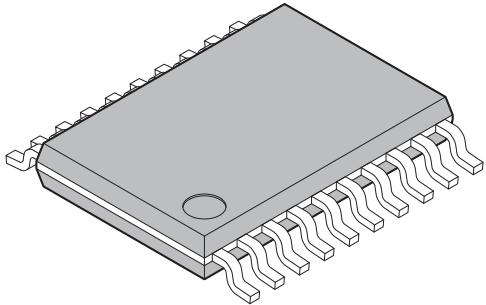
 <p>20-pin plastic SOP (FPT-20P-M09)</p>	Lead pitch	1.27 mm
	Package width × package length	7.50 mm × 12.70 mm
	Lead shape	Gullwing
	Lead bend direction	Normal bend
	Sealing method	Plastic mold
	Mounting height	2.65 mm Max

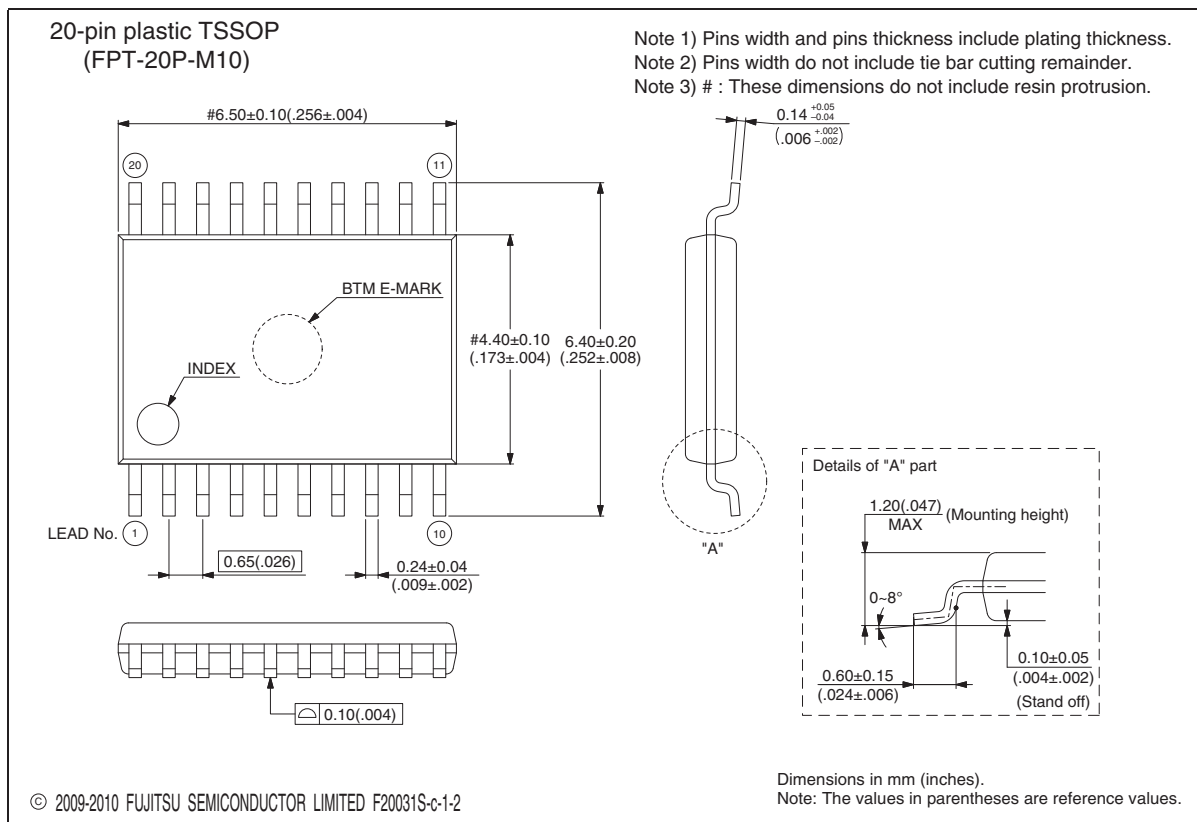


请访问以下 URL 获取最新封装信息：
<http://edevce.fujitsu.com/package/en-search/>

■ FPT-20P-M10 的封装尺寸

图 1.6-3 FPT-20P-M10 的封装尺寸

 <p>20-pin plastic TSSOP</p> <p>(FPT-20P-M10)</p>	Lead pitch	0.65 mm
	Package width × package length	4.40 mm × 6.50 mm
	Lead shape	Gullwing
	Sealing method	Plastic mold
	Mounting height	1.20 mm MAX
	Weight	0.08 g

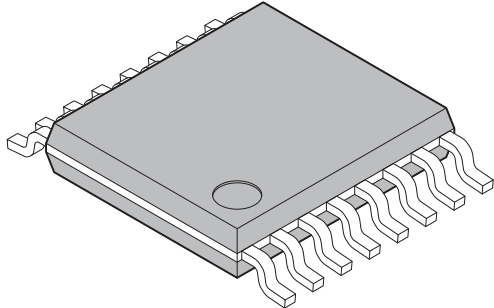


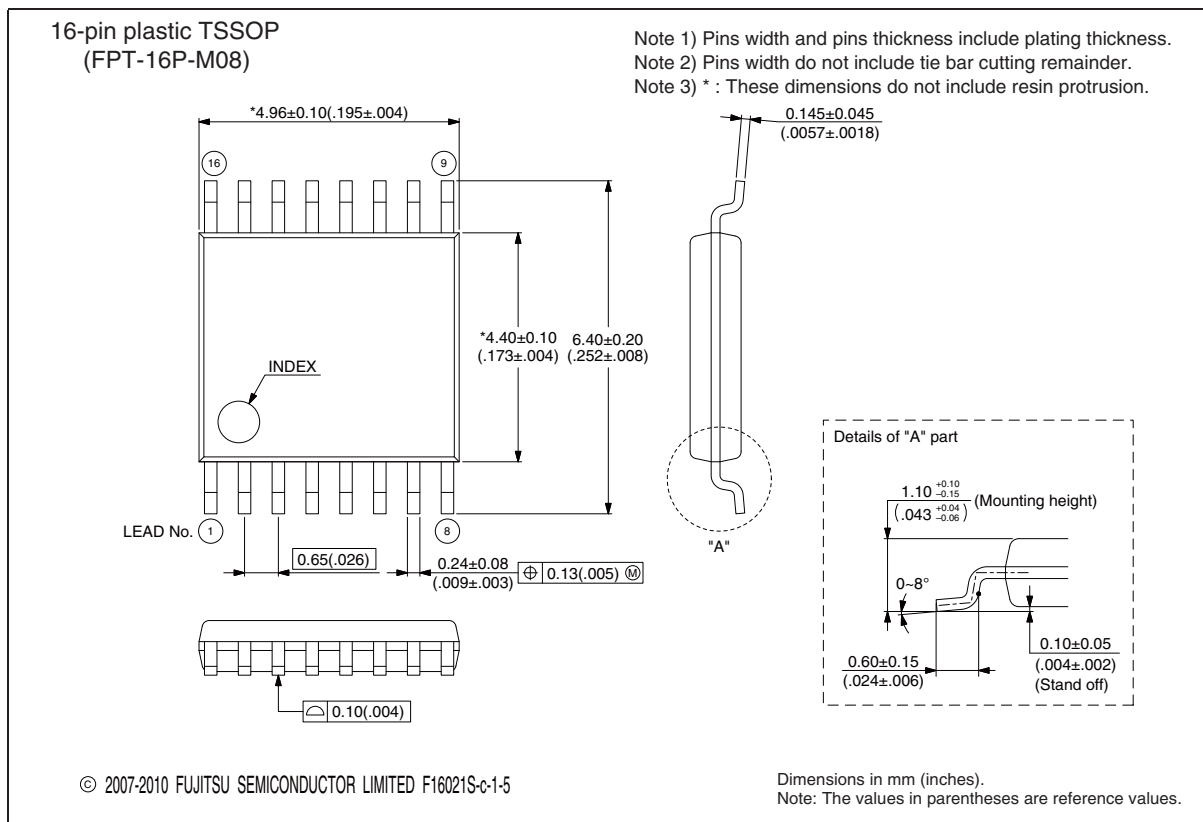
请访问以下 URL 获取最新封装信息：
<http://edevce.fujitsu.com/package/en-search/>

MB95560H/570H/580H 系列

■ FPT-16P-M08 的封装尺寸

图 1.6-4 FPT-16P-M08 的封装尺寸

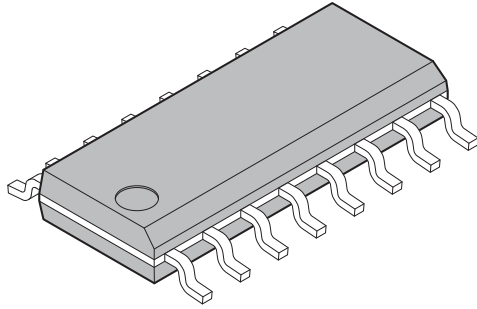
 <p>16-pin plastic TSSOP</p> <p>(FPT-16P-M08)</p>	Lead pitch	0.65 mm
	Package width × package length	4.40 mm × 4.96 mm
	Lead shape	Gullwing
	Sealing method	Plastic mold
	Mounting height	1.20 mm Max
	Weight	0.06 g

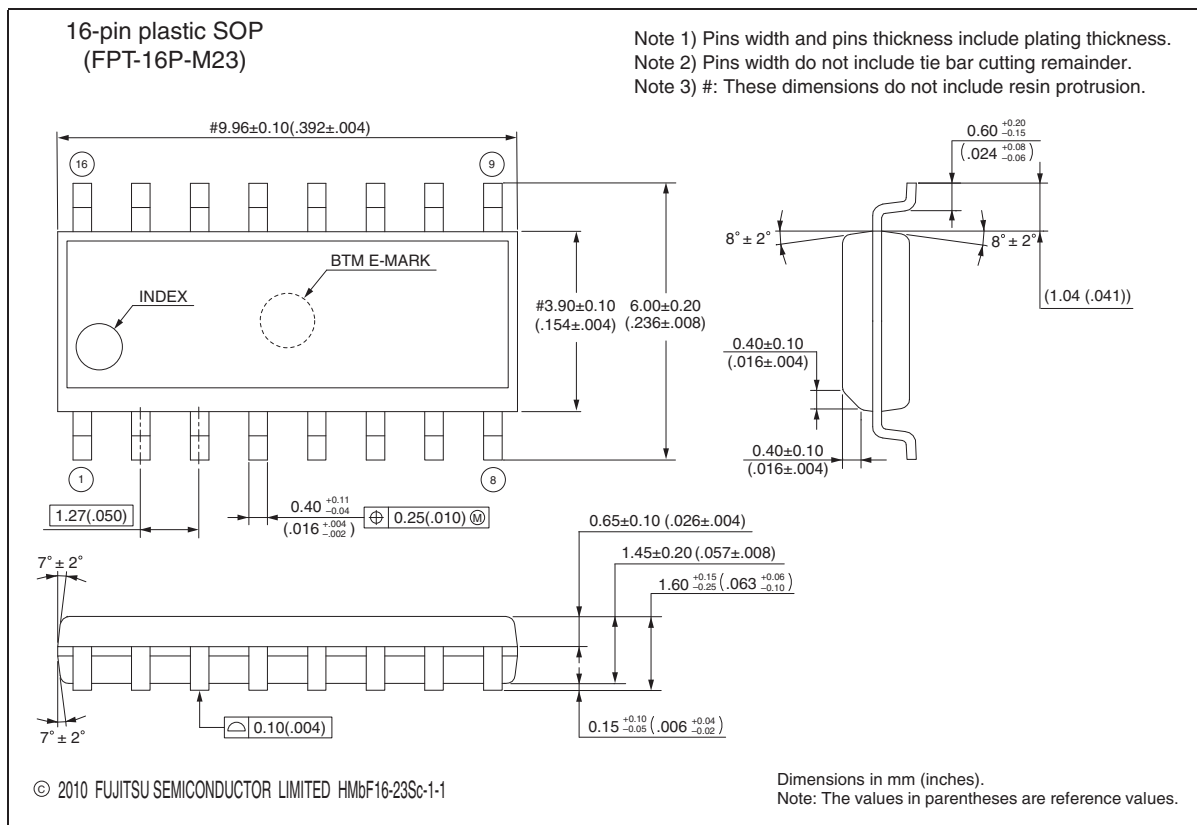


请访问以下 URL 获取最新封装信息：
<http://edevce.fujitsu.com/package/en-search/>

■ FPT-16P-M23 的封装尺寸

图 1.6-5 FPT-16P-M23 的封装尺寸

 <p>16-pin plastic SOP (FPT-16P-M23)</p>	Lead pitch	1.27 mm
	Package width × package length	3.90 mm × 9.96 mm
	Lead shape	Gullwing
	Sealing method	Plastic mold
	Mounting height	1.75 mm MAX
	Weight	0.12 g

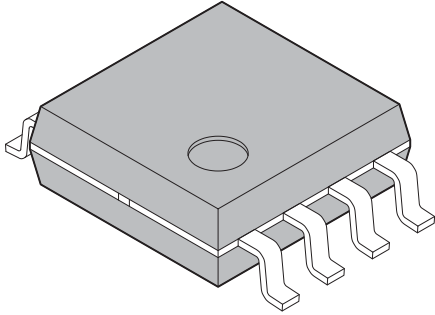


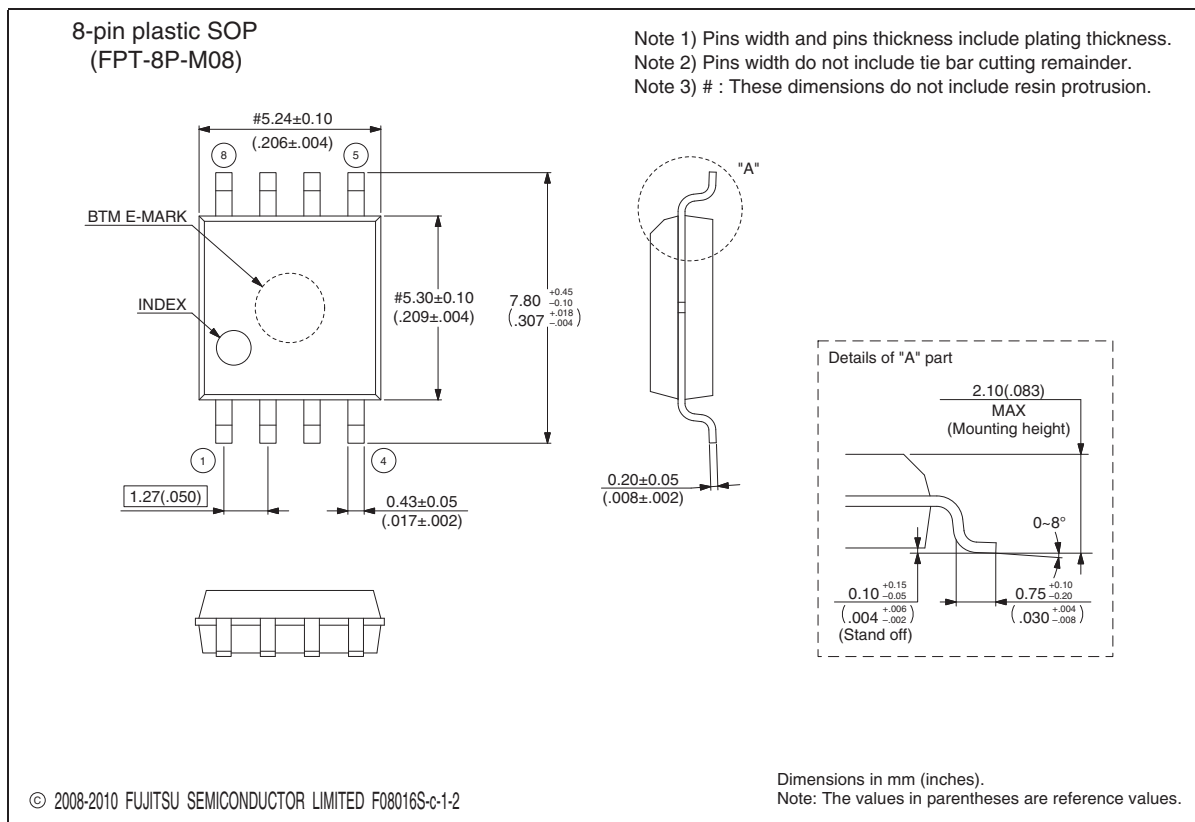
请访问以下 URL 获取最新封装信息：
<http://edevce.fujitsu.com/package/en-search/>

MB95560H/570H/580H 系列

■ FPT-8P-M08 的封装尺寸

图 1.6-6 FPT-8P-M08 的封装尺寸

 <p>8-pin plastic SOP</p> <p>(FPT-8P-M08)</p>	Lead pitch	1.27 mm
	Package width × package length	5.30 mm × 5.24 mm
	Lead shape	Gullwing
	Lead bend direction	Normal bend
	Sealing method	Plastic mold
	Mounting height	2.10 mm Max



请访问以下 URL 获取最新封装信息：
<http://edevce.fujitsu.com/package/en-search/>

1.7 引脚说明

表 1.7-1 ~ 表 1.7-5 是 MB95560H/570H/580H 系列的引脚说明。下表中 "I/O 电路类型" 栏的字母和表 1.8-1 中的 "类型" 栏对应。

■ 引脚说明 (MB95560H 系列, 32/20 脚)

表 1.7-1 引脚说明 (MB95560H 系列, 32 脚) (1 / 2)

引脚序号	引脚名称	I/O 电路类型 *	功能描述
1	PF1	B	通用 I/O 口
	X1		主时钟 I/O 振荡引脚
2	PF0	B	通用 I/O 口
	X0		主时钟输入振荡引脚
3	V _{SS}	—	电源引脚 (GND)
4	PG2	C	通用 I/O 口
	X1A		副时钟 I/O 振荡引脚
5	PG1	C	通用 I/O 口
	X0A		副时钟输入振荡引脚
6	V _{CC}	—	电源引脚
7	C	—	电容连接引脚
8	PF2	A	通用 I/O 口
	$\overline{\text{RST}}$		复位引脚 MB95F562H/F563H/F564H 中, 用作专用复位引脚
9	P63	E	通用 I/O 口 大电流引脚
	TO11		8/16 位多功能定时器 ch. 1 输出引脚
10	P62	E	通用 I/O 口 大电流引脚
	TO10		8/16 位多功能定时器 ch. 1 输出引脚
11	NC	—	内部连接引脚。始终保持未连接状态。
12	NC	—	内部连接引脚。始终保持未连接状态。
13	NC	—	内部连接引脚。始终保持未连接状态。
14	NC	—	内部连接引脚。始终保持未连接状态。
15	P00	D	通用 I/O 口 大电流引脚
	AN00		A/D 转换器模拟输入引脚
16	P64	E	通用 I/O 口 大电流引脚
	EC1		8/16 位多功能定时器 ch. 1 时钟输入引脚
17	P01	D	通用 I/O 口 大电流引脚
	AN01		A/D 转换器模拟输入引脚
18	P02	D	通用 I/O 口 大电流引脚
	INT02		外部中断输入引脚
	AN02		A/D 转换器模拟输入引脚
	SCK		LIN-UART 时钟 I/O 引脚

MB95560H/570H/580H 系列

表 1.7-1 引脚说明 (MB95560H 系列, 32 脚) (2 / 2)

引脚序号	引脚名称	I/O 电路类型 *	功能描述
19	P03	D	通用 I/O 口 大电流引脚
	INT03		外部中断输入引脚
	AN03		A/D 转换器模拟输入引脚
	SOT		LIN-UART 数据输出引脚
20	P04	D	通用 I/O 口
	INT04		外部中断输入引脚
	AN04		A/D 转换器模拟输入引脚
	SIN		LIN-UART 数据输入引脚
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
21	P05	D	通用 I/O 口 大电流引脚
	INT05		外部中断输入引脚
	AN05		A/D 转换器模拟输入引脚
	TO00		8/16 位多功能定时器 ch. 0 输出引脚
22	P06	E	通用 I/O 口 大电流引脚
	INT06		外部中断输入引脚
	TO01		8/16 位多功能定时器 ch. 0 输出引脚
23	P12	F	通用 I/O 口
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
	DBG		DBG 输入引脚
24	P07	E	通用 I/O 口 大电流引脚
	INT07		外部中断输入引脚
25	NC	—	内部连接引脚。始终保持未连接状态。
26	NC	—	内部连接引脚。始终保持未连接状态。
27	NC	—	内部连接引脚。始终保持未连接状态。
28	NC	—	内部连接引脚。始终保持未连接状态。
29	NC	—	内部连接引脚。始终保持未连接状态。
30	NC	—	内部连接引脚。始终保持未连接状态。
31	NC	—	内部连接引脚。始终保持未连接状态。
32	NC	—	内部连接引脚。始终保持未连接状态。

*: 关于电路类型, 参考 "1.8 I/O 电路类型"。

表 1.7-2 引脚说明 (MB95560H 系列, 20 脚) (1 / 2)

引脚序号	引脚名称	I/O 电路类型 *	功能描述
1	PF0	B	通用 I/O 口
	X0		主时钟输入振荡引脚
2	PF1	B	通用 I/O 口
	X1		主时钟 I/O 振荡引脚
3	V _{SS}	—	电源引脚 (GND)
4	PG2	C	通用 I/O 口
	X1A		副时钟 I/O 振荡引脚
5	PG1	C	通用 I/O 口
	X0A		副时钟输入振荡引脚
6	V _{CC}	—	电源引脚
7	C	—	电容连接引脚
8	PF2	A	通用 I/O 口
	$\overline{\text{RST}}$		复位引脚 MB95F562H/F563H/F564H 中, 用作专用复位引脚
9	P62	E	通用 I/O 口 大电流引脚
	TO10		8/16 位多功能定时器 ch. 1 输出引脚
10	P63	E	通用 I/O 口 大电流引脚
	TO11		8/16 位多功能定时器 ch. 1 输出引脚
11	P64	E	通用 I/O 口
	EC1		8/16 位多功能定时器 ch. 1 时钟输入引脚
12	P00	D	通用 I/O 口 大电流引脚
	AN00		A/D 转换器模拟输入引脚
13	P01	D	通用 I/O 口 大电流引脚
	AN01		A/D 转换器模拟输入引脚
14	P02	D	通用 I/O 口 大电流引脚
	INT02		外部中断输入引脚
	AN02		A/D 转换器模拟输入引脚
	SCK		LIN-UART 时钟 I/O 引脚
15	P03	D	通用 I/O 口 大电流引脚
	INT03		外部中断输入引脚
	AN03		A/D 转换器模拟输入引脚
	SOT		LIN-UART 数据输出引脚
16	P04	D	通用 I/O 口
	INT04		外部中断输入引脚
	AN04		A/D 转换器模拟输入引脚
	SIN		LIN-UART 数据输入引脚
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
17	P05	D	通用 I/O 口 大电流引脚
	INT05		外部中断输入引脚
	AN05		A/D 转换器模拟输入引脚
	TO00		8/16 位多功能定时器 ch. 0 输出引脚

MB95560H/570H/580H 系列

表 1.7-2 引脚说明 (MB95560H 系列, 20 脚) (2 / 2)

引脚序号	引脚名称	I/O 电路类型 *	功能描述
18	P06	E	通用 I/O 口 大电流引脚
	INT06		外部中断输入引脚
	TO01		8/16 位多功能定时器 ch. 0 输出引脚
19	P07	E	通用 I/O 口 大电流引脚
	INT07		外部中断输入引脚
20	P12	F	通用 I/O 口
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
	DBG		DBG 输入引脚

*: 关于电路类型, 参考 "1.8 I/O 电路类型"。

■ 引脚说明 (MB95570H 系列, 8 脚)

表 1.7-3 引脚说明 (MB95570H 系列, 8 脚)

引脚序号	引脚名称	I/O 电路类型 *	功能描述
1	V _{SS}	—	电源引脚 (GND)
2	V _{CC}	—	电源引脚
3	C	—	电容连接引脚
4	PF2	A	通用 I/O 口
	$\overline{\text{RST}}$		复位引脚 MB95F572H/F573H/F574H 中, 用作专用复位引脚
5	P04	D	通用 I/O 口
	INT04		外部中断输入引脚
	AN04		A/D 转换器模拟输入引脚
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
6	P05	D	通用 I/O 口 大电流引脚
	AN05		A/D 转换器模拟输入引脚
	TO00		8/16 位多功能定时器 ch. 0 输出引脚
7	P06	E	通用 I/O 口 大电流引脚
	INT06		外部中断输入引脚
	TO01		8/16 位多功能定时器 ch. 0 输出引脚
8	P12	F	通用 I/O 口
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
	DBG		DBG 输入引脚

*: 关于电路类型, 参考 "1.8 I/O 电路类型"。

MB95560H/570H/580H 系列

■ 引脚说明 (MB95580H 系列, 32/16 脚)

表 1.7-4 引脚说明 (MB95580H 系列, 32 脚) (1 / 2)

引脚序号	引脚名称	I/O 电路类型 *	功能描述
1	PF1	B	通用 I/O 口
	X1		主时钟 I/O 振荡引脚
2	PF0	B	通用 I/O 口
	X0		主时钟输入振荡引脚
3	V _{SS}	—	电源引脚 (GND)
4	PG2	C	通用 I/O 口
	X1A		副时钟 I/O 振荡引脚
5	PG1	C	通用 I/O 口
	X0A		副时钟输入振荡引脚
6	V _{CC}	—	电源引脚
7	C	—	电容连接引脚
8	PF2	A	通用 I/O 口
	$\overline{\text{RST}}$		复位引脚 MB95F582H/F583H/F584H 中, 用作专用复位引脚
9	NC	—	内部连接引脚。始终保持未连接状态。
10	NC	—	内部连接引脚。始终保持未连接状态。
11	NC	—	内部连接引脚。始终保持未连接状态。
12	NC	—	内部连接引脚。始终保持未连接状态。
13	NC	—	内部连接引脚。始终保持未连接状态。
14	NC	—	内部连接引脚。始终保持未连接状态。
15	NC	—	内部连接引脚。始终保持未连接状态。
16	NC	—	内部连接引脚。始终保持未连接状态。
17	P01	D	通用 I/O 口 大电流引脚
	AN01		A/D 转换器模拟输入引脚
18	P02	D	通用 I/O 口 大电流引脚
	INT02		外部中断输入引脚
	AN02		A/D 转换器模拟输入引脚
	SCK		LIN-UART 时钟 I/O 引脚
19	P03	D	通用 I/O 口 大电流引脚
	INT03		外部中断输入引脚
	AN03		A/D 转换器模拟输入引脚
	SOT		LIN-UART 数据输出引脚
20	P04	D	通用 I/O 口
	INT04		外部中断输入引脚
	AN04		A/D 转换器模拟输入引脚
	SIN		LIN-UART 数据输入引脚
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
21	P05	D	通用 I/O 口 大电流引脚
	INT05		外部中断输入引脚
	AN05		A/D 转换器模拟输入引脚
	TO00		8/16 位多功能定时器 ch. 0 输出引脚

表 1.7-4 引脚说明 (MB95580H 系列, 32 脚) (2 / 2)

引脚序号	引脚名称	I/O 电路类型 *	功能描述
22	P06	E	通用 I/O 口 大电流引脚
	INT06		外部中断输入引脚
	TO01		8/16 位多功能定时器 ch. 0 输出引脚
23	P12	F	通用 I/O 口
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
	DBG		DBG 输入引脚
24	P07	E	通用 I/O 口 大电流引脚
	INT07		外部中断输入引脚
25	NC	—	内部连接引脚。始终保持未连接状态。
26	NC	—	内部连接引脚。始终保持未连接状态。
27	NC	—	内部连接引脚。始终保持未连接状态。
28	NC	—	内部连接引脚。始终保持未连接状态。
29	NC	—	内部连接引脚。始终保持未连接状态。
30	NC	—	内部连接引脚。始终保持未连接状态。
31	NC	—	内部连接引脚。始终保持未连接状态。
32	NC	—	内部连接引脚。始终保持未连接状态。

*: 关于电路类型, 参考 "1.8 I/O 电路类型"。

MB95560H/570H/580H 系列

表 1.7-5 引脚说明 (MB95580H 系列, 16 脚)

引脚序号	引脚名称	I/O 电路类型 *	功能描述
1	PF0	B	通用 I/O 口
	X0		主时钟输入振荡引脚
2	PF1	B	通用 I/O 口
	X1		主时钟 I/O 振荡引脚
3	V _{SS}	—	电源引脚 (GND)
4	PG2	C	通用 I/O 口
	X1A		副时钟 I/O 振荡引脚
5	PG1	C	通用 I/O 口
	X0A		副时钟输入振荡引脚
6	V _{CC}	—	电源引脚
7	PF2	A	通用 I/O 口
	$\overline{\text{RST}}$		复位引脚 MB95F582H/F583H/F584H 中, 用作专用复位引脚
8	C	—	电容连接引脚
9	P02	D	通用 I/O 口 大电流引脚
	INT02		外部中断输入引脚
	AN02		A/D 转换器模拟输入引脚
	SCK		LIN-UART 时钟 I/O 引脚
10	P01	D	通用 I/O 口 大电流引脚
	AN01		A/D 转换器模拟输入引脚
11	P03	D	通用 I/O 口 大电流引脚
	INT03		外部中断输入引脚
	AN03		A/D 转换器模拟输入引脚
	SOT		LIN-UART 数据输出引脚
12	P04	D	通用 I/O 口
	INT04		外部中断输入引脚
	AN04		A/D 转换器模拟输入引脚
	SIN		LIN-UART 数据输入引脚
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
13	P05	D	通用 I/O 口 大电流引脚
	INT05		外部中断输入引脚
	AN05		A/D 转换器模拟输入引脚
	TO00		8/16 位多功能定时器 ch. 0 输出引脚
14	P06	E	通用 I/O 口 大电流引脚
	INT06		外部中断输入引脚
	TO01		8/16 位多功能定时器 ch. 0 输出引脚
15	P07	E	通用 I/O 口 大电流引脚
	INT07		外部中断输入引脚
16	P12	F	通用 I/O 口
	EC0		8/16 位多功能定时器 ch. 0 时钟输入引脚
	DBG		DBG 输入引脚

*: 关于电路类型, 参考 "1.8 I/O 电路类型"。

1.8 I/O 电路类型

表 1.8-1 列有 I/O 电路类型。另外，表 1.8-1 中的 " 类型 " 栏内的字母对应表 1.7-1 ~ 表 1.7-5 中的 "I/O 电路类型 " 栏。

■ I/O 电路类型

表 1.8-1 I/O 电路类型 (1 / 2)

类型	电路	备注
A		<ul style="list-style-type: none"> • N-ch 开漏输出 • 迟滞输入 • 复位输出
B		<ul style="list-style-type: none"> • 振荡电路 • 高速端 • 反馈电阻 : 约 1 MΩ • CMOS 输出 • 迟滞输入

MB95560H/570H/580H 系列

表 1.8-1 I/O 电路类型 (2 / 2)

类型	电路	备注
C		<ul style="list-style-type: none"> • 振荡电路 • 低速端 • 反馈电阻 : 约 10 MΩ • CMOS 输出 • 迟滞输入 • 支持上拉控制
D		<ul style="list-style-type: none"> • CMOS 输出 • 迟滞输入 • 支持上拉控制 • 模拟输入
E		<ul style="list-style-type: none"> • CMOS 输出 • 迟滞输入 • 支持上拉控制
F		<ul style="list-style-type: none"> • N-ch 开漏输出 • 迟滞输入

第2章

器件处理

本章介绍使用 **MB95560H/570H/580H** 系列时的注意事项。

2.1 器件处理注意事项

2.1 器件处理注意事项

本节介绍电源电压和引脚处理的注意事项。

■ 器件处理

- 防止闩锁
使用器件时，确保施加电压不超过最大电压额定值。
在 CMOSIC 中，如果将高于 V_{CC} 引脚的电压或低于 V_{SS} 引脚的电压施加到非中高耐压的输入 / 输出引脚，或将超出电源电压额定范围的电压 (MB95560H/570H/580H 系列数据手册中记述的 "■ 电气特性" 的 "1. 最大绝对额定值") 施加到 V_{CC} 引脚或 V_{SS} 引脚，则可能引发闩锁现象。
一旦发生闩锁，电源电流急增可能导致元件热损伤。
- 稳定电源电压
务必使电源电压保持稳定。
即便在 V_{CC} 电源电压的保证工作范围内，电源电压的瞬变也可能引发故障。
电压稳定要以下列两者为基准。在商用频率 (50 Hz/60 Hz) 下的 V_{CC} 波纹变动 (P-P 值) 要保持在标准 V_{CC} 的 10% 或以下；在电源切换等短暂变化时，需把电压的瞬变率控制在 0.1 V/ms 或以下。
- 外部时钟的使用注意事项
即便使用外部时钟时，上电复位、从副时钟模式或停止模式唤醒等也需要振荡稳定等待时间。

■ 引脚连接

- 未用引脚的处理
悬空未用输入引脚可能因异常操作或闩锁而造成器件永久性损坏。应通过 2 k Ω 及以上的电阻器始终上拉 / 下拉未用输入引脚。将未用输入 / 输出引脚设置为输出状态并悬空，或设置为输入状态并与未用输入引脚同等处理。若存在未用输出引脚，将其悬空。
- 电源引脚
为降低额外的电磁辐射、防止地电平升高引起选通信号故障、确保符合总输出电流标准，在器件外部，需始终将 V_{CC} 引脚和 V_{SS} 引脚连接到电源并接地。另外，在低阻抗状态下将电流源连接至 V_{CC} 引脚和 V_{SS} 引脚。
推荐在该器件附近的 V_{CC} 引脚和 V_{SS} 引脚之间，连接一个约 0.1 μ F 的陶瓷旁路电容器。
- DBG 引脚
直接将 DBG 引脚连接至上拉电阻器。
为防止器件因噪声而意外进入调试模式，设计印刷电路板布局时需将 DBG 引脚和 V_{CC} 引脚或 V_{SS} 引脚间的距离最小化。
解除复位输出前，上电后的 DBG 引脚不应保持在 "L" 电平。

MB95560H/570H/580H 系列

- $\overline{\text{RST}}$ 引脚

直接将 $\overline{\text{RST}}$ 引脚连接至上拉电阻器。

为防止器件因噪声而意外进入复位模式，设计印刷电路板布局时需将 $\overline{\text{RST}}$ 引脚和 V_{CC} 或 V_{SS} 引脚间的距离最小化。

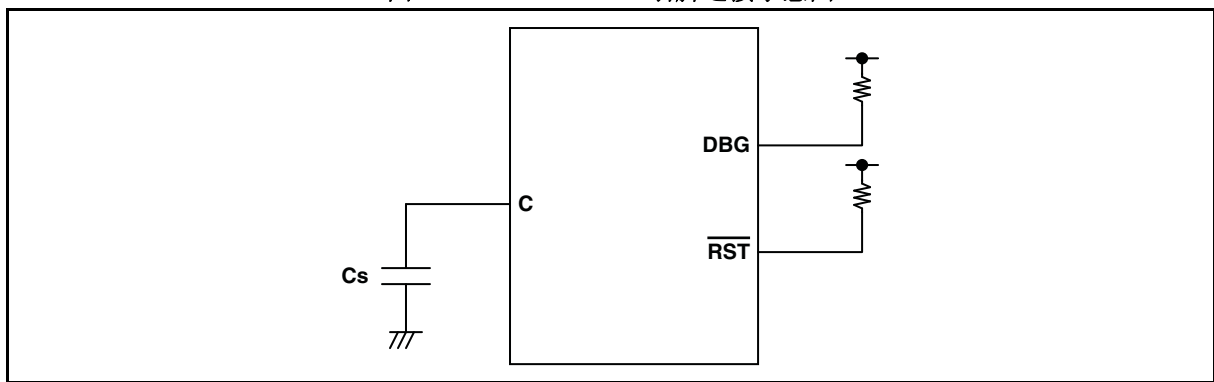
上电后， $\overline{\text{RST}}/\text{PF2}$ 引脚用作复位 I/O 引脚。另外，复位输出可由 SYSC 寄存器的 RSTOE 位使能；复位输入功能或通用 I/O 功能可由 SYSC 寄存器的 RSTEN 位选择。

- C 引脚

使用陶瓷电容器或具有等频特性的电容器。 V_{CC} 引脚的旁路电容器必须具有高于 C_{S} 的电容值。关于平滑电容器 C_{S} 的详细连接方法，参考下图。

为防止器件因噪声而意外进入未知模式，设计印刷电路板布局时，需将 C 引脚和 C_{S} 的距离以及 C_{S} 和 V_{SS} 引脚的距离最小化。

图 2.1-1 $\overline{\text{DBG}}/\overline{\text{RST}}/\text{C}$ 引脚连接示意图



- 串行通信的注意事项

串行通信中，因为噪声或其它原因可能会导致错误数据的接收。因此要设计防止噪声发生的电路板。可采取一些措施防止接收错误数据，如在数据尾端加一个校验和来检测错误。如果检测到错误，就重新传输数据。

第3章

存储空间

本章介绍存储空间。

3.1 存储空间

3.2 存储器映射图

3.1 存储空间

MB95560H/570H/580H 系列的存储空间为 64 KB，由 I/O 区、数据区、程序区构成。存储空间包含诸如通用寄存器、向量表等专用区。

■ 存储空间的配置

● I/O 区 (地址: 0000_H ~ 007F_H)

- I/O 区包含片上外设功能的控制寄存器和数据寄存器。
- I/O 区作为存储空间的一部分，可与存储器相同的方式接受访问。也可使用直接寻址指令高速访问 I/O 区。

● 扩展 I/O 区 (地址: 0F80_H ~ 0FFF_H)

- 扩展 I/O 区包含片上外设功能的控制寄存器和数据寄存器。
- 扩展 I/O 区作为存储空间的一部分，可与存储器相同的方式接受访问。

● 数据区

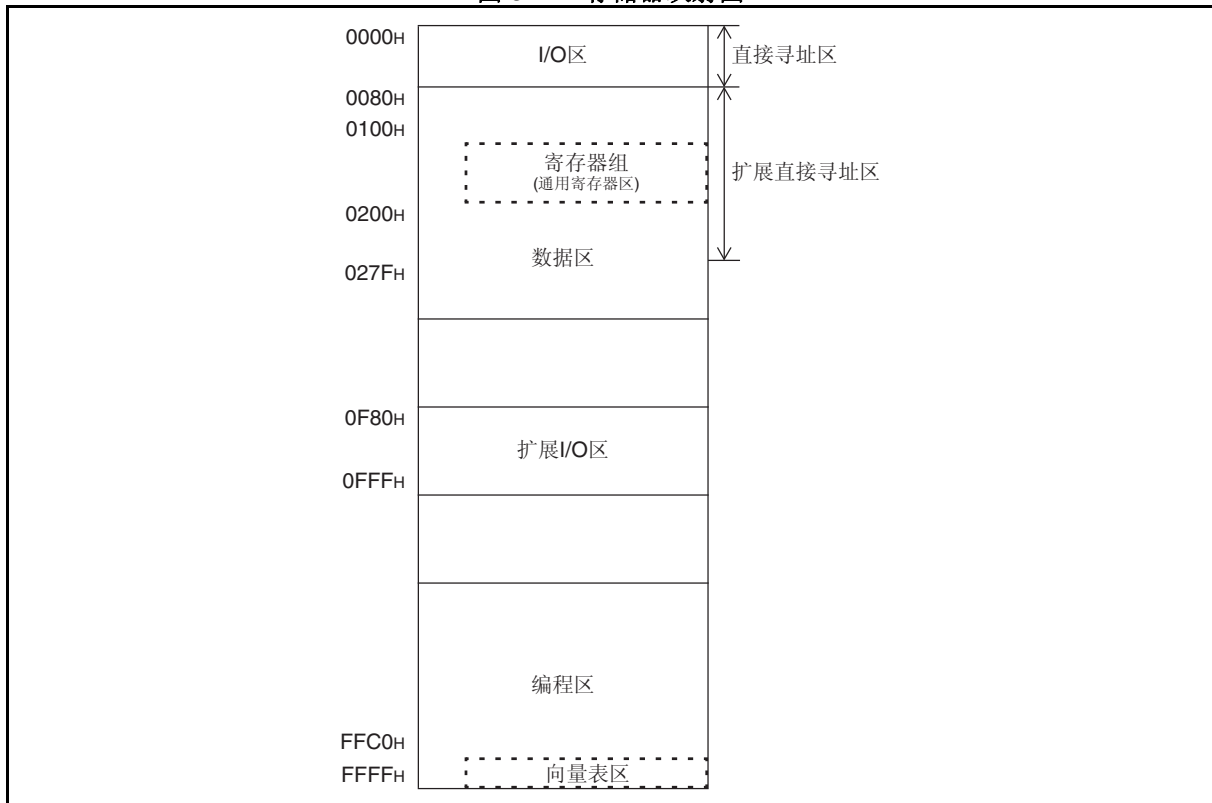
- 静态 RAM 位于内部数据区。
- 内部 RAM 容量因产品而异。
- 通过直接寻址指令可高速访问 0090_H ~ 00FF_H 的 RAM 区。
- 地址 0100_H ~ 027F_H 是扩展直接寻址区。利用设定的直接组指针 (DP)，通过直接寻址指令可高速访问该区。(MB95F563H/F563K/F564H/F564K/F573H/F573K/F574H/F574K/F583H/F583K/F584H/F584K)
- 地址 0100_H ~ 017F_H 是扩展直接寻址区。利用设定的直接组指针 (DP)，通过直接寻址指令可高速访问该区。(MB95F562H/F562K/F572H/F572K/F582H/F582K)
- 地址 0100_H ~ 01FF_H 可用作通用寄存器区。(MB95F563H/F563K/F564H/F564K/F573H/F573K/F574H/F574K/F583H/F583K/F584H/F584K)
- 地址 0100_H ~ 017F_H 可用作通用寄存器区。(MB95F562H/F562K/F572H/F572K/F582H/F582K)

● 程序区

- 闪存位于内部程序区。
- 闪存的容量因产品而异。
- FFC0_H ~ FFFF_H 的地址区用作向量表地址。
- FFBC_H ~ FFBF_H 的地址区用来存储非易失性寄存器的数据。

■ 存储器映射图

图 3.1-1 存储器映射图



3.1.1 专用区

通用寄存器区和向量表区用于特殊用途。

■ 通用寄存器区

(MB95F563H/F563K/F564H/F564K/F573H/F573K/F574H/F574K/F583H/F583K/
F584H/F584K 中的地址 : 0100_H ~ 01FF_H)

(MB95F562H/F562K/F572H/F572K/F582H/F582K 中的地址 : 0100_H ~ 017F_H)

- 该区包含用于 8 位算术运算和传输等的辅助寄存器。
 - 该区作为 RAM 区的一部分, 可用作一般 RAM 使用。
 - 该区用作通用寄存器时, 利用通用寄存器寻址使用短指令可使能高速访问。
- 关于详细信息, 参考 "5.1.1 寄存器组指针 (RP)" 和 "5.2 通用寄存器"。

■ 非易失性寄存器数据区 (地址 : FFBB_H ~ FFBF_H)

- FFBB_H ~ FFBF_H 地址区用于存储非易失性寄存器的数据, 详细信息, 参考 "第 22 章 非易失性寄存器功能 (NVR)"。

■ 向量表区 (地址 : FFC0_H ~ FFFF_H)

- 该区用作向量调用指令 (CALLV)、中断和复位的向量表。
 - 向量表区位于闪存区的顶部。服务程序的起始地址以数据的格式设为向量表中的地址。
- "第 8 章 中断" 的表 8.1-1 列有对应向量调用指令、中断和复位的向量表地址。
- 关于详细信息, 参考 "第 7 章 复位"、"第 8 章 中断" 以及附录中 "E.2 特殊指令" 的 "■ 特殊指令 ● CALLV #vct"。

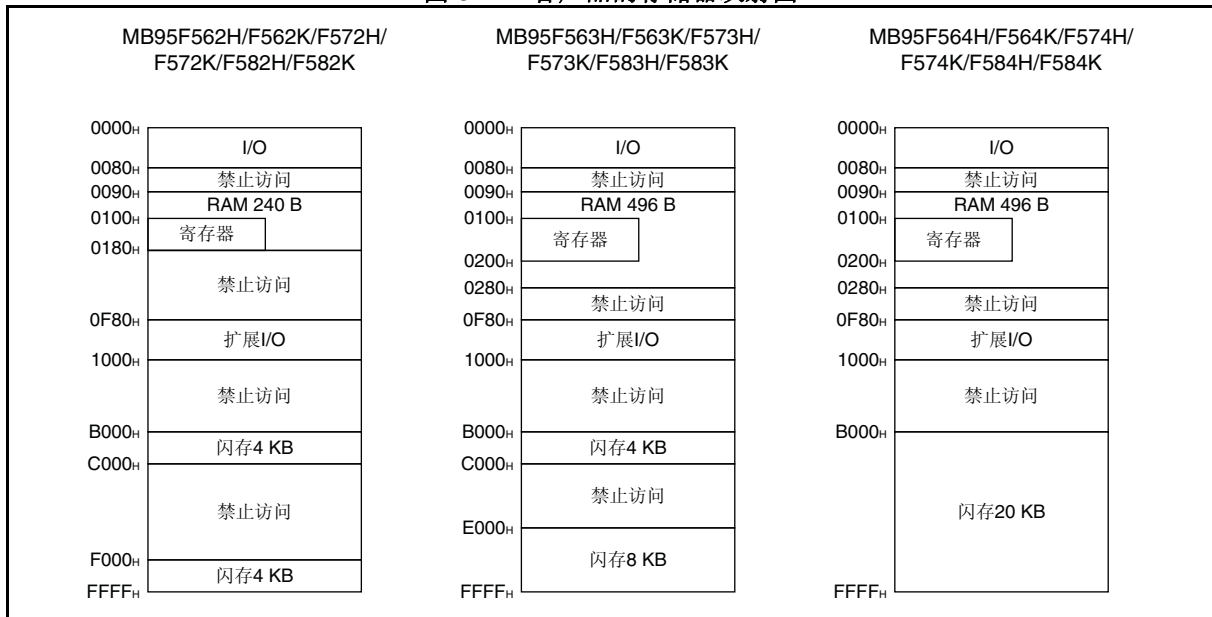
MB95560H/570H/580H 系列

3.2 存储器映射图

本节介绍 MB95560H/570H/580H 系列的存储器映射图。

■ 存储器映射图

图 3.2-1 各产品的存储器映射图



产品型号	参数	
	闪存	RAM
MB95F562H/F562K/F572H/F572K/F582H/F582K	8 KB	240 B
MB95F563H/F563K/F573H/F573K/F583H/F583K	12 KB	496 B
MB95F564H/F564K/F574H/F574K/F584H/F584K	20 KB	496 B

第4章

存储器访问模式

本章介绍存储器访问模式。

4.1 存储器访问模式

4.1 存储器访问模式

MB95560H/570H/580H 系列仅支持一种存储器访问模式：单芯片模式。

■ 单芯片模式

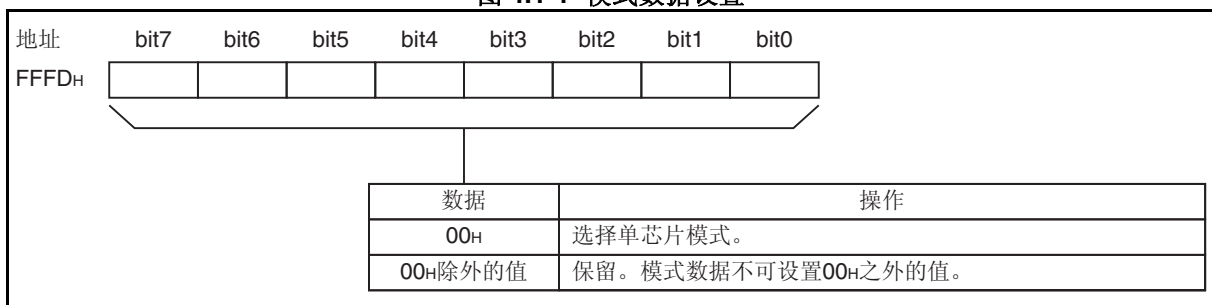
单芯片模式中，仅使用内部 RAM 和闪存而不执行外部总线访问。

● 模式数据

模式数据决定 CPU 的存储器访问模式。

模式数据地址固定为 "FFFD_H"。闪存的模式数据始终设定为 "00_H" 以选择单芯片模式。

图 4.1-1 模式数据设置



复位解除后，CPU 首先取得模式数据。

取得模式数据后，CPU 接着取得复位向量。从复位向量中设定的地址开始执行指令。

第 5 章

CPU

本章介绍 **CPU** 的功能和操作。

- 5.1 专用寄存器
- 5.2 通用寄存器
- 5.3 存储器中 16 位数据的配置

5.1 专用寄存器

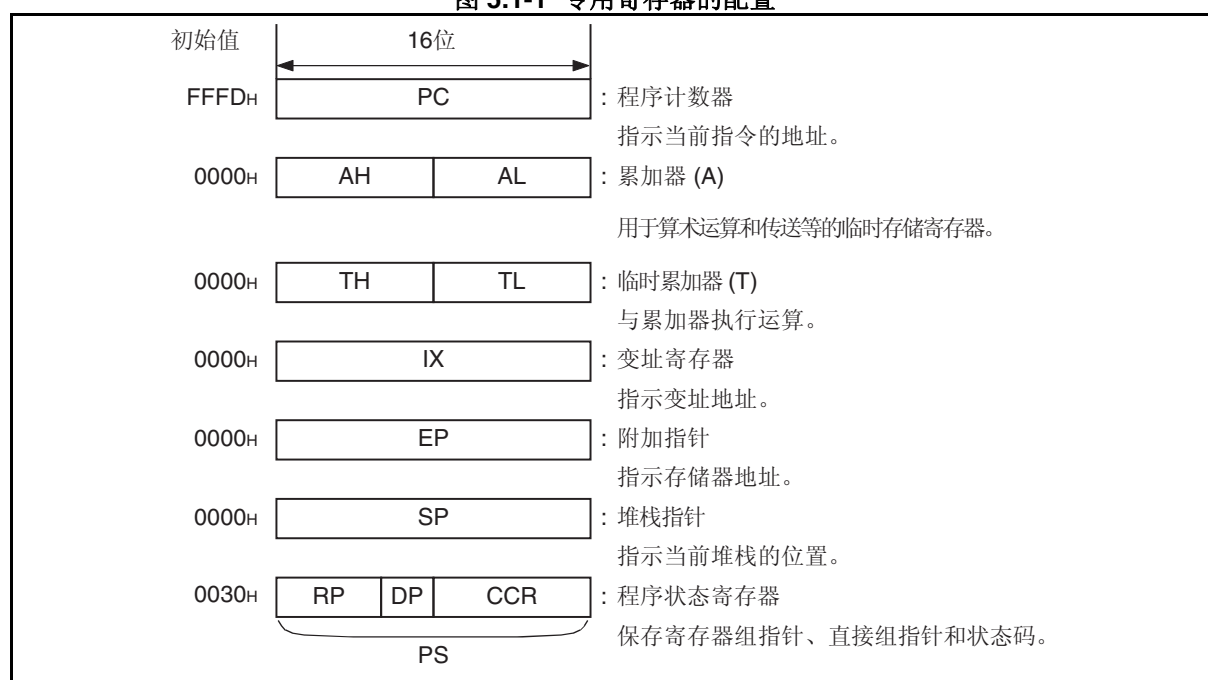
CPU 具有专用寄存器：程序计数器 (PC)、2 个算术运算寄存器 (A 和 T)、3 个地址指针 (IX、EP 和 SP) 和程序状态 (PS) 寄存器。寄存器长度为 16 位。PS 寄存器包括寄存器组指针 (RP)、直接指针 (DP) 和状态码寄存器 (CCR)。

■ 专用寄存器的配置

CPU 中的专用寄存器由 7 个 16 位寄存器构成。其中，关于累加器 (A) 和临时累加器 (T)，也支持仅分别使用其低 8 位。

专用寄存器的配置如图 5.1-1 所示。

图 5.1-1 专用寄存器的配置



■ 专用寄存器的功能

● 程序计数器 (PC)

16 位计数器。指示 CPU 当前执行指令的存储器地址。程序计数器因指令执行、中断、复位等得以更新。复位时的初始值是模式数据的读取地址 (FFFFH)。

● 累加器 (A)

16 位算术运算寄存器。与存储器数据和临时寄存器 (T) 等其它寄存器的数据执行各种算术运算和传送操作。累加器的数据可按字 (16 位) / 字节 (8 位) 处理。按字节执行算术运算和传送操作时，仅使用累加器的低 8 位 (AL) 而高 8 位 (AH) 保持不变。复位后的初始值为 "0000H"。

MB95560H/570H/580H 系列

● 临时累加器 (T)

16 位算术运算辅助寄存器，可与累加器 (A) 的数据执行各种算术运算。累加器 (A) 按字 (16 位) 运算时，临时累加器的数据按字处理；累加器 (A) 按字节 (8 位) 运算时，临时累加器的数据按字节 (8 位) 处理。按字节运算时，仅使用临时累加器的低 8 位 (TL) 而不使用高 8 位 (TH)。

使用 MOV 指令向累加器 (A) 传送数据时，累加器的原有数据自动传送到临时累加器。按字节传送时，临时累加器的高 8 位 (TH) 保持不变。复位后的初始值为 "0000_H"。

● 变址寄存器 (IX)

保持变址地址的 16 位寄存器。变址寄存器和单字节偏移 (-128 ~ +127) 配合使用，偏移值加至变址地址以生成数据访问用的存储器地址。复位后的初始值为 "0000_H"。

● 附加指针 (EP)

16 位寄存器。寄存器的值是数据访问用的存储器地址。复位后的初始值为 "0000_H"。

● 堆栈指针 (SP)

16 位寄存器。保持中断 / 子程序调用、入栈 / 出栈指令等的参考地址。程序执行时的堆栈指针的值是入栈的最新数据的保存地址。复位后的初始值为 "0000_H"。

● 程序状态 (PS)

16 位控制寄存器。高 8 位是寄存器组指针 (RP) 和直接组指针 (DP)，低 8 位是状态码寄存器 (CCR)。

高 8 位中的高 5 位是寄存器组指针，指示通用寄存器组的地址；低 3 位是直接组指针，指示通过直接寻址进行高速访问的地址区。

低 8 位是状态码寄存器 (CCR)，由 CPU 状态标志构成。

访问程序状态的指令有 MOVW A, PS 和 MOVW PS, A。通过访问镜像地址 (0078_H) 可读 / 写程序状态寄存器的寄存器组指针 (RP) 和直接组指针 (DP)。

状态码寄存器 (CCR) 是程序状态寄存器的一部分，禁止单独访问。

关于专用寄存器的使用方法，参考 "F²MC-8FX 编程手册"。

5.1.1 寄存器组指针 (RP)

位于程序状态 (PS) 寄存器中 bit15 ~ bit11 的寄存器组指针 (RP) 指示当前使用的通用寄存器组的地址，通用寄存器寻址时转换为实际地址。

■ 寄存器组指针 (RP) 的配置

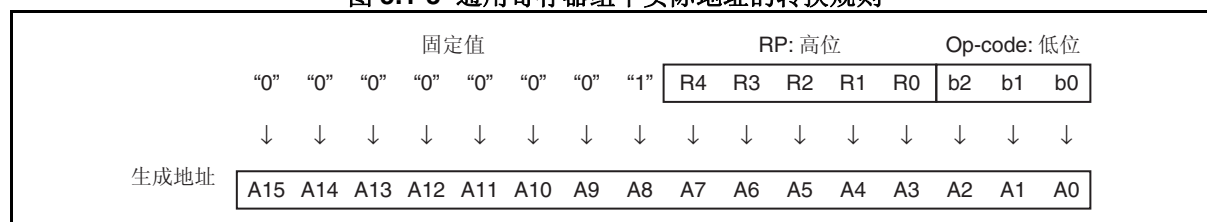
寄存器组指针的配置如图 5.1-2 所示。

图 5.1-2 寄存器组指针的配置



寄存器组指针指示当前使用的寄存器组的地址。寄存器组指针的内容按图 5.1-3 示的规则转换为实际地址。

图 5.1-3 通用寄存器组中实际地址的转换规则



寄存器组指针指定 RAM 区中用作通用寄存器的寄存器组。寄存器组共有 32 个，寄存器组指针的高 5 位设为 0 ~ 31 中的值即可指定当前寄存器组。每个寄存器组包含八个 8 位通用寄存器，由操作码的低 3 位进行选择。

寄存器组指针允许 "0100_H ~ 01FF_H (最大)" 用作通用寄存器组。关于通用寄存器区的有效范围，部分产品存在某些限制。复位后，寄存器组指针的初始值为 "0000_H"。

■ 寄存器组和直接组指针的镜像地址

通过使用 "MOVW A,PS" 指令访问程序状态 (PS) 寄存器，可将值写入寄存器组指针 (RP) 和直接组指针 (DP); 通过使用 "MOVW PS,A" 指令访问程序状态 (PS) 寄存器，可读取以上两个指针。通过访问 "0078_H"，即寄存器组指针的镜像地址，也可向以上两个指针读值 / 写值。

MB95560H/570H/580H 系列

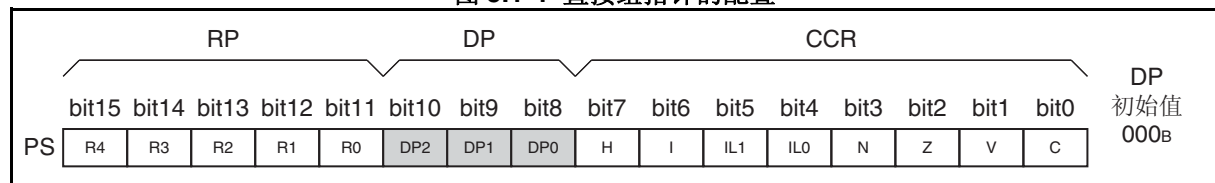
5.1.2 直接组指针 (DP)

位于程序状态 (PS) 寄存器中 bit10 ~ bit8 的直接组指针 (DP) 用于指定直接寻址访问的地址区。

■ 直接组指针 (DP) 的配置

直接组指针的配置如图 5.1-4 所示。

图 5.1-4 直接组指针的配置



通过直接寻址可访问 "0000_H ~ 007F_H" 和 "0080_H ~ 047F_H" 地址区。"0000_H ~ 007F_H" 地址区的访问由操作数指定，与直接组指针的值无关。"0080_H ~ 047F_H" 地址区的访问由直接组指针的值和操作数指定。

直接组指针 (DP) 和访问区的关系如表 5.1-1 所示，直接寻址指令如表 5.1-2 所示。

表 5.1-1 直接组指针和访问区

直接组指针 (DP[2:0])	操作数指定 dir	访问区
XXX _B (不影响映射。)	0000 _H ~ 007F _H	0000 _H ~ 007F _H
000 _B (初始值)	0080 _H ~ 00FF _H	0080 _H ~ 00FF _H ^{*1}
001 _B		0100 _H ~ 017F _H
010 _B		0180 _H ~ 01FF _H ^{*2}
011 _B		0200 _H ~ 027F _H
100 _B		0280 _H ~ 02FF _H ^{*3}
101 _B		0300 _H ~ 037F _H
110 _B		0380 _H ~ 03FF _H
111 _B		0400 _H ~ 047F _H

*1: 由于存储空间限制，MB95560H/570H/580H 系列的访问区为 "0090_H ~ 00FF_H"。

*2: MB95F562H/F562K/F572H/F572K/F582H/F582K 中，访问区最高达到 "0180_H"。

*3: MB95F563H/F563K/F564H/F564K/F573H/F573K/F574H/F574K/F583H/F583K/F584H/F584K 中，访问区最高达到 "0280_H"。

表 5.1-2 直接寻址指令一览表

适用指令
CLRB dir:bit
SETB dir:bit
BBC dir:bit,rel
BBS dir:bit,rel
MOV A,dir
CMP A,dir
ADDC A,dir
SUBC A,dir
MOV dir,A
XOR A,dir
AND A,dir
OR A,dir
MOV dir,#imm
CMP dir,#imm
MOVW A,dir
MOVW dir,A

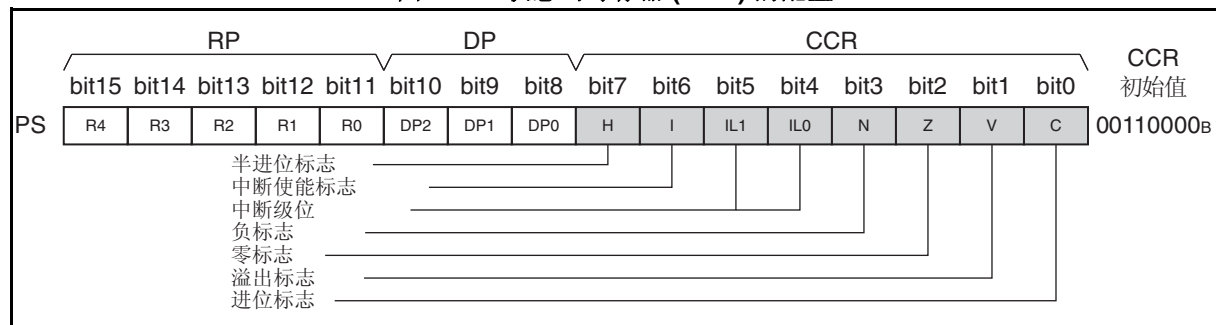
MB95560H/570H/580H 系列

5.1.3 状态码寄存器 (CCR)

位于程序状态 (PS) 寄存器低 8 位的状态码寄存器 (CCR) 由指示运算结果 / 传送数据内容的位 (H、N、Z、V、C) 及控制中断请求接受的位 (I、IL1、IL0) 构成。

■ 状态码寄存器 (CCR) 的配置

图 5.1-5 状态码寄存器 (CCR) 的配置



状态码寄存器是程序状态 (PS) 寄存器的一部分，禁止单独访问。

■ 运算结果指示位

● 半进位标志 (H)

运算结果为自 bit3 至 bit4 进位或自 bit4 至 bit3 借位时，H 标志置 "1"; 否则清 "0"。H 标志旨在十进制调整指令，仅限加减运算。

● 负标志 (N)

运算结果的最高位的值为 "1" 时，N 标志置 "1"; 最高位的值为 "0" 时，N 标志清 "0"。

● 零标志 (Z)

运算结果为 "0" 时，Z 标志置 "1"; 运算结果为 "1" 时，否则清 "0"。

● 溢出标志 (V)

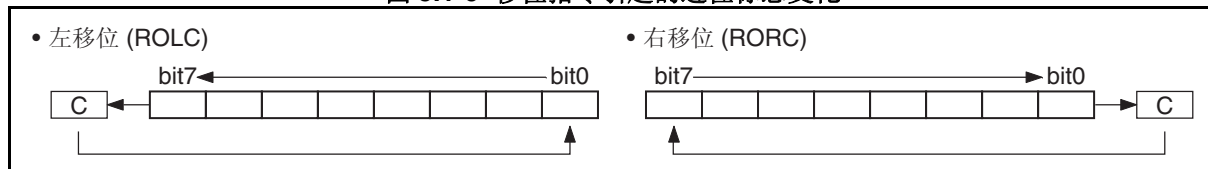
假定用于运算的操作数是以 2 的补码表示的整数，V 标志指示运算结果是否引起了溢出。发生溢出时，V 标志置 "1"; 否则清 "0"。

● 进位标志 (C)

运算结果为从 bit7 进位或向 bit7 借位时，C 标志置 "1"; 否则 C 标志清 "0"。执行移位指令时，C 标志设为移出值。

因移位指令而引起进位标志的变化如图 5.1-6 所示。

图 5.1-6 移位指令引起的进位标志变化



■ 中断接受控制位

● 中断使能标志 (I)

I 标志置 "1" 时，使能中断，CPU 接受中断；I 标志清 "0" 时，屏蔽中断，CPU 不处理中断。复位后的初始值为 "0"。

SETI 和 CLRI 指令时，I 标志置 "1" 或清 "0"。

● 中断级位 (IL1、ILO)

IL1 位和 ILO 位指示 CPU 当前接受中断的中断级。

中断级位和对应外设功能中断请求 (IRQ00 ~ IRQ23) 的中断级设置寄存器 (ILR0 ~ ILR5) 的值进行比较。

中断使能标志使能 (CCR:I = 1) 的状态下，只有小于该位的值的中断级的中断请求发生时，CPU 处理中断请求。中断级优先顺序如表 5.1-3 所示。复位后的初始值为 "11_B"。

表 5.1-3 中断级

IL1	ILO	中断级	优先顺序
0	0	0	高
0	1	1	↑ ↓
1	0	2	
1	1	3	低 (无中断发生)

CPU 不处理中断 (主程序运行期间) 时，中断级位 (IL1、ILO) 通常为 "11_B"。

关于中断，参考 "8.1 中断"。

MB95560H/570H/580H 系列

5.2 通用寄存器

通用寄存器是每组包含八个 8 位寄存器的存储器模块。最多可使用 32 个寄存器组。寄存器组指针 (RP) 用于指定寄存器组。

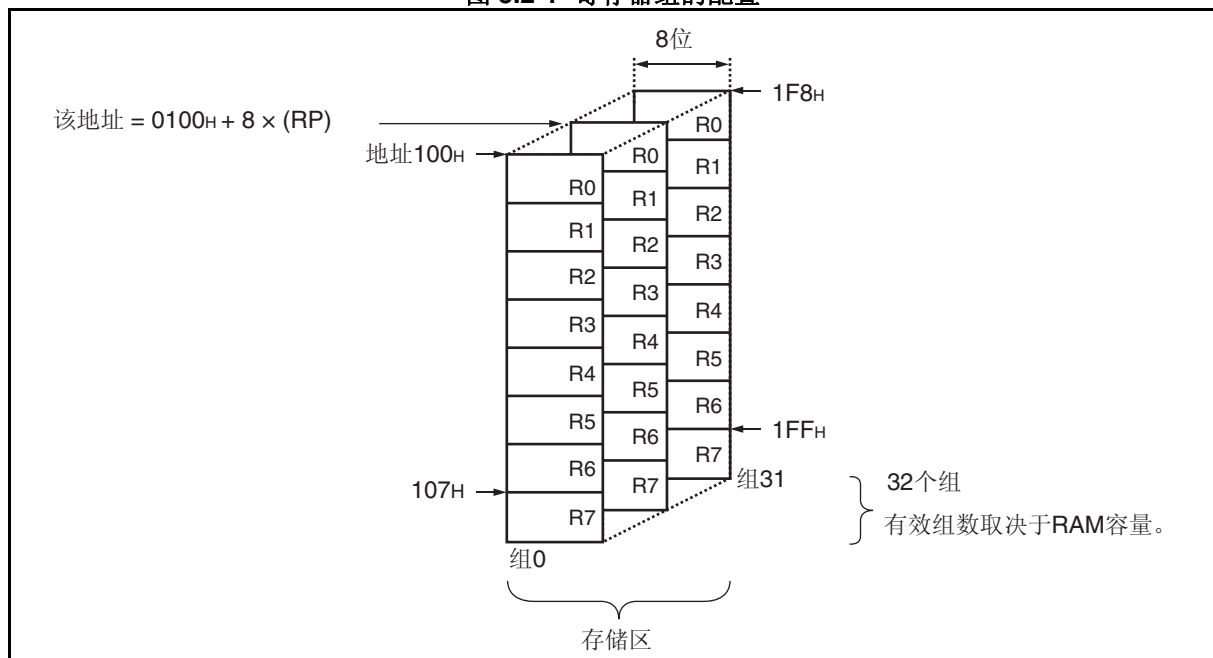
寄存器组可用于中断处理、向量调用处理及子程序调用。

■ 通用寄存器的配置

- 通用寄存器是 8 位寄存器，位于通用寄存器区 (RAM) 的寄存器组。
- 可使用高达 32 组，每组有 8 个寄存器 (R0 ~ R7)。
- 寄存器组指针 (RP) 指定当前使用的寄存器组，操作码的低 3 位指定通用寄存器 0 (R0) 到通用寄存器 7 (R7)。

寄存器组的配置如图 5.2-1 所示。

图 5.2-1 寄存器组的配置



关于各型号产品的有效通用寄存器组，参考 "3.1.1 专用区"。

■ 通用寄存器的特征

通用寄存器具有以下特征：

- 使用短指令高速访问 RAM (通用寄存器寻址)。
- 将寄存器编为寄存器组便于寄存器的数据保护和功能模块的分配。

通用寄存器可为中断服务程序、向量调用 (CALLV #0 ~ #7) 处理程序固定分配专用寄存器组。例如，第 4 个寄存器组通常分配给第 2 个中断。

仅在中断服务程序开始时指定专用寄存器组，中断前的通用寄存器数据即可保存到该专用寄存器组。这样通用寄存器就无需入栈，CPU 可高速接受中断。

注：

在中断服务程序中，通过改写寄存器组指针 (RP) 以指定寄存器组时，选择以下一种方法进行编程以确保状态码寄存器的中断级位 (CCR:IL1,IL0) 的值不被修改。

- 向 RP 写值前，读中断级位并保存其值。
 - 直接写 RP 镜像地址 "0078_H" 以更新 RP。
 - 关于 RAM 容量是 240 字节的产品，通用寄存器的有效区是 "0100_H ~ 017F_H"，其 RAM 容量是 496 字节产品的一半。因此，使用诸如 C 编译器等程序开发工具设定通用寄存器区时，确保用于通用寄存器区的区域不超过 RAM 容量。
-

MB95560H/570H/580H 系列

5.3 存储器中 16 位数据的配置

以下介绍存储器中 16 位数据的存储状态。

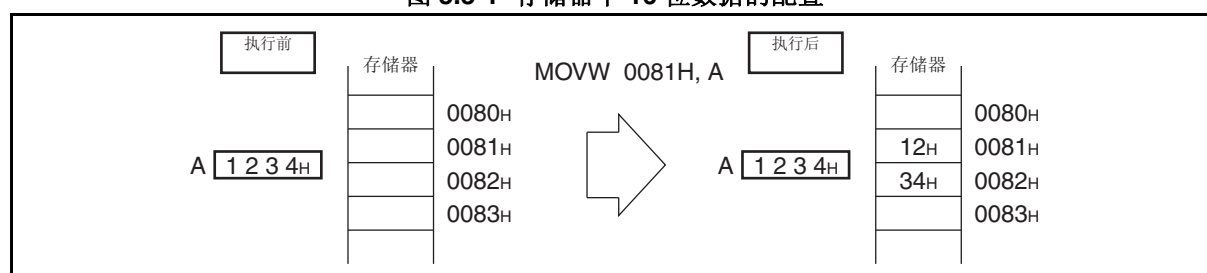
■ 存储器中 16 位数据的配置

● RAM 中 16 位数据的存储状态

向存储器中写 16 位数据时，较小地址存储数据的高位字节，接着存储低位字节。读 16 位数据时，使用同样的处理方法。

存储器中 16 位数据的配置状态如图 5.3-1 所示。

图 5.3-1 存储器中 16 位数据的配置



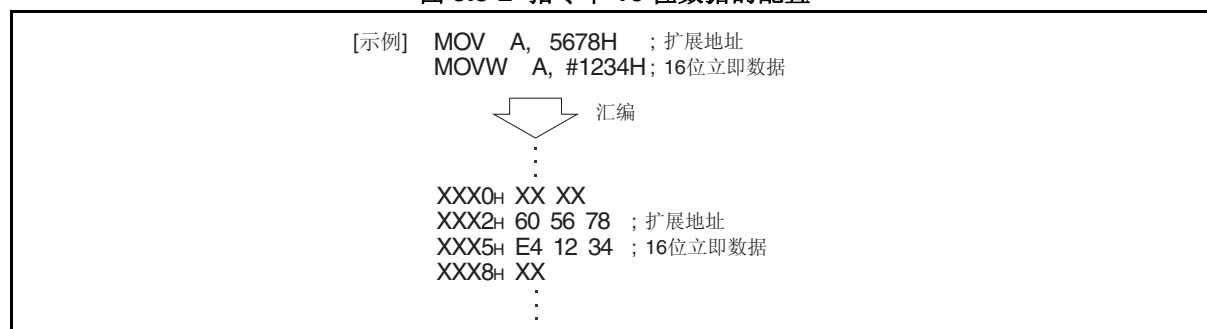
● 操作数指定的 16 位数据的存储状态

指令中的操作数指定 16 位数据时，操作码（指令）附近的地址存储高位字节，接着存储低位字节。

无论操作数是存储器地址还是 16 位立即数据，均适合以上原则。

指令中 16 位数据的配置状态如图 5.3-2 所示。

图 5.3-2 指令中 16 位数据的配置



● 堆栈中 16 位数据的存储状态

关于因中断入栈的 16 位寄存器数据，同上面由操作数指定的 16 位数据，也是较小地址存储高位字节。

第 6 章

时钟控制器

本章介绍时钟控制器的功能和操作。

- 6.1 时钟控制器的概要
- 6.2 振荡稳定等待时间
- 6.3 系统时钟控制寄存器 (SYCC)
- 6.4 PLL 控制寄存器 (PLLC)
- 6.5 振荡稳定等待时间设置寄存器 (WATR)
- 6.6 待机控制寄存器 (STBC)
- 6.7 系统时钟控制寄存器 2 (SYCC2)
- 6.8 待机控制寄存器 2 (STBC2)
- 6.9 时钟模式
- 6.10 低功耗模式 (待机模式) 时的操作
- 6.11 时钟振荡电路
- 6.12 预分频器的概要
- 6.13 预分频器的配置
- 6.14 预分频器的操作说明
- 6.15 预分频器的使用注意事项

6.1 时钟控制器的概要

New 8FX 家族产品内置降低功耗的时钟控制器，该家族产品既有支持外部主时钟和外部副时钟的双外部时钟产品又有支持外部主时钟的单外部时钟产品。时钟控制器具有以下功能：使能 / 禁止时钟振荡、使能 / 禁止向内部电路提供时钟信号、选择时钟源、控制内部 CR 振荡器和分频电路。

■ 时钟控制器的概要

时钟控制器使能 / 禁止时钟振荡、使能 / 禁止向内部电路提供时钟、选择时钟源、控制内部 CR 振荡器和分频电路。

时钟控制器根据时钟模式、待机模式设置和复位操作控制内部时钟。时钟模式用于选择内部工作时钟，待机模式用于使能 / 禁止时钟振荡和信号供给。

时钟控制器根据时钟模式和待机模式的组合选择最优功耗及功能。

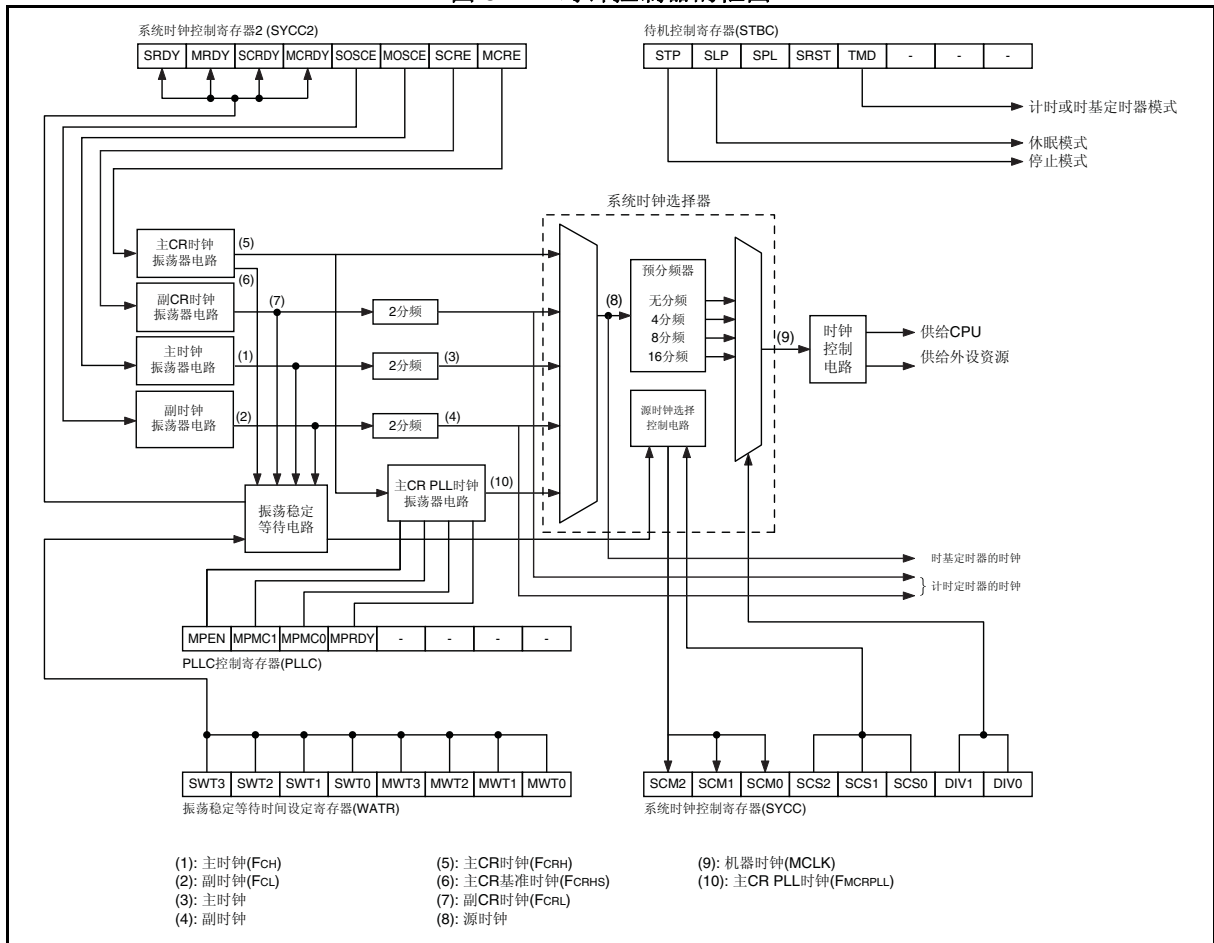
双外部时钟产品有 4 个源时钟：2 分频主振荡时钟的主时钟、2 分频副振荡时钟的副时钟、由 PLL 倍频器倍频的主 CR 振荡时钟的主 CR 时钟或者主 CR PLL 时钟、2 分频的副 CR 振荡时钟的副 CR 时钟。

单外部时钟产品有 3 个源时钟：2 分频主振荡时钟的主时钟、由 PLL 倍频器倍频的主 CR 振荡时钟的主 CR 时钟或者主 CR PLL 时钟和副 CR 时钟。

■ 时钟控制器的框图

图 6.1-1 是时钟控制器的框图。

图 6.1-1 时钟控制器的框图



时钟控制器包含以下模块：

● 主时钟振荡电路

主时钟的振荡电路。

● 副时钟振荡电路 (双外部时钟产品)

副时钟的振荡电路。

● 主 CR 时钟振荡电路

主 CR 时钟的振荡电路。

● 主 CR PLL 时钟振荡电路

主 CR PLL 振荡电路。

● 副 CR 时钟振荡电路

副 CR 时钟的振荡电路。

● 系统时钟选择器

该模块根据所用时钟模式从以下 5 种源时钟中选择一种：主时钟、副时钟、主 CR 时钟、主 CR PLL 时钟、副 CR 时钟。所选源时钟由预分频器分频，分频后的时钟称为 " 机器时钟 "，供给到时钟控制电路。

● 时钟控制电路

根据所用待机模式或振荡稳定等待时间控制提供到 CPU 和各外设功能的机器时钟。

● 振荡稳定等待电路

该模块从振荡稳定等待电路中的专用定时器产生的 14 种振荡稳定信号中选择 1 种用作主时钟的振荡稳定等待时间的信号，或从同一专用定时器产生的 15 种振荡稳定信号中选择 1 种用作副时钟的振荡稳定等待时间的信号。

● 系统时钟控制寄存器 (SYCC)

选择机器时钟分频比。

● PLL 控制寄存器 (PLLCC)

该寄存器用于控制主 CR PLL 时钟倍频器设置。

● 待机控制寄存器 (STBC)

控制自运行状态至待机模式的切换，停止模式、时基定时器模式或计时模式时的引脚状态设置和软件复位发生。

● 系统时钟控制寄存器 2 (SYCC2)

使能 / 禁止主时钟、主 CR 时钟、副时钟、副 CR 时钟的振荡，显示当前时钟模式，选择时钟模式。

MB95560H/570H/580H 系列

● 振荡稳定等待时间设置寄存器 (WATR)

该寄存器设定主时钟 / 副时钟的振荡稳定等待时间。

● 待机控制寄存器 2 (STBC2)

该寄存器用于控制深度睡眠模式。

■ 时钟模式

支持以下 5 种时钟模式：主时钟模式、主 CR 时钟模式、主 CR PLL 时钟模式、副时钟模式和副 CR 时钟模式。

表 6.1-1 是时钟模式和机器时钟 (CPU 和外设功能的工作时钟) 的对应关系一览。

表 6.1-1 时钟模式和机器时钟选择

时钟模式	机器时钟
主时钟模式	机器时钟由 2 分频主振荡时钟生成。
主 CR 时钟模式	机器时钟由主 CR 时钟生成。
主 CR PLL 时钟模式	机器时钟由经过 PLL 倍频器倍频的主 CR 时钟生成。
副时钟模式 (仅限双外部时钟产品)	机器时钟由 2 分频副振荡时钟生成。
副 CR 时钟模式	机器时钟由 2 分频副 CR 振荡时钟生成。

任何时钟模式下，均可分频所选时钟。使用 PLL 时钟的模式下，可为时钟频率选择 PLL 倍频器。

■ 不受时钟模式影响的外设功能

下表所列外设功能不受时钟模式、分频或 PLL 倍频器设置的影响。表 6.1-2 是不受时钟模式影响的外设功能。

表 6.1-2 不受时钟模式影响的外设功能

外设功能	工作时钟
监视定时器	主时钟 (选择时基定时器输出时) 副时钟 (选择计时预分频器输出时) (仅限双外部时钟产品)

关于上表以外的外设功能，时基定时器或计时预分频器可选为计数时钟。参考各外设功能的详细说明进行确认。

■ 待机模式

时钟控制器根据所选待机模式选择使能 / 禁止时钟振荡和向内部电路提供时钟。除时基定时器模式和计时模式外，待机模式可独立于时钟模式进行设置。

表 6.1-3 是待机模式和时钟供给状态的对应关系一览。

表 6.1-3 待机模式和时钟供给状态

待机模式	时钟供给状态
休眠模式	停止向 CPU 提供时钟。因此，CPU 停止运行，但其它外设功能继续运行。
时基定时器模式	仅向时基定时器、计时预分频器提供时钟信号而停止向其它电路提供时钟。因此，时基定时器、计时预分频器、外部中断和低压检测复位 (选项) 除外的所有功能均停止。 时基定时器模式可用于主时钟模式、主 CR 时钟模式、主 CR PLL 时钟模式。
计时模式 (仅限双外部时钟产品)	主时钟停止振荡，仅向计时预分频器提供时钟信号而停止向其它电路提供时钟。因此，计时预分频器、外部中断和低压检测复位 (选项) 除外的所有功能停止。 计时模式指在副时钟模式 / 副 CR 时钟模式下可用的待机模式。
停止模式	主时钟和副时钟停止振荡，停止向所有时钟提供信号。因此，外部中断和低压检测复位 (选项) 除外的所有功能均停止。

注：

在特定条件下提供表 6.1-3 中未提及的时钟。

例如，停止模式下使用主时钟模式时，若 SYCC2:SOSCE 和 SYCC2:SCRE 均置 "1"，则计时预分频器运行。

另外，若硬件监视定时器已经启动，监视定时器在待机模式下也工作。

MB95560H/570H/580H 系列

■ 时钟模式和待机模式的组合

表 6.1-4 和表 6.1-5 汇总了时钟模式和待机模式的各种组合以及时钟模式和待机模式的不同组合下不同内部电路的运行状态。

表 6.1-4 待机模式和时钟模式的组合以及内部运行状态 (1)

功能	运行				休眠			
	主时钟模式	主 CR 时钟模式 / 主 CR PLL 时钟模式	副时钟模式 (双外部时钟模式)	副 CR 时钟模式	主时钟模式	主 CR 时钟模式 / 主 CR PLL 时钟模式	副时钟模式 (双外部时钟模式)	副 CR 时钟模式
主时钟	运行	停止 *1	停止		运行	停止 *1	停止	
主 CR 时钟模式 / 主 CR PLL 时钟模式	停止 *2	运行	停止		停止 *2	运行	停止	
副时钟	运行 *3		运行	运行 *3	运行 *3		运行	运行 *3
副 CR 时钟	运行 *4		运行 *4	运行	运行 *4		运行 *4	运行
CPU	运行		运行		停止		停止	
闪存	运行		运行		保持值		保持值	
RAM	运行		运行		保持值		保持值	
I/O 口	运行		运行		保持输出		保持输出	
时基定时器	运行		停止		运行		停止	
计时预分频器	运行 *3, *4		运行		运行 *3, *4		运行	
外部中断	运行		运行		运行		运行	
硬件监视定时器	运行		运行		运行 *5		运行 *5	
软件监视定时器	运行		运行		停止		停止	
低压检测复位	运行		运行		运行		运行	
其它外设功能	运行		运行		运行		运行	

*1: 系统时钟控制寄存器 2 的主时钟振荡使能位 (SYCC2:MOSCE) 置 "1" 时, 主时钟运行。

*2: 系统时钟控制寄存器 2 的主 CR 时钟振荡使能位 (SYCC2:MCRE) 置 "1" 时, 主 CR 时钟或主 CR PLL 时钟运行。

*3: 系统时钟控制寄存器 2 的副时钟振荡使能位 (SYCC2:SOSCE) 置 "1" 时, 该模块运行。

*4: 系统时钟控制寄存器 2 的副 CR 时钟振荡使能位 (SYCC2:SCRE) 置 "1" 时, 该模块运行。

*5: 待机模式下通过非易失性寄存器禁止硬件监视定时器时, 硬件监视定时器停止。

表 6.1-5 待机模式和时钟模式的组合以及内部运行状态 (2)

功能	时基定时器		计时预分频器		停止			
	主时钟模式	主 CR 时钟模式 / 主 CR PLL 时钟模式	副时钟模式 (双外部时钟产品)	副 CR 时钟模式	主时钟模式	主 CR 时钟模式 / 主 CR PLL 时钟模式	副时钟模式 (双外部时钟产品)	副 CR 时钟模式
主时钟	运行	停止 ^{*1}	停止		停止			
主 CR 时钟 / 主 CR PLL 时钟	停止 ^{*2}	运行	停止		停止			
副时钟	运行 ^{*3}		运行	运行 ^{*3}	运行 ^{*3}		停止	
副 CR 时钟	运行 ^{*4}		运行 ^{*4}	运行	运行 ^{*4}		停止	
CPU	停止		停止		停止			
闪存	保持值		保持值		保持值			
RAM								
I/O 口	保持输出 / Hi-Z		保持输出		保持输出 / Hi-Z			
时基定时器	运行		停止		停止			
计时预分频器	运行 ^{*3, *4}		运行		运行 ^{*3, *4}		停止	
外部中断	运行		运行		运行			
硬件监视定时器	运行 ^{*5}		运行 ^{*5}		运行 ^{*5}			
软件监视定时器	停止		停止		停止			
低压检测复位	运行		运行		运行			
其它外设功能	停止		停止		停止			

*1: 系统时钟控制寄存器 2 的主时钟振荡使能位 (SYCC2:MOSCE) 置 "1" 时, 主时钟运行。

*2: 系统时钟控制寄存器 2 的主 CR 时钟振荡使能位 (SYCC2:MCRE) 置 "1" 时, 主 CR 时钟或主 CR PLL 时钟运行。

*3: 系统时钟控制寄存器 2 的副时钟振荡使能位 (SYCC2:SOSCE) 置 "1" 时, 该模块运行。

*4: 系统时钟控制寄存器 2 的副 CR 时钟振荡使能位 (SYCC2:SCRE) 置 "1" 时, 该模块运行。

*5: 待机模式下通过非易失性寄存器禁止硬件监视定时器时, 硬件监视定时器停止。

MB95560H/570H/580H 系列

6.2 振荡稳定等待时间

振荡稳定等待时间是指自振荡电路停止振荡至振荡器在固有频率下振荡稳定前的时间。振荡开始后，时钟控制器通过计数振荡时钟周期的指定数来获取振荡稳定等待时间。振荡稳定等待时间内，时钟控制器停止向内部电路提供时钟。

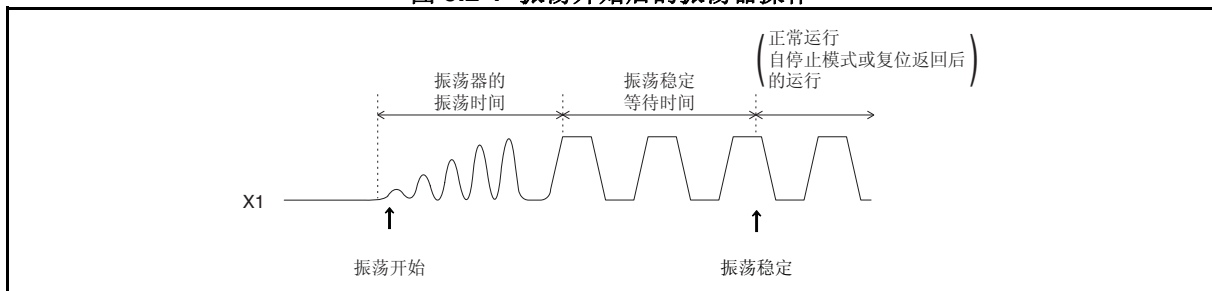
■ 振荡稳定等待时间

振荡开始后，时钟控制器通过计数到振荡时钟周期的指定数来获取振荡稳定等待时间。振荡稳定等待时间内，时钟控制器停止向内部电路提供时钟。

上电时，或因复位、待机模式时的中断或软件操作等引起时钟模式切换而产生状态切换请求（振荡停止 → 振荡开始）时，时钟控制器自动等待主时钟 / 副时钟振荡稳定等待时间结束后，再切换到另一模式。

图 6.2-1 是振荡开始后的运行状态。

图 6.2-1 振荡开始后的振荡器操作



主时钟、副时钟、主 CR 时钟、主 CR PLL 时钟、副 CR 时钟的振荡稳定等待时间由专用计数器计数。计数值由振荡稳定等待时间设置寄存器 (WATR) 进行设定。需根据振荡器的特性进行设定。

上电复位发生时，振荡稳定等待时间固定为初始值。

表 6.2-1 是振荡稳定等待时间的长度。

表 6.2-1 振荡稳定等待时间

时钟	复位源	振荡稳定等待时间
主时钟	上电复位	初始值： $(2^{14}-2)/F_{CH}$ ，(F_{CH} 是主时钟频率)
	上电复位除外	寄存器设定 (WATR:MWT3、MWT2、MWT1、MWT0)
副时钟 (双外部时钟产品)	上电复位	初始值： $(2^{15}-2)/F_{CL}$ ，(F_{CL} 是副时钟频率)
	上电复位除外	寄存器设定 (WATR:SWT3、SWT2、SWT1、SWT0)

主时钟的振荡稳定等待时间结束后，开始测量副时钟的振荡稳定等待时间。

■ PLL 振荡稳定等待时间

与振荡器的振荡稳定等待时间相同，因复位、待机模式时的中断或软件操作等引起时钟模式切换而产生状态切换请求 (PLL 振荡停止 → 振荡开始) 时，时钟控制器自动等待 PLL 振荡稳定等待时间结束。

PLL 振荡稳定等待时间如表 6.2-2 所示。

表 6.2-2 PLL 振荡稳定等待时间

	PLL 振荡稳定等待时间
主 CR PLL 时钟	$2^{11}/F_{CRPLL}^*$

*: $F_{CRPLL} = 16 \text{ MHz}$

■ CR 时钟振荡稳定等待时间

与振荡器的振荡稳定等待时间相同，因复位、待机模式时的中断或软件操作等引起时钟模式切换而产生状态切换请求 (振荡停止 \rightarrow 振荡开始) 时，时钟控制器自动等待 CR 振荡稳定等待时间结束。

CR 振荡稳定等待时间如表 6.2-3 所示。

表 6.2-3 CR 振荡稳定等待时间

	CR 振荡稳定等待时间
主 CR 时钟	$2^8/F_{CRHS}^{*1}$
副 CR 时钟	$2^3/F_{CRL}^{*2}$

*1: $F_{CRHS} = 4 \text{ MHz}$

*2: $F_{CRL} = 150 \text{ kHz}$

■ 振荡稳定等待时间和时钟模式 / 待机模式切换

发生状态切换时，时钟控制器根据需要自动等待振荡稳定等待时间结束。根据状态切换时的情况不同，即使状态切换发生，时钟控制器有时也不等待振荡稳定等待时间结束。

关于状态切换，参考 "6.9 时钟模式" 和 "6.10 低功耗模式 (待机模式) 时的操作"。

MB95560H/570H/580H 系列

6.3 系统时钟控制寄存器 (SYCC)

系统时钟控制寄存器 (SYCC) 用于选择机器时钟分频比和时钟模式，还能指示当前的时钟模式。

■ 系统时钟控制寄存器 (SYCC) 的配置

图 6.3-1 系统时钟控制寄存器 (SYCC) 的配置

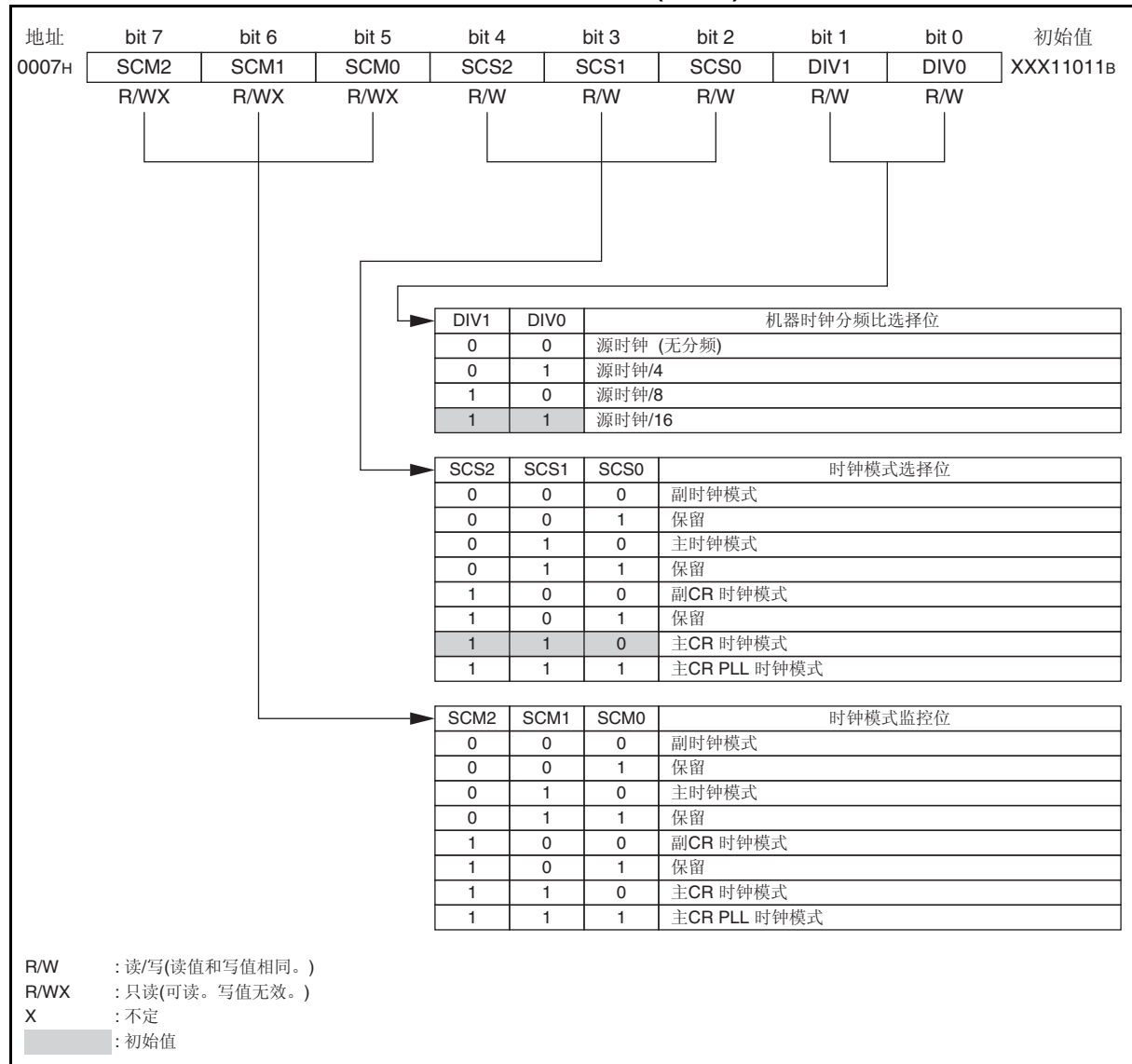


表 6.3-1 系统时钟控制寄存器 (SYCC) 的位功能

位名称		功能描述															
bit7 ~ bit5	SCM2, SCM1, SCM0: 时钟模式监控位	<p>这些位指示当前的时钟模式。</p> <p>读 "000_B" : 指示当前的时钟模式是副时钟模式。</p> <p>读 "010_B" : 指示当前的时钟模式是主时钟模式。</p> <p>读 "100_B" : 指示当前的时钟模式是副 CR 时钟模式。</p> <p>读 "110_B" : 指示当前的时钟模式是主 CR 时钟模式。</p> <p>读 "111_B" : 指示当前的时钟模式是主 CR PLL 时钟模式。</p>															
bit4 ~ bit2	SCS2, SCS1, SCS0: 时钟模式选择位	<p>这些位选择一个时钟模式。</p> <p>写 "000_B" : 选择副时钟模式。</p> <p>写 "010_B" : 选择主时钟模式。</p> <p>写 "100_B" : 选择副 CR 时钟模式。</p> <p>写 "110_B" : 选择主 CR 时钟模式。</p> <p>写 "111_B" : 选择主 CR PLL 时钟模式。</p>															
bit1, bit0	DIV1, DIV0: 机器时钟分频比选择位	<p>这些位选择源时钟的机器时钟分频比。</p> <p>机器时钟根据这些位所设置的分频比自源时钟生成。</p> <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>DIV1</th> <th>DIV0</th> <th>机器时钟分频比选择位</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>源时钟 (无分频)</td> </tr> <tr> <td>0</td> <td>1</td> <td>源时钟 /4</td> </tr> <tr> <td>1</td> <td>0</td> <td>源时钟 /8</td> </tr> <tr> <td>1</td> <td>1</td> <td>源时钟 /16</td> </tr> </tbody> </table>	DIV1	DIV0	机器时钟分频比选择位	0	0	源时钟 (无分频)	0	1	源时钟 /4	1	0	源时钟 /8	1	1	源时钟 /16
DIV1	DIV0	机器时钟分频比选择位															
0	0	源时钟 (无分频)															
0	1	源时钟 /4															
1	0	源时钟 /8															
1	1	源时钟 /16															

MB95560H/570H/580H 系列

6.4 PLL 控制寄存器 (PLLC)

PLL 控制寄存器 (PLLC) 控制主 CR PLL 时钟倍频器设置。

■ PLL 控制寄存器 (PLLC) 的配置

图 6.4-1 PLL 控制寄存器 (PLLC) 的配置

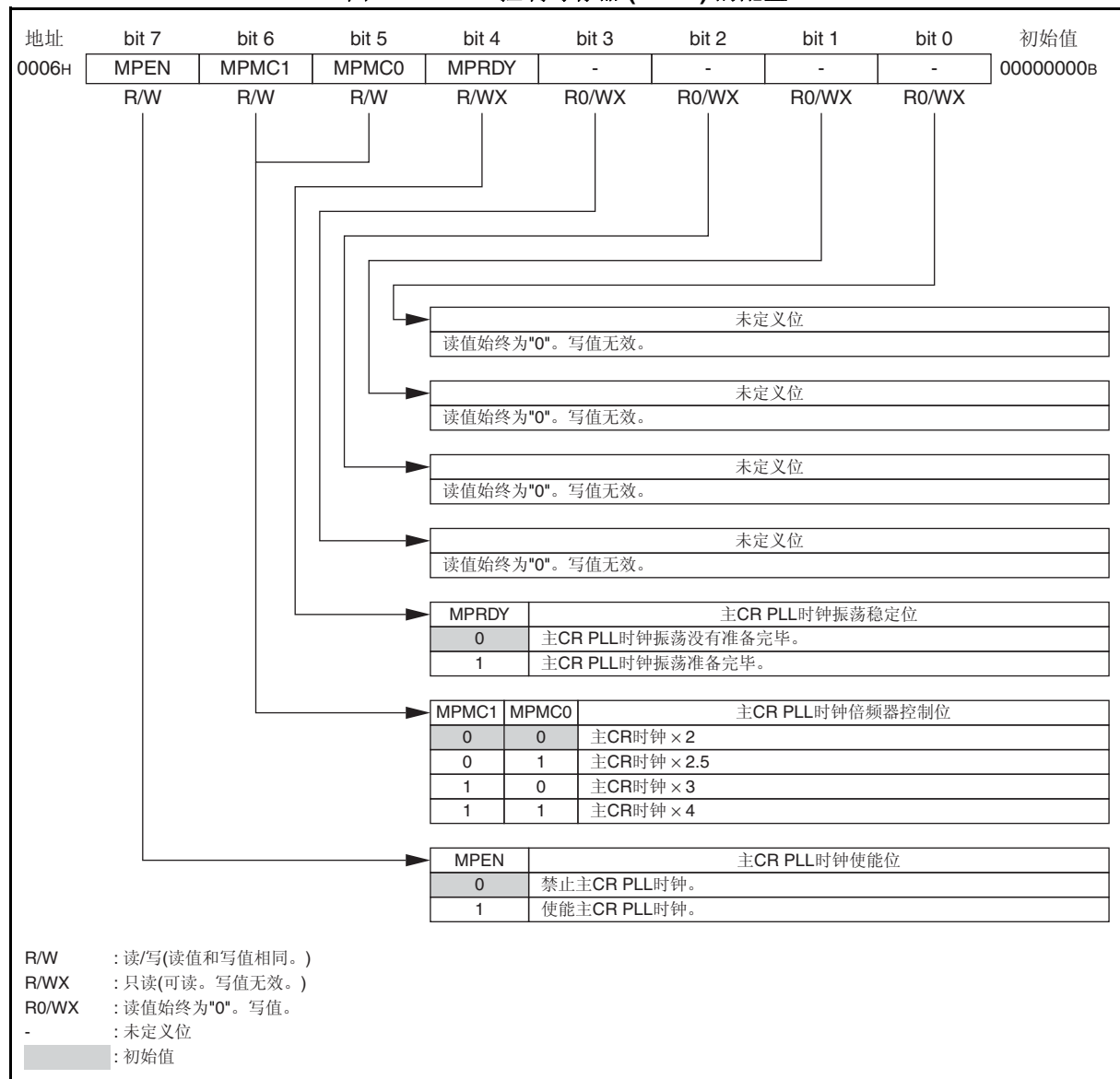


表 6.4-1 PLL 控制寄存器 (PLLC) 的位功能

位名称		功能描述															
bit7	MPEN: 主 CR PLL 时钟使能位	<p>该位使能 / 禁止主 CR PLL 时钟。</p> <p>写 "0" : 禁止主 CR PLL 时钟。</p> <p>写 "1" : 使能主 CR PLL 时钟。</p> <ul style="list-style-type: none"> SCS[2:0] 置 "111_B", 该位自动置 "1"。 SCS[2:0] 或者 SCM[2:0] 置 "111_B", 该位写 "0" 无效。 时钟模式从一种模式切换到其他模式 (非主 CR PLL 时钟模式) 时, 该位自动清 "0"。 当前时钟模式是副时钟模式或者副 CR 时钟模式时, 写 "1" 无效。 															
bit6, bit5	MPMC1, MPMC0: 主 CR PLL 时钟倍频器选择位	<p>这些位选择主 CR PLL 时钟倍频器。</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th>MPMC1</th> <th>MPMC0</th> <th>主 CR PLL 时钟倍频器</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>主 CR 时钟 × 2</td> </tr> <tr> <td>0</td> <td>1</td> <td>主 CR 时钟 × 2.5</td> </tr> <tr> <td>1</td> <td>0</td> <td>主 CR 时钟 × 3</td> </tr> <tr> <td>1</td> <td>1</td> <td>主 CR 时钟 × 4</td> </tr> </tbody> </table> <ul style="list-style-type: none"> 仅当主 CR PLL 时钟停止后, 方可更改这些位。可在主时钟模式、主 CR 时钟模式、副时钟模式或者副 CR 时钟模式下更改这些位。 <p>注: SCS[2:0] 或者 SCM[2:0] 置 "111_B", 禁止对 MPMC[1:0] 写值。</p>	MPMC1	MPMC0	主 CR PLL 时钟倍频器	0	0	主 CR 时钟 × 2	0	1	主 CR 时钟 × 2.5	1	0	主 CR 时钟 × 3	1	1	主 CR 时钟 × 4
MPMC1	MPMC0	主 CR PLL 时钟倍频器															
0	0	主 CR 时钟 × 2															
0	1	主 CR 时钟 × 2.5															
1	0	主 CR 时钟 × 3															
1	1	主 CR 时钟 × 4															
bit4	MPRDY: 主 CR PLL 时钟振荡稳定位	<p>该位指示主 CR PLL 时钟振荡是否准备完毕。</p> <p>读 "0" : 指示主 CR PLL 时钟振荡没有准备好。</p> <p>读 "1" : 指示主 CR PLL 时钟振荡已经准备好。</p>															
bit3 ~ bit0	未定义位	<p>这些位的读值始终为 "0"。写值无效。</p>															

MB95560H/570H/580H 系列

6.5 振荡稳定等待时间设置寄存器 (WATR)

该寄存器设定振荡稳定等待时间。

■ 振荡稳定等待时间设置寄存器 (WATR) 的配置

图 6.5-1 振荡稳定等待时间设置寄存器 (WATR) 的配置

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0005H	SWT3	SWT2	SWT1	SWT0	MWT3	MWT2	MWT1	MWT0	11111111B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	

MWT3	MWT2	MWT1	MWT0	周期数	主振荡时钟 F _{CH} = 4 MHz	
1	1	1	1	2 ¹⁴ - 2	(2 ¹⁴ - 2)/F _{CH}	约4.10 ms
1	1	1	0	2 ¹³ - 2	(2 ¹³ - 2)/F _{CH}	约2.05 ms
1	1	0	1	2 ¹² - 2	(2 ¹² - 2)/F _{CH}	约1.02 ms
1	1	0	0	2 ¹¹ - 2	(2 ¹¹ - 2)/F _{CH}	511.5 μs
1	0	1	1	2 ¹⁰ - 2	(2 ¹⁰ - 2)/F _{CH}	255.5 μs
1	0	1	0	2 ⁹ - 2	(2 ⁹ - 2)/F _{CH}	127.5 μs
1	0	0	1	2 ⁸ - 2	(2 ⁸ - 2)/F _{CH}	63.5 μs
1	0	0	0	2 ⁷ - 2	(2 ⁷ - 2)/F _{CH}	31.5 μs
0	1	1	1	2 ⁶ - 2	(2 ⁶ - 2)/F _{CH}	15.5 μs
0	1	1	0	2 ⁵ - 2	(2 ⁵ - 2)/F _{CH}	7.5 μs
0	1	0	1	2 ⁴ - 2	(2 ⁴ - 2)/F _{CH}	3.5 μs
0	1	0	0	2 ³ - 2	(2 ³ - 2)/F _{CH}	1.5 μs
0	0	1	1	2 ² - 2	(2 ² - 2)/F _{CH}	0.5 μs
0	0	1	0	2 ¹ - 2	(2 ¹ - 2)/F _{CH}	0.0 μs
0	0	0	1	2 ¹ - 2	(2 ¹ - 2)/F _{CH}	0.0 μs
0	0	0	0	2 ¹ - 2	(2 ¹ - 2)/F _{CH}	0.0 μs

SWT3	SWT2	SWT1	SWT0	周期数	副振荡时钟 F _{CL} = 32.768 kHz	
1	1	1	1	2 ¹⁵ - 2	(2 ¹⁵ - 2)/F _{CL}	约1.00 s
1	1	1	0	2 ¹⁴ - 2	(2 ¹⁴ - 2)/F _{CL}	约0.5 s
1	1	0	1	2 ¹³ - 2	(2 ¹³ - 2)/F _{CL}	约0.25 s
1	1	0	0	2 ¹² - 2	(2 ¹² - 2)/F _{CL}	约0.125 s
1	0	1	1	2 ¹¹ - 2	(2 ¹¹ - 2)/F _{CL}	约62.44 ms
1	0	1	0	2 ¹⁰ - 2	(2 ¹⁰ - 2)/F _{CL}	约31.19 ms
1	0	0	1	2 ⁹ - 2	(2 ⁹ - 2)/F _{CL}	约15.56 ms
1	0	0	0	2 ⁸ - 2	(2 ⁸ - 2)/F _{CL}	约7.75 ms
0	1	1	1	2 ⁷ - 2	(2 ⁷ - 2)/F _{CL}	约3.85 ms
0	1	1	0	2 ⁶ - 2	(2 ⁶ - 2)/F _{CL}	约1.89 ms
0	1	0	1	2 ⁵ - 2	(2 ⁵ - 2)/F _{CL}	约915.5 μs
0	1	0	0	2 ⁴ - 2	(2 ⁴ - 2)/F _{CL}	约427.2 μs
0	0	1	1	2 ³ - 2	(2 ³ - 2)/F _{CL}	约183.1 μs
0	0	1	0	2 ² - 2	(2 ² - 2)/F _{CL}	约61.0 μs
0	0	0	1	2 ¹ - 2	(2 ¹ - 2)/F _{CL}	0.0 μs
0	0	0	0	2 ¹ - 2	(2 ¹ - 2)/F _{CL}	0.0 μs

R/W : 读/写(读值和写值相同。)
 : 初始值

表 6.5-1 振荡稳定等待时间设置寄存器 (WATR) 的位功能 (1 / 2)

位名称		功能描述		
bit7 ~ bit4	SWT3, SWT2, SWT1, SWT0: 副时钟振荡稳定等待 时间选择位	这些位设定副时钟振荡稳定等待时间。		
		SWT3, SWT2, SWT1, SWT0	周期数	副时钟 $F_{CL} = 32.768 \text{ kHz}$
		1111 _B	$2^{15}-2$	$(2^{15}-2)/F_{CL}$ 约 1.0 s
		1110 _B	$2^{14}-2$	$(2^{14}-2)/F_{CL}$ 约 0.5 s
		1101 _B	$2^{13}-2$	$(2^{13}-2)/F_{CL}$ 约 0.25 s
		1100 _B	$2^{12}-2$	$(2^{12}-2)/F_{CL}$ 约 0.125 s
		1011 _B	$2^{11}-2$	$(2^{11}-2)/F_{CL}$ 约 62.44 ms
		1010 _B	$2^{10}-2$	$(2^{10}-2)/F_{CL}$ 约 31.19 ms
		1001 _B	2^9-2	$(2^9-2)/F_{CL}$ 约 15.56 ms
		1000 _B	2^8-2	$(2^8-2)/F_{CL}$ 约 7.75 ms
		0111 _B	2^7-2	$(2^7-2)/F_{CL}$ 约 3.85 ms
		0110 _B	2^6-2	$(2^6-2)/F_{CL}$ 约 1.89 ms
		0101 _B	2^5-2	$(2^5-2)/F_{CL}$ 约 915.5 μs
		0100 _B	2^4-2	$(2^4-2)/F_{CL}$ 约 427.2 μs
		0011 _B	2^3-2	$(2^3-2)/F_{CL}$ 约 183.1 μs
		0010 _B	2^2-2	$(2^2-2)/F_{CL}$ 约 61.0 μs
		0001 _B	2^1-2	$(2^1-2)/F_{CL}$ 0.0 μs
0000 _B	2^1-2	$(2^1-2)/F_{CL}$ 0.0 μs		
<p>单外部时钟产品中，这些位的值无意义。</p> <p>上表内的周期数是最短副时钟振荡稳定等待时间。最大值是上表的周期数加 $1/F_{CL}$。</p> <p>注：副时钟振荡稳定等待时间期间，切勿更新这些位。系统时钟控制寄存器的副时钟振荡稳定位 (SYCC:SRDY) 置 "1" 时或主时钟模式、主 CR 时钟模式、副 CR 时钟模式下更新这些位；另外，主时钟模式、主 CR 时钟模式、副 CR 时钟模式下，系统时钟控制寄存器 2 的副时钟振荡停止位 (SYCC2:SOSCE) 清 "0" 且副时钟停止时，也可更新这些位。</p>				

MB95560H/570H/580H 系列

表 6.5-1 振荡稳定等待时间设置寄存器 (WATR) 的位功能 (2 / 2)

位名称		功能描述		
bit3 ~ bit0	MWT3, MWT2, MWT1, MWT0: 主时钟振荡稳定等待 时间选择位	这些位设定主时钟振荡稳定等待时间。		
		MWT3, MWT2, MWT1, MWT0	周期数	主时钟 $F_{CH} = 4 \text{ MHz}$
		1111 _B	$2^{14}-2$	$(2^{14}-2)/F_{CH}$ 约 4.10 ms
		1110 _B	$2^{13}-2$	$(2^{13}-2)/F_{CH}$ 约 2.05 ms
		1101 _B	$2^{12}-2$	$(2^{12}-2)/F_{CH}$ 约 1.02 ms
		1100 _B	$2^{11}-2$	$(2^{11}-2)/F_{CH}$ 511.5 μs
		1011 _B	$2^{10}-2$	$(2^{10}-2)/F_{CH}$ 255.5 μs
		1010 _B	2^9-2	$(2^9-2)/F_{CH}$ 127.5 μs
		1001 _B	2^8-2	$(2^8-2)/F_{CH}$ 63.5 μs
		1000 _B	2^7-2	$(2^7-2)/F_{CH}$ 31.5 μs
		0111 _B	2^6-2	$(2^6-2)/F_{CH}$ 15.5 μs
		0110 _B	2^5-2	$(2^5-2)/F_{CH}$ 7.5 μs
		0101 _B	2^4-2	$(2^4-2)/F_{CH}$ 3.5 μs
		0100 _B	2^3-2	$(2^3-2)/F_{CH}$ 1.5 μs
		0011 _B	2^2-2	$(2^2-2)/F_{CH}$ 0.5 μs
		0010 _B	2^1-2	$(2^1-2)/F_{CH}$ 0.0 μs
0001 _B	2^1-2	$(2^1-2)/F_{CH}$ 0.0 μs		
0000 _B	2^1-2	$(2^1-2)/F_{CH}$ 0.0 μs		
上表周期数是指最短主时钟振荡稳定等待时间。最大值是上表的周期数加 $1/F_{CH}$ 。				
注：主时钟振荡稳定等待时间期间，切勿更新这些位。系统时钟控制寄存器的主时钟振荡稳定位 (SYCC:SRDY) 置 "1" 时或主 CR 时钟模式、副时钟模式、副 CR 时钟模式下更新这些位；另外，主 CR 时钟模式、副时钟模式、副 CR 时钟模式下，系统时钟控制寄存器 2 的主时钟振荡停止位 (SYCC2:MOSCE) 清 "0" 且主时钟停止时，也可更新这些位。				

■ WATR 寄存器的设定注意事项

不带低压检测复位功能的产品中，使用闪存双操作功能时，主时钟的振荡稳定等待时间不能小于 90 μs (主时钟频率 F_{CH} 为 4 MHz 时，WATR:MWT[3:0] 设为 "1010_B" 或以上)。

相应的型号如下：

MB95F562HA/F563HA/F564HA

MB95F572HA/F573HA/F574HA

MB95F582HA/F583HA/F584HA

主时钟振荡稳定等待时间在 90 μs 以内结束的情况下向闪存执行擦 / 写操作时，操作可能无法正常执行。

6.6 待机控制寄存器 (STBC)

待机控制寄存器 (STBC) 控制自运行状态至休眠模式、停止模式、时基定时器模式或计时模式的切换；设定停止模式、时基定时器模式和计时模式下的引脚状态；控制软件复位的发生。

■ 待机控制寄存器 (STBC) 的配置

图 6.6-1 待机控制寄存器 (STBC)

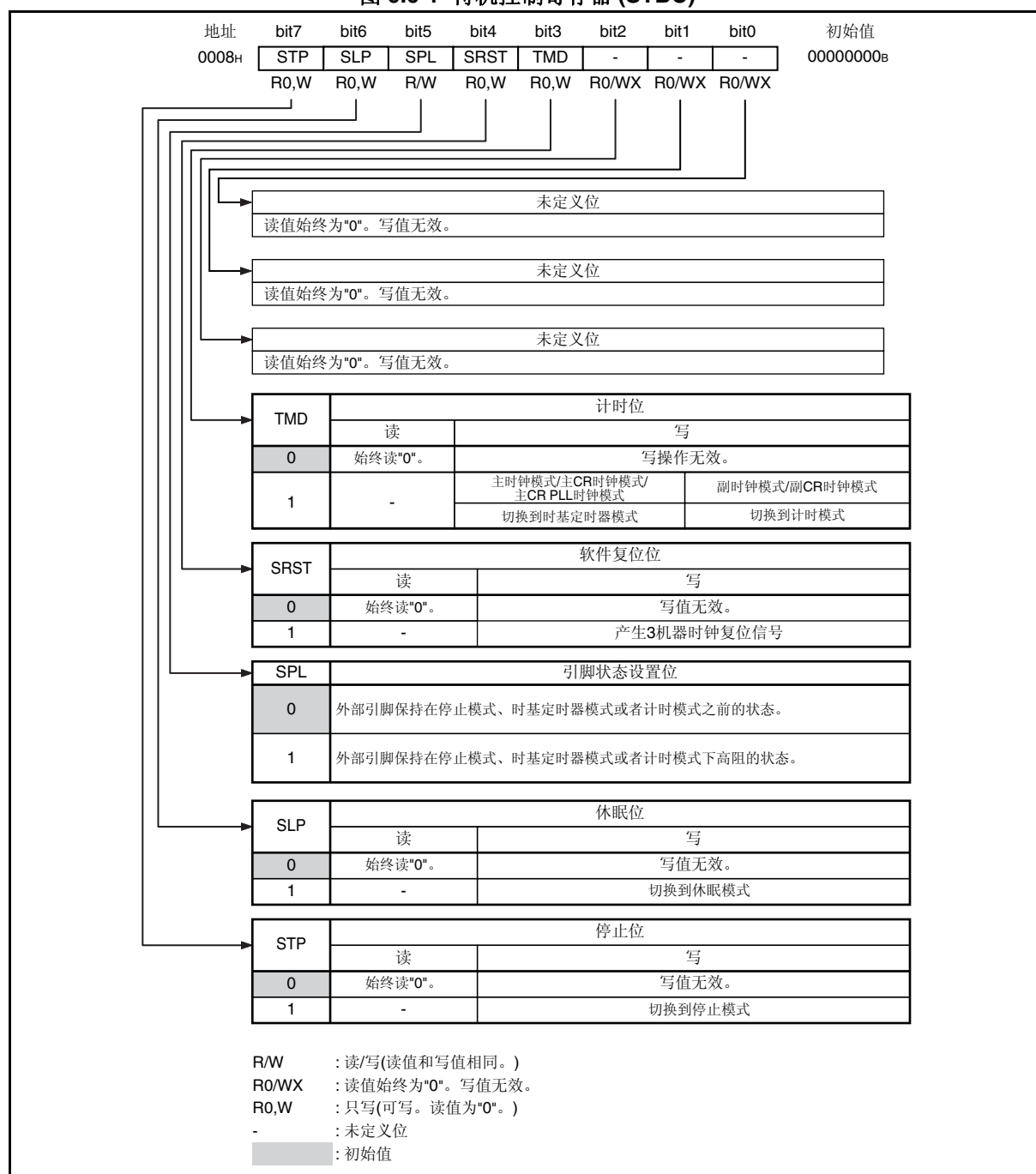


表 6.6-1 待机控制寄存器 (STBC) 的位功能

位名称		功能描述
bit7	STP: 停止位	设定至停止模式的切换。 写 "0" : 无效。 写 "1" : 芯片切换至停止模式。 始终读 "0"。 注: 中断请求发生后, 该位置 "1" 无效。参考 "6.10.1 待机模式时的使用注意事项"。
bit6	SLP: 休眠位	设定至休眠模式的切换。 写 "0" : 无效。 写 "1" : 芯片切换至休眠模式。 始终读 "0"。 注: 中断请求发生后, 该位置 "1" 无效。参考 "6.10.1 待机模式时的使用注意事项"。
bit5	SPL: 引脚状态设置位	设定停止模式、时基定时器模式和计时模式时的外部引脚状态。 写 "0" : 停止模式、时基定时器模式和计时模式时, 保持外部引脚的状态 (电平)。 写 "1" : 停止模式、时基定时器模式和计时模式时, 外部引脚变为高阻状态。(上拉设置寄存器中, 选择了上拉电阻器连接的引脚处于上拉状态。)
bit4	SRST: 软件复位位	设定软件复位。 写 "0" : 无效。 写 "1" : 生成 3 个机器时钟复位信号。 始终读 "0"。
bit3	TMD: 计时位	双外部时钟产品中, 设定至时基定时器模式或计时模式的切换。 单外部时钟产品中, 设定至时基定时器模式的切换。 • 主时钟模式或主 CR 时钟模式下, 该位置 "1" 时, 芯片切换至时基定时器模式。 • 副时钟或副 CR 时钟模式下, 该位置 "1" 时, 芯片切换至计时模式。 • 清 "0" 无效。 • 始终读 "0"。 注: 中断请求发生后, 该位置 "1" 无效。参考 "6.10.1 待机模式时的使用注意事项"。
bit2 ~ bit0	未定义位	这些位读值始终为 "0"。写值无效。

注:

- 通过比较系统时钟控制寄存器的时钟模式监控位 (SYCC:SCM[2:0]) 和时钟模式设置位 (SYCC:SCS[2:0]) 的值, 确定时钟模式切换结束以后, 再设定待机模式。
- 停止位 (STP)、休眠位 (SLP)、软件复位位 (SRST) 和计时位 (TMD) 中的两个或多个同时置 "1" 时, 其优先顺序如下:
 - (1) 软件复位位 (SRST)
 - (2) 停止位 (STP)
 - (3) 计时位 (TMD)
 - (4) 休眠位 (SLP)
 退出待机模式后, 芯片返回通常动作状态。

6.7 系统时钟控制寄存器 2 (SYCC2)

系统时钟控制寄存器 2 (SYCC2) 用于指示主时钟振荡、副时钟振荡、主 CR 时钟振荡及副 CR 时钟振荡的稳定状态，并控制主时钟振荡、副时钟振荡、主 CR 时钟振荡及副 CR 时钟振荡。

■ 系统时钟控制寄存器 2 (SYCC2) 的配置

图 6.7-1 系统时钟控制寄存器 2 (SYCC2) 的配置

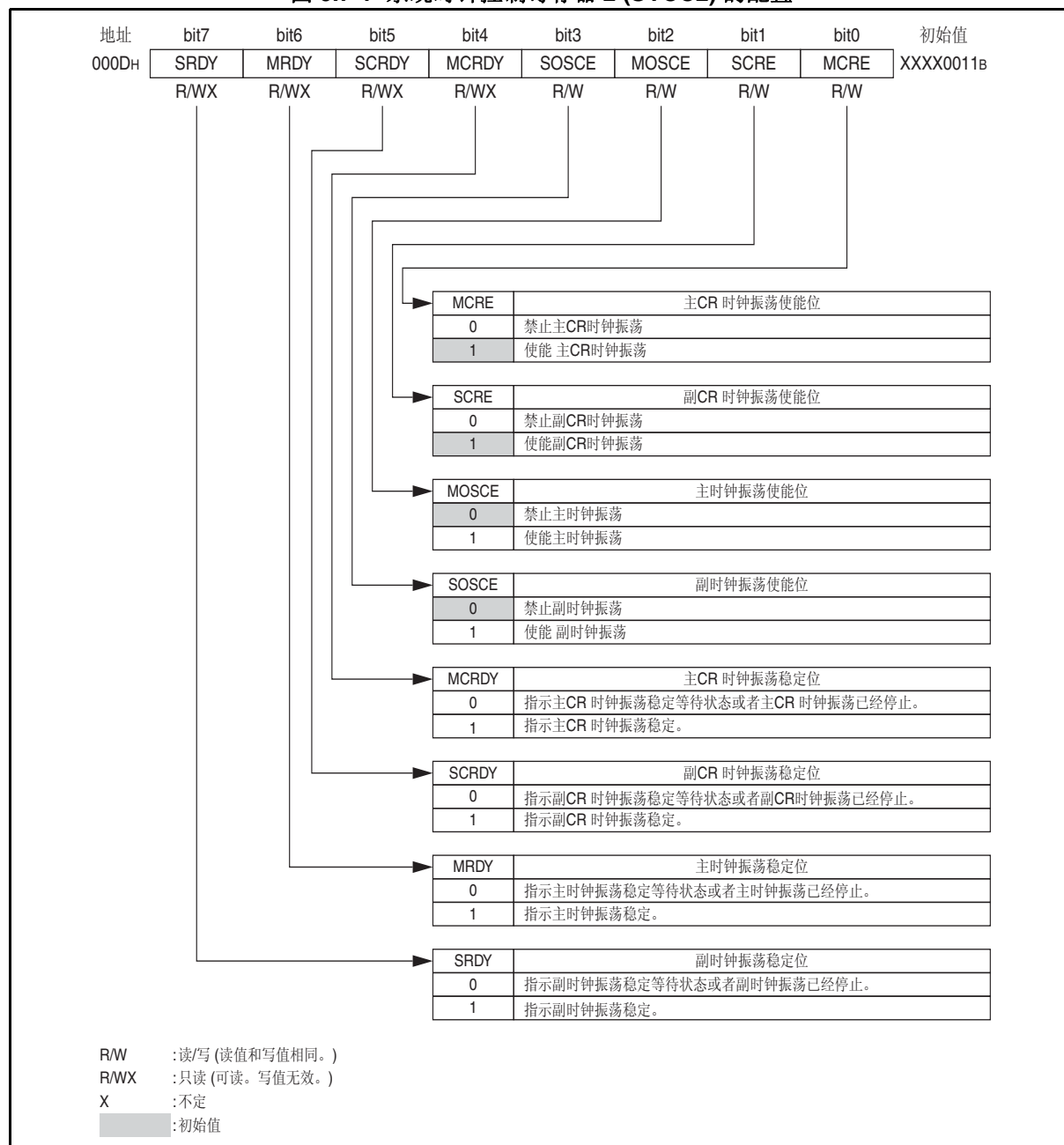


表 6.7-1 系统时钟控制寄存器 2 (SYCC2) 的位功能

位名称		功能描述
bit7	SRDY: 副时钟振荡稳定位	该位指示副时钟振荡是否稳定。 • SRDY 位置 "1" 表示副时钟的振荡稳定等待时间已结束。 • SRDY 位清 "0" 表示时钟控制器处于副时钟振荡稳定等待状态或者副时钟振荡已经结束。 • 该位是只读位。写值无效。 • 对外部单时钟产品, 该位值对操作无影响。
bit6	MRDY: 主时钟振荡稳定位	该位指示主时钟振荡是否稳定。 • MRDY 位置 "1" 表示主时钟的振荡稳定等待时间已经结束。 • MRDY 位清 "0" 表示时钟控制器处于主时钟振荡稳定等待状态或者主时钟振荡已经结束。 • 该位是只读位。写值无效。
bit5	SCRDY: 副 CR 时钟振荡稳定位	该位指示副 CR 时钟振荡是否稳定。 • SCRDY 位置 "1" 表示副 CR 时钟的振荡稳定等待时间已经结束。 • SCRDY 位清 "0" 表示时钟控制器处于副 CR 时钟振荡稳定等待状态或者副 CR 时钟振荡已经停止。 • 该位是只读位。写值无效。 • 对外部单时钟产品, 该位值对操作无影响。
bit4	MCRDY: 主 CR 时钟振荡稳定位	该位指示主 CR 时钟振荡是否稳定。 • MCRDY 位置 "1" 表示主 CR 时钟的振荡稳定等待时间已经结束。 • MCRDY 位清 "0" 表示时钟控制器处于主 CR 时钟振荡稳定等待状态或者主 CR 时钟振荡已经停止。 • 该位是只读位。写值无效。
bit3	SOSCE: 副时钟振荡使能位	该位可使能 / 禁止副时钟振荡。 写 "0" : 禁止副时钟振荡。 写 "1" : 使能副时钟振荡。 • 若 SCS[2:0] 置 "000 _B " 或 "001 _B ", 该位自动置 "1"。 • 若 SCS[2:0] 或 SCM[2:0] 置 "000 _B " 或 "001 _B ", 该位写 "0" 无效。
bit2	MOSCE: 主时钟振荡使能位	该位可使能 / 禁止主时钟振荡。 写 "0" : 禁止主时钟振荡。 写 "1" : 使能主时钟振荡。 • 若 SCS[2:0] 置 "010 _B " 或 "011 _B ", 该位自动置 "1"。 • 若 SCS[2:0] 或 SCM[2:0] 置 "010 _B " 或 "011 _B ", 该位写 "0" 无效。 • 时钟模式由一种模式切换到另一种模式 (主时钟模式除外) 时, 该位自动清 "0"。 • 当前时钟模式是副时钟模式或者副 CR 时钟模式时, 该位写 "1" 无效。
bit1	SCRE: 副 CR 时钟振荡使能位	该位可使能 / 禁止副 CR 时钟振荡。 写 "0" : 禁止副 CR 时钟振荡。 写 "1" : 使能副 CR 时钟振荡。 • 若 SCS[2:0] 置 "100 _B " 或 "101 _B ", 该位自动置 "1"。 • 若 SCS[2:0] 或 SCM[2:0] 置 "100 _B " 或 "101 _B ", 该位写 "0" 无效。 • 若 SCS[2:0] 和 SCM[2:0] 不置 "100 _B " 或 "101 _B ", 可单独更改该位。
bit0	MCRE: 主 CR 时钟振荡使能位	该位可使能 / 禁止主 CR 时钟振荡。 写 "0" : 禁止主 CR 时钟振荡。 写 "1" : 使能主 CR 时钟振荡。 • 若 SCS[2:0] 置 "110" 或 "111", 该位自动置 "1"。 • 若 SCS[2:0] 或 SCM[2:0] 置 "110" 或 "111", 该位写 "0" 无效。 • 时钟模式由一种模式切换到另一种模式 (主 CR 时钟模式或主 CR PLL 时钟模式除外) 时, 该位自动清 "0"。 • 当前时钟模式是副时钟模式或者副 CR 时钟模式时, 该位写 "1" 无效。

6.8 待机控制寄存器 2 (STBC2)

待机控制寄存器 2 (STBC2) 用于控制深度睡眠模式。

■ 待机控制寄存器 2 (STBC2) 的配置

图 6.8-1 待机控制寄存器 2 (STBC2) 的配置

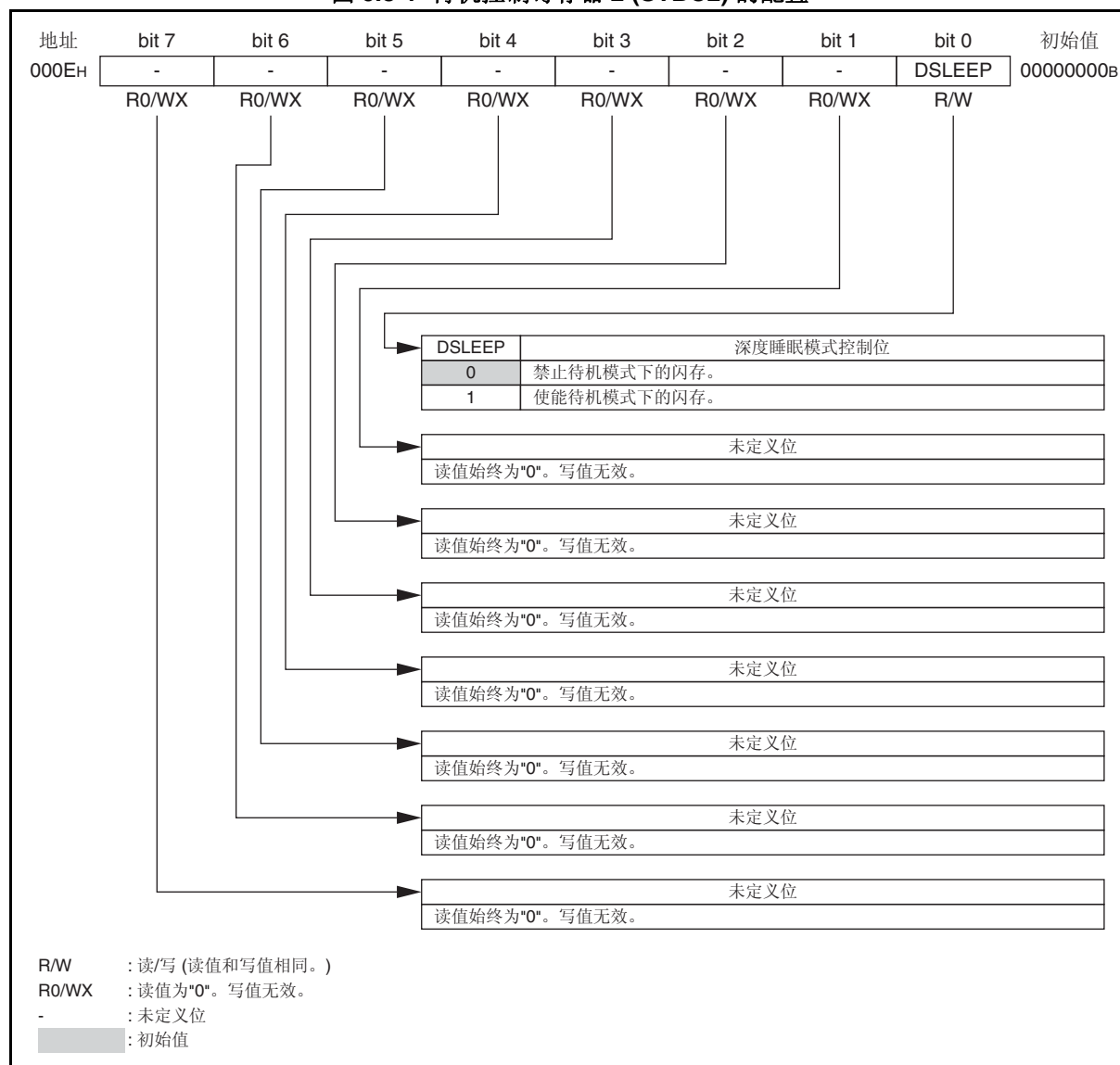


表 6.8-1 待机控制寄存器 2 (STBC2) 的位功能

位名称		功能描述
bit7 ~ bit1	未定义位	这些位读值始终为 "0"。写值无效。
bit0	DSLEEP: 深度睡眠模式控制位	该位通过禁止待机模式下的闪存可使芯片进入深度睡眠模式。 写 "0" : 禁止待机模式下的闪存。 写 "1" : 使能待机模式下的闪存, 使芯片切换至深度睡眠模式。

注：

使用闪存的自动运算时，芯片不可切换到深度睡眠模式。

6.9 时钟模式

以下是 5 种可用的时钟模式：主时钟模式、副时钟模式、主 CR 时钟模式、主 CR PLL 时钟模式和副 CR 时钟模式。根据系统时钟控制寄存器 (SYCC) 的设置可进行模式切换。

■ 主时钟模式时的操作

主时钟模式下，主时钟用作 CPU 和外设功能的机器时钟。

时基定时器通过主时钟运行。

计时预分频器通过副时钟或者 CR 时钟运行。

芯片在主时钟模式下运行时，可切换为以下待机模式：休眠模式、停止模式或时基定时器模式。

复位后，芯片通常进入主 CR 时钟模式，与复位前的时钟模式无关。

■ 副时钟模式 (双外部时钟产品) 时的操作

副时钟模式下，主时钟振荡^{*}停止，副时钟用作 CPU 和外设功能的机器时钟。该模式下，为使主时钟保持运行，时基定时器停止操作。

芯片在副时钟模式下运行时，可切换为以下待机模式：休眠模式、停止模式或计时模式。

■ 主 CR 时钟模式或主 CR PLL 时钟模式时的操作

主 CR 时钟模式或主 CR PLL 时钟模式下，主 CR 时钟或主 CR PLL 时钟模式用作 CPU 和外设功能的机器时钟。时基定时器和监视定时器通过主时钟运行。

计时预分频器通过副时钟或副 CR 时钟运行。

芯片在主 CR 时钟模式或主 CR PLL 时钟模式下运行时，可切换为以下待机模式：休眠模式、停止模式或时基定时器模式。

■ 副 CR 时钟模式 (双外部时钟产品) 时的操作

副 CR 时钟模式下，主时钟振荡^{*}停止，副 CR 时钟用作 CPU 和外设功能的机器时钟。该模式下，为使主时钟保持运行，时基定时器停止操作。计时预分频器和副 CR 时钟一起运行。

芯片在副 CR 时钟模式下运行时，可切换为以下待机模式：休眠模式、停止模式或计时模式。

*: 时钟模式自主时钟、主 CR 时钟或主 CR PLL 时钟模式切换至其它时钟模式时，主时钟、主 CR 时钟或主 CR PLL 时钟自动禁止 (SYCC2:MOSCE 清 "0" 或 SYCC2:MCRE 清 "0")。若新的时钟模式是副时钟模式或副 CR 时钟模式，分别向 SYCC2:MOSCE 和 SYCC2:MCRE 写 "1" 不能使能主时钟和主 CR 时钟。

MB95560H/570H/580H 系列

■ 时钟模式状态切换图

以下是 5 种可用的时钟模式：主时钟模式、副时钟模式、主 CR 时钟模式、主 CR PLL 时钟模式和副 CR 时钟模式。根据系统时钟控制寄存器 (SYCC) 的设置可进行模式切换。

图 6.9-1 时钟模式状态切换图

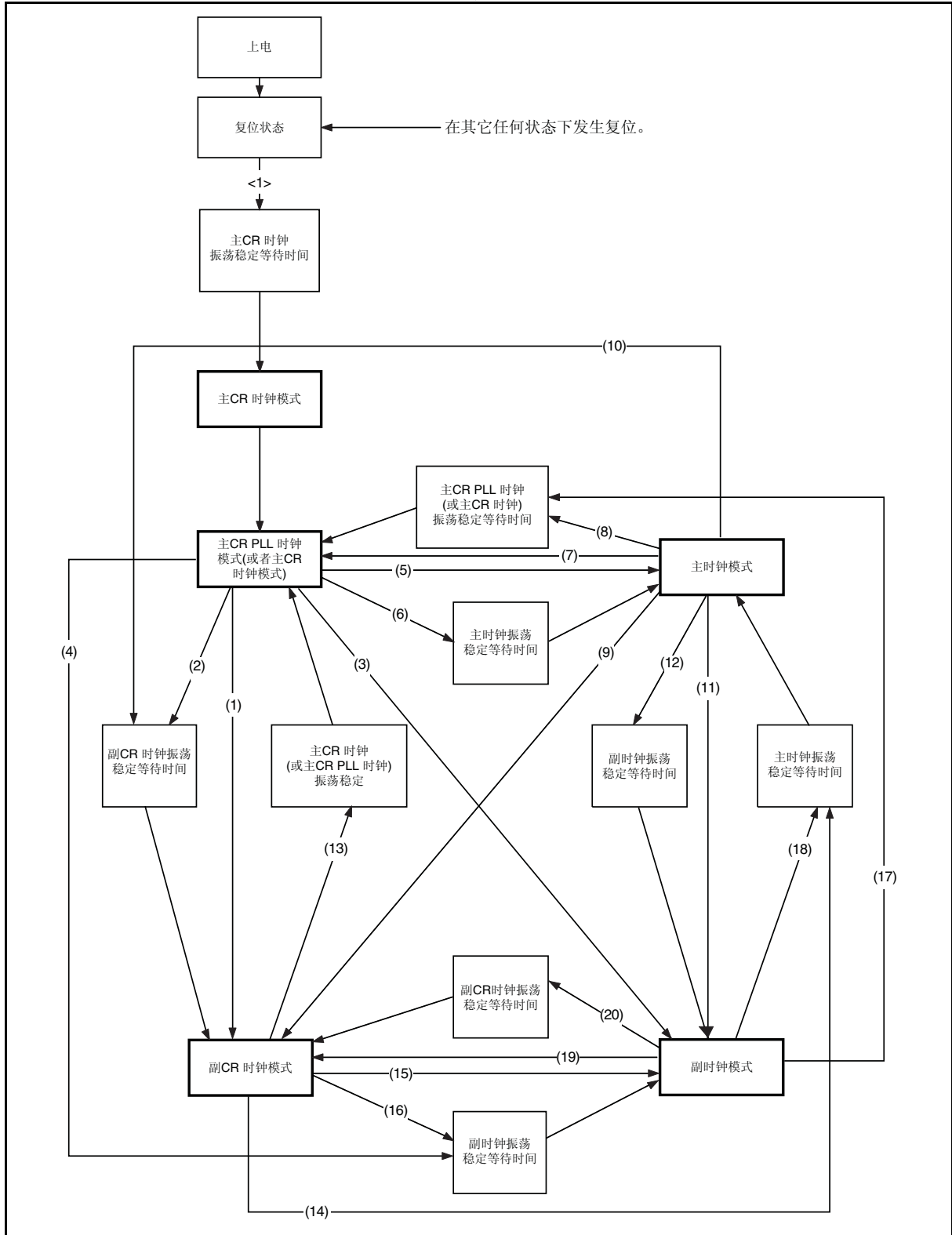


表 6.9-1 时钟模式状态切换一览 (1 / 2)

	当前状态	下一状态	功能描述	
<1>	复位状态	主 CR 时钟	复位后，芯片等待主 CR 时钟振荡稳定等待时间结束后进入主 CR 时钟模式。即使复位是任何时钟模式引起的监视复位、软件复位或外部复位，芯片也会等待副 CR 时钟振荡稳定等待时间和主 CR 时钟振荡稳定等待时间结束。	
(1)	主 CR 时钟 / 主 CR PLL 时钟	副 CR 时钟	系统时钟控制寄存器的时钟模式选择位 (SYCC:SCS[2:0]) 设为 "100 _B " 时，芯片进入副 CR 时钟模式。 然而，根据系统时钟控制寄存器 2 的副 CR 时钟振荡使能位 (SYCC2:SCRE) 的设定，若副 CR 时钟已停止，则进入副 CR 时钟模式前，芯片等待副 CR 时钟振荡稳定等待时间结束。也就是说，若提前使能副 CR 时钟振荡且待机控制寄存器的副 CR 时钟振荡稳定位 (STBC:SCRDY) 是 "1 _B "，则时钟模式选择位 (SYCC:SCS[2:0]) 设为 "100 _B " 后，芯片立即进入副 CR 时钟模式。	
(2)			系统时钟控制寄存器的时钟模式选择位 (SYCC:SCS[2:0]) 置 "000 _B " 时，芯片等待副时钟振荡稳定等待时间结束后进入副时钟模式。 根据系统时钟控制寄存器 2 的副时钟振荡使能位 (SYCC2:SOSCE) 的设定，若副时钟已经处于振荡状态，则芯片不会等待副时钟振荡稳定等待时间结束。也就是说，若提前使能副时钟振荡且系统控制寄存器 2 的副时钟振荡稳定位 (SYCC:SRDY) 是 "1 _B "，则时钟模式选择位 (SYCC:SCS[2:0]) 置 "000 _B " 后，芯片立即进入副时钟模式。	
(3)		主时钟	系统时钟控制寄存器的时钟模式选择位 (SYCC:SCS[2:0]) 置 "110 _B " 或 "111 _B " 时，芯片等待主时钟振荡稳定等待时间结束后进入主时钟模式。 根据系统时钟控制寄存器 2 的主时钟振荡使能位 (SYCC2:MOSCE) 的设定，若主时钟已经处于振荡状态，则芯片不会等待主时钟振荡稳定等待时间结束。也就是说，若提前使能主时钟振荡且系统控制寄存器 2 的主时钟振荡稳定位 (SYCC2:MRDY) 是 "1 _B "，则时钟模式选择位 (SYCC:SCS[2:0]) 置 "110 _B " 或 "111 _B " 后，芯片立即进入主时钟模式。	
(4)			(7)	系统时钟控制寄存器的时钟模式选择位 (SYCC:SCS[2:0]) 置 "110 _B " 或 "111 _B " 时，芯片等待主 CR 时钟 / 主 CR PLL 时钟振荡稳定等待时间结束后进入主 CR 时钟 / 主 CR PLL 时钟模式。 根据系统时钟控制寄存器 2 的主 CR 时钟振荡稳定使能位 (SYCC2:MCRE) 的设定，若主 CR 时钟已处于振荡状态，则芯片不会等待主 CR 时钟 / 主 CR PLL 时钟振荡稳定等待时间结束。也就是说，若提前使能主 CR 时钟振荡且系统控制寄存器 2 的主时钟振荡稳定位 (SYCC2:MRDY) 是 "1"，则时钟模式选择位 (SYCC:SCS[2:0]) 置 "110 _B " 后，芯片立即进入主 CR 时钟模式。
(5)				
(6)		副时钟	同 (3) 和 (4)	
(7)	主时钟			副 CR 时钟
(8)		副时钟	同 (3) 和 (4)	
(9)				副 CR 时钟
(10)		副时钟	同 (3) 和 (4)	
(11)				副 CR 时钟
(12)		副时钟	同 (3) 和 (4)	

MB95560H/570H/580H 系列

表 6.9-1 时钟模式状态切换一览 (2 / 2)

	当前状态	下一状态	功能描述
(13)	副 CR 时钟	主 CR 时钟 / 主 CR PLL 时钟	系统时钟控制寄存器的时钟模式选择位 (SYCC:SCS[2:0]) 置 "110 _B " 时, 芯片等待主 CR 时钟振荡稳定等待时间结束后切换到主 CR 时钟模式。 系统时钟控制寄存器的时钟模式选择位 (SYCC:SCS[2:0]) 置 "111 _B ", 芯片等待主 CR PLL 时钟振荡稳定等待时间结束后切换到主 CR PLL 时钟模式。
(14)		主时钟	系统时钟控制寄存器的时钟模式选择位 (SYCC:SCS[2:0]) 置 "010 _B ", 芯片等待主时钟振荡稳定等待时间结束后切换到主时钟模式。
(15)		副时钟	同 (3) 和 (4)
(16)			
(17)	副时钟	主 CR 时钟 / 主 CR PLL 时钟	同 (13)
(18)		主时钟	同 (14)
(19)		副 CR 时钟	同 (1) 和 (2)
(20)			

6.10 低功耗模式 (待机模式) 时的操作

待机模式有以下四种：休眠模式、停止模式、时基定时器模式和计时模式。

■ 至 / 自待机模式切换的概要

待机模式有以下四种：休眠模式、停止模式、时基定时器模式和计时模式。根据待机控制寄存器 (STBC) 的设置，芯片进入待机模式。

芯片因响应中断或复位而退出待机模式。切换至正常操作前，芯片根据需要可能等待振荡稳定等待时间结束。

时钟模式因复位而从待机模式返回时，芯片返回主 CR 时钟模式。时钟模式因中断而从待机模式返回时，进入待机模式前芯片返回正在运行的时钟模式。

■ 待机模式时的引脚状态

待机控制寄存器的引脚状态设置位 (STBC:SPL) 用于使 I/O 口 / 外设功能引脚的引脚状态保持切换到停止模式、时基定时器模式或计时模式前的先前状态，或者 I/O 口 / 外设功能引脚的引脚状态进入停止模式、时基定时器模式或计时模式下的高阻状态。

关于待机模式下所有引脚的状态，参考 " 附录 D MB95560H/570H/580H 系列的引脚状态 "。

MB95560H/570H/580H 系列

6.10.1 待机模式时的使用注意事项

即使待机控制寄存器 (STBC) 中已设定待机模式, 外设功能发生中断请求时, 芯片也不会切换至待机模式。芯片因响应中断而自待机模式返回到正常操作状态时, 返回后的操作状态因是否接受中断请求而异。

■ 待机模式设定指令后立即至少输入 3 条 NOP 指令。

设定待机控制寄存器后, 芯片需要 4 个机器时钟周期才能进入待机模式。此间, CPU 执行程序。切换至待机模式期间, 为避免 CPU 执行程序, 至少需要输入 3 条 NOP 指令。

输入使芯片进入待机模式的指令后, 即使输入 NOP 以外的指令, 芯片仍然正常运行。这种情况下, 可能发生以下两种情况: 第一, 本应在待机模式退出后执行的指令, 可能在芯片进入待机模式前执行; 第二, 芯片可能在指令执行期间进入待机模式, 而在待机模式退出后重新恢复执行 (增加了指令执行周期数)。

■ 待机模式设置前确定时钟模式切换完成。

设定待机模式前, 比较系统时钟控制寄存器的时钟模式监控位 (SYCC:SCM[2:0]) 和时钟模式选择位 (SYCC:SCS[2:0]) 的值, 确保时钟模式切换已经完成。

■ 中断请求可能抑制至待机模式的切换。

设定待机模式时, 如果发生中断级高于 "11_B" 的中断请求, 则芯片忽视写到待机控制寄存器的值且不进入待机模式而是继续执行指令。即使中断处理结束后, 芯片也不进入待机模式。

这种情况与 CPU 的状态码寄存器内中断使能标志 (CCR:I) 和中断级位 (CCR:IL1,IL0) 禁止中断时执行的操作相同。

■ CPU 拒绝接受中断时待机模式亦可退出。

待机模式时, 如果发出中断级高于 "11_B" 的中断请求, 不管 CPU 的状态码寄存器内中断使能标志 (CCR:I) 和中断级位 (CCR:IL1,IL0) 如何设置, 芯片均退出待机模式。

退出待机模式后, 根据 CPU 的状态码寄存器 (CCR) 的设置, 如果准备接受中断, 则芯片执行中断处理。如果寄存器设为不处理中断, 则芯片从进入待机模式前所执行指令的下一条指令恢复处理。

■ 即使芯片进入待机模式, 闪存仍继续操作。

芯片进入待机模式后闪存立即自动停止。待机控制寄存器 (STBC) 的停止位 (STP)、休眠位 (SLP) 或计时位 (TMD) 置 "1" 前待机控制寄存器 2 (STBC2:DSLEEP) 的深度休眠控制位清 "0" 可使闪存即使在芯片进入待机模式后仍保持使能状态。

■ 芯片从待机模式唤醒的时间

芯片自任何一种待机模式唤醒 (主时钟停止模式、主 CR 时钟停止模式、主 CR PLL 时钟停止模式、主时钟计时模式和主 CR 计时模式) 前, 须保证芯片已切换到此种模式 100 μs 或者更长时间。如果芯片进入的待机模式不是以上任何一种模式, 则可在任何时候唤醒芯片。

■ 待机模式状态切换图

待机模式状态切换流程如图 6.10-1 所示。

图 6.10-1 待机模式状态切换图

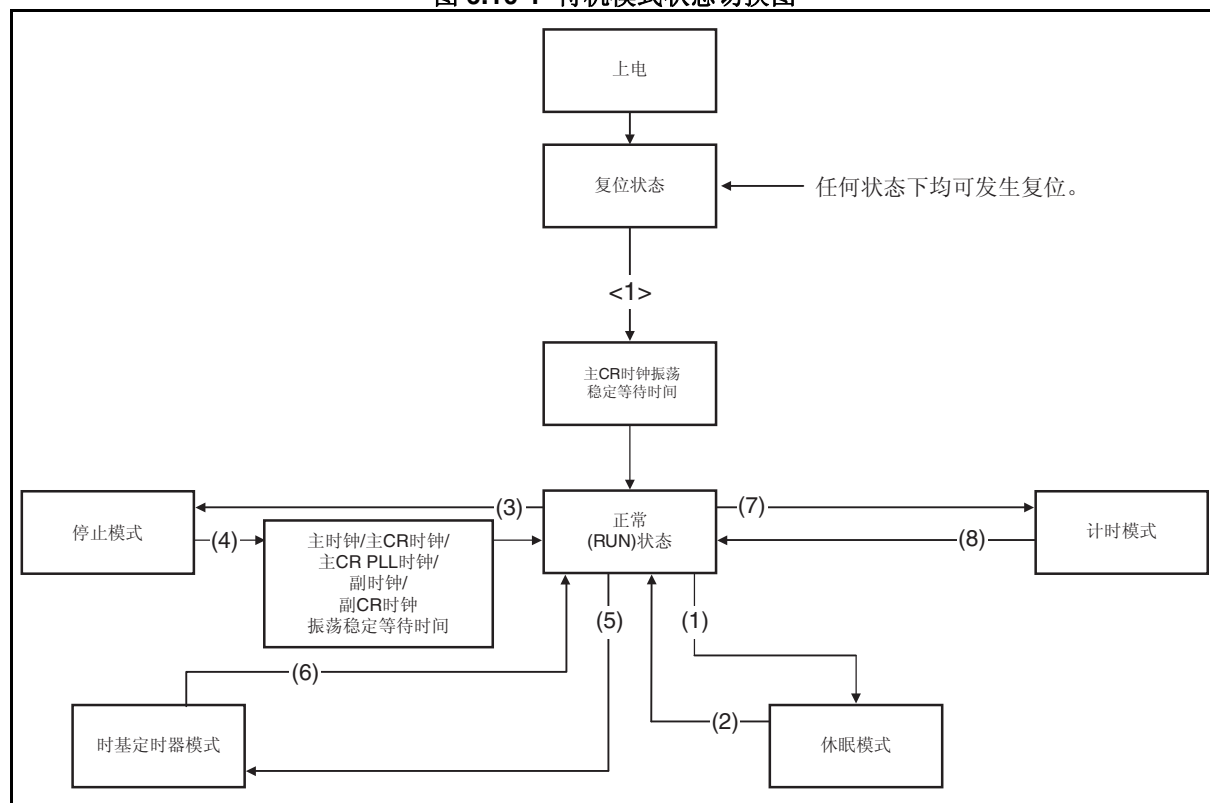


表 6.10-1 状态切换一览表 (至 / 自待机模式的切换)

	状态切换	详细说明
<1>	复位状态返回后的正常操作	复位后，芯片进入主 CR 时钟模式。 若是上电复位、监视复位、软件复位或外部复位中的任何一个，则芯片始终等待主 CR 时钟振荡稳定等待时间和副 CR 时钟振荡稳定等待时间结束。
(1)	休眠模式	待机控制寄存器的休眠位 (STBC:SLP) 置 "1" 时，芯片进入休眠模式。
(2)		芯片因响应外设功能的中断而返回运行状态。
(3)	停止模式	待机控制寄存器的停止位 (STBC:STP) 置 "1" 时，芯片进入停止模式。
(4)		因响应外部中断，芯片等待相应时钟模式所需振荡稳定等待时间结束后，返回运行状态。
(5)	时基定时器模式	主时钟模式或主 CR 时钟模式时，如果待机控制寄存器的计时位 (STBC:TMD) 置 "1"，则芯片进入时基定时器模式。
(6)		
(7)	计时模式	副时钟模式或副 CR 时钟模式时，如果待机控制寄存器的计时位 (STBC:TMD) 置 "1"，则芯片进入计时模式。
(8)		

6.10.2 休眠模式

休眠模式下 CPU 和监视定时器停止运行。

■ 休眠模式时的操作

休眠模式下 CPU 和监视定时器的工作时钟停止。芯片切换到休眠模式前，CPU 立即保持寄存器和 RAM 的数据后停止运行。然而，监视定时器以外的所有外设功能继续运行。

在硬件监视定时器的情况下，若在待机模式下通过非易失性寄存器功能使能硬件监视定时器，则休眠模式下副 CR 时钟并不停止且硬件监视定时器保持运行。参考 "第 22 章 非易失性寄存器功能 (NVR)"。

● 切换到休眠模式

待机控制寄存器的休眠位 (STBC:SLP) 置 "1" 可使芯片进入休眠模式。

● 退出休眠模式

芯片因复位或外设功能的中断而退出休眠模式。

6.10.3 停止模式

停止模式下主时钟、主 CR 时钟、主 CR PLL 时钟和副时钟停止。

■ 停止模式下的操作

停止模式下，主时钟、主 CR 时钟、主 CR PLL 时钟和副时钟停止。该模式下，芯片停止外部中断和低压检测复位之外的全部功能，但保持芯片切换到停止模式前的寄存器和 RAM 的数据。

在硬件监视定时器的情况下，若在待机模式下通过非易失性寄存器功能使能硬件监视定时器，则停止模式下副 CR 时钟并不停止且监视定时器保持运行。参考 "第 22 章 非易失性寄存器功能 (NVR)"。

● 切换到停止模式

待机控制寄存器的停止位 (STBC:STP) 置 "1" 可使芯片进入停止模式。此刻，若待机控制寄存器的引脚状态设置位 (STBC:SPL) 清 "0"，则外部引脚状态保持不变；若 SPL 位置 "1"，则外部引脚变为高阻状态(上拉设置寄存器中，选择了上拉电阻器连接的引脚上拉)。

主时钟模式、主 CR 时钟模式或主 CR PLL 时钟模式时，因中断而退出停止模式后，芯片等待主时钟振荡稳定时，可能发出时基定时器中断请求。如果主时钟振荡稳定等待时间比时基定时器的中断间隔时间要长，则建议芯片进入停止模式前，通过禁止时基定时器输出中断请求以避免产生意外的中断。

同时我们建议：芯片从副时钟模式或副 CR 时钟模式进入停止模式前，禁止计时预分频器输出中断请求。

● 停止模式的退出

芯片因复位或外部中断而退出停止模式。任何时钟模式下，若在待机模式时通过非易失性寄存器功能使能硬件监视定时器，则停止模式下副 CR 时钟并不停止且监视定时器和计时预分频器继续运行。芯片可通过计时预分频器中断而推出停止模式。参考 "第 22 章 非易失性寄存器功能 (NVR)"。

注：

芯片因中断而退出停止模式后，运行期间切换至停止模式的外设功能恢复运行。因此，外设功能的某些设置 (诸如间隔定时器的初始间隔时间) 变成未定义。芯片退出停止模式后，根据需要初始化外设功能。

6.10.4 时基定时器模式

时基定时器模式时，仅主时钟振荡器、副时钟振荡器、时基定时器和计时预分频器运行。该模式下，CPU 和外设功能的工作时钟停止运行。

■ 时基定时器模式时的操作

时基定时器模式下，停止向时基定时器以外的芯片提供主时钟。芯片停止时基定时器、外部中断和低压检测复位之外的全部功能，但保持切换至时基定时器模式前的寄存器和 RAM 的内容。

通过系统时钟控制寄存器 2 的副时钟振荡使能位和副 CR 振荡时钟使能位 (SYCC2:SOSCE,SCRE)，可启 / 停副时钟振荡 / 副 CR 时钟振荡。副时钟振荡时，计时预分频器运行。

在硬件监视定时器的情况下，若在待机模式下通过非易失性寄存器功能使能硬件监视定时器，则时基定时器模式下副 CR 时钟并不停止且监视定时器保持运行。参考 "第 22 章 非易失性寄存器功能 (NVR)"。

● 切换至时基定时器模式

如果系统时钟控制寄存器的时钟模式监控位 (SYCC:SCM[2:0]) 设为 "010_B"、"011_B"、"110_B" 或 "111_B"，则待机控制寄存器的计时位 (STBC:TMD) 置 "1" 可使芯片进入时基定时器模式。

只有时钟模式是主时钟模式、主 CR 时钟模式或主 CR PLL 时钟模式时，芯片可进入时基定时器模式。

芯片切换至时基定时器模式后，如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 清 "0"，则外部引脚状态保持不变；若 SPL 位置 "1"，则外部引脚变为高阻状态 (在上拉设置寄存器中，已选择上拉电阻器连接的引脚上拉)。

● 时基定时器模式的退出

芯片因复位、时基定时器中断或外部中断而退出时基定时器模式。

通过设定系统时钟控制寄存器 2 (SYCC2) 的副时钟振荡使能位 (SOSCE) 和副 CR 时钟振荡使能位 (SCRE)，可启 / 停副时钟振荡和副 CR 时钟振荡。副时钟振荡时，也可通过计时预分频器的中断而退出芯片的时基定时器模式。

注：

芯片因中断而退出时基定时器模式后，运行期间切换至时基定时器模式的外设功能恢复运行。因此，外设功能的某些设置，诸如间隔定时器的初始间隔时间，变成未定义。芯片退出时基定时器模式后，根据需要初始化外设功能。

6.10.5 计时模式

计时模式时，仅副时钟、副 CR 时钟和计时预分频器运行。该模式下，CPU 和外设功能的工作时钟停止运行。

■ 计时模式时的操作

计时模式时，芯片停止计时预分频器、外部中断和低压检测复位之外的全部功能，但保持切换至计时模式前的寄存器和 RAM 的内容。

在硬件监视定时器的情况下，若在待机模式下通过非易失性寄存器功能使能硬件监视定时器，则计时模式下副 CR 时钟并不停止且监视定时器保持运行。参考 " 第 22 章 非易失性寄存器功能 (NVR)"。

● 切换至计时模式

如果系统时钟控制寄存器的时钟模式监控位 (SYCC:SCM[2:0]) 设定为 "000_B" 或 "100_B"，则待机控制寄存器的计时位 (STBC:TMD) 置 "1" 可使芯片进入计时模式。

只有时钟模式是副时钟模式或副 CR 时钟模式时，芯片可进入计时模式。

切换至计时模式后，如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 清 "0"，则外部引脚状态保持不变；如果 SPL 位置 "1"，则外部引脚变为高阻状态 (上拉设置寄存器中，已选择上拉电阻器连接的引脚上拉)。

● 计时模式的退出

芯片因复位、计时中断或外部中断而退出计时模式。

注：

芯片因中断而退出计时模式后，运行期间切换至计时模式的外设功能恢复运行。因此，外设功能的某些设置，诸如间隔定时器的初始间隔时间，变成未定义。芯片退出计时模式后，根据需要初始化外设功能。

6.11 时钟振荡电路

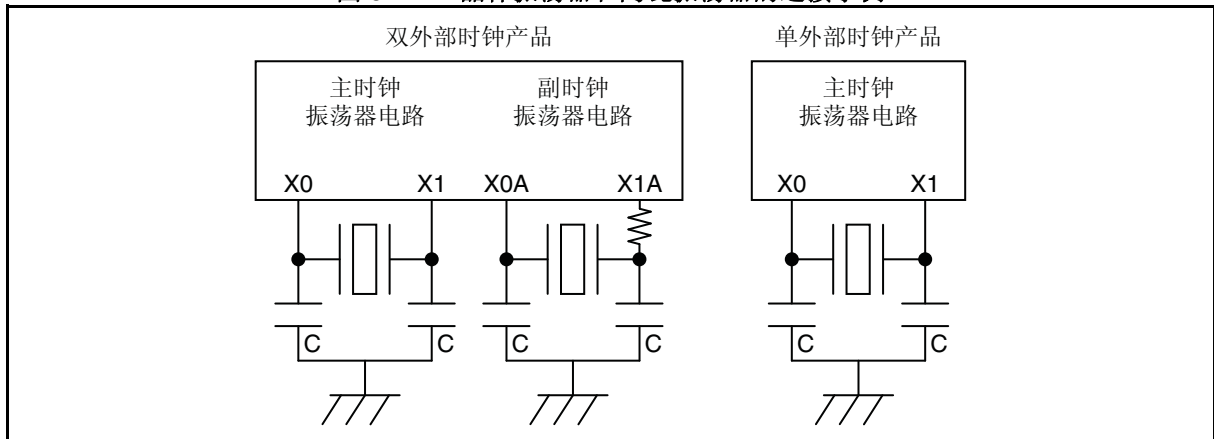
时钟振荡电路通过向时钟振荡器连接振荡器或输入时钟信号生成内部时钟。

■ 时钟振荡电路

● 使用晶体振荡器和陶瓷振荡器时

晶体振荡器和陶瓷振荡器的连接示例如图 6.13-1 所示。

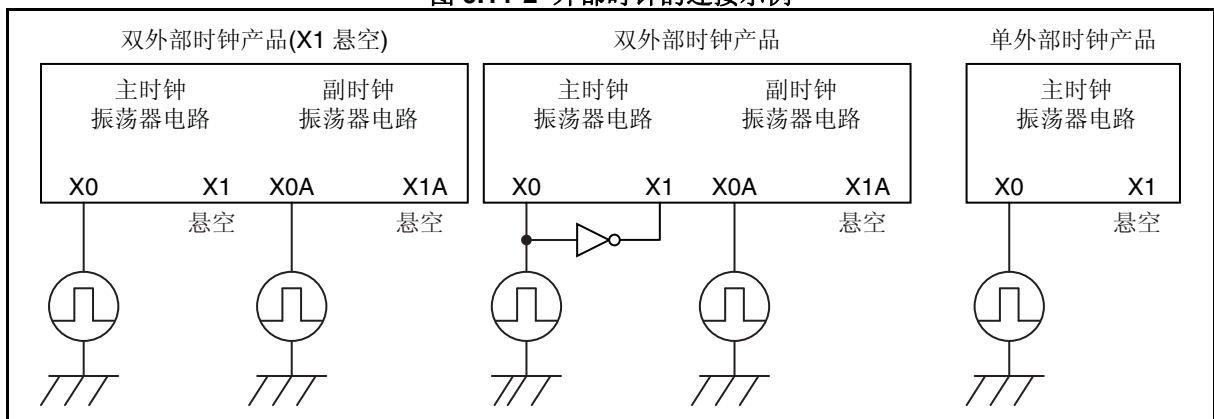
图 6.11-1 晶体振荡器和陶瓷振荡器的连接示例



● 使用外部时钟时

如图 6.11-2 所示，连接外部时钟至 X0 引脚而悬空 X1 引脚或向 X1 引脚提供 X0 的反相时钟（参考该系列的“数据手册”）。从外部时钟向副时钟提供时钟信号时，连接外部时钟至 X0A 引脚而悬空 X1A 引脚。

图 6.11-2 外部时钟的连接示例



6.12 预分频器的概要

预分频器使用从机器时钟 (MCLK) 和时基定时器输出的计数时钟生成供给至各外设功能的计数时钟源。

■ 预分频器

预分频器通过从 CPU 运行的机器时钟 (MCLK) 和时基定时器输出的计数时钟 ($F_{CH}/2^7$, $F_{CH}/2^8$, $F_{CRH}/2^6$ 或 $F_{CRH}/2^7$) 生成供给至各外设功能的计数时钟源。计数时钟源是预分频器的分频时钟或缓冲时钟。下面所列的外设功能使用预分频器的分频时钟作为计数时钟源。

预分频器中没有控制寄存器，通过机器时钟 (MCLK) 和时基定时器的计数时钟 ($F_{CH}/2^7$, $F_{CH}/2^8$, $F_{CRH}/2^6$ 或 $F_{CRH}/2^7$) 保持运行。

- 8/16 位多功能定时器
- 8/10 位 A/D 转换器

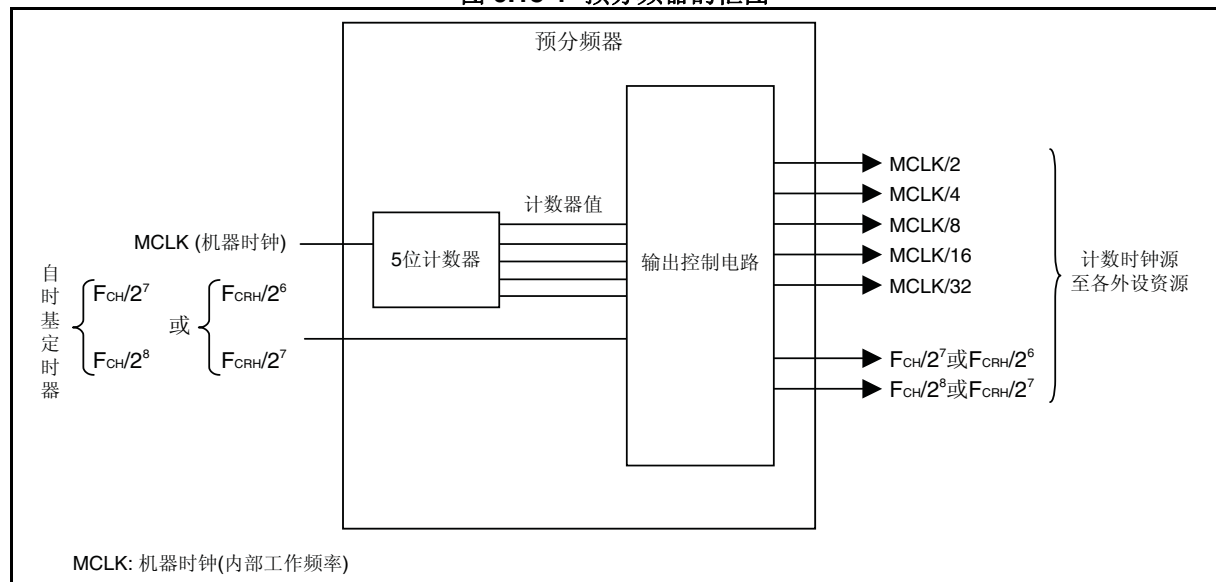
MB95560H/570H/580H 系列

6.13 预分频器的配置

图 6.13-1 是预分频器的框图。

■ 预分频器的框图

图 6.13-1 预分频器的框图



- 5 位计数器
该计数器计数机器时钟 (MCLK) 并把计数值输出到输出控制电路。
- 输出控制电路
基于 5 位计数值，该电路向各外设功能提供 2/4/8/16/32 分频机器时钟 (MCLK) 所生成的时钟。另外，该电路缓冲时基定时器 ($F_{CH}/2^7$, $F_{CH}/2^8$, $F_{CRH}/2^6$ 或 $F_{CRH}/2^7$) 的时钟并把它提供给外设功能。

■ 输入时钟

预分频器使用机器时钟或时基定时器的输出时钟作为输入时钟。

■ 输出时钟

预分频器向 8/16 位多功能定时器、8/10 位 A/D 转换器提供时钟。

6.14 预分频器的操作说明

预分频器生成提供给各外设功能的计数时钟源。

■ 预分频器的操作

预分频器自机器时钟 (MCLK) 的分频时钟和时基定时器 ($F_{CH}/2^7$, $F_{CH}/2^8$, $F_{CRH}/2^6$ 或 $F_{CRH}/2^7$) 的缓冲信号生成计数时钟源, 然后供给到各外设功能。机器时钟和时基定时器供给时钟期间, 预分频器保持运行。

预分频器生成的计数时钟源如表 6.14-1 和表 6.14-2 所示。

表 6.14-1 预分频器 (F_{CH}) 生成的计数时钟源

计数时钟源频率	频率 ($F_{CH} = 20 \text{ MHz}$, MCLK = 10 MHz)	频率 ($F_{CH} = 32 \text{ MHz}$, MCLK = 16 MHz)	频率 ($F_{CH} = 32.5 \text{ MHz}$, MCLK = 16.25 MHz)
MCLK/2	5 MHz	8 MHz	8.125 MHz
MCLK/4	2.5 MHz	4 MHz	4.0625 MHz
MCLK/8	1.25 MHz	2 MHz	2.0313 MHz
MCLK/16	0.625 MHz	1 MHz	1.0156 MHz
MCLK/32	0.3125 MHz	0.5 MHz	0.5078 MHz
$F_{CH}/2^7$	156.25 kHz	250 kHz	253.9 kHz
$F_{CH}/2^8$	78.125 kHz	125 kHz	126.95 kHz

表 6.14-2 预分频器 (F_{CRH}) 生成的计数时钟源

计数时钟源频率	频率 ($F_{CRH} = 1 \text{ MHz}$, MCLK = 1 MHz)	频率 ($F_{CRH} = 8 \text{ MHz}$, MCLK = 8 MHz)	频率 ($F_{CRH} = 10 \text{ MHz}$, MCLK = 10 MHz)	频率 ($F_{CRH} = 12.5 \text{ MHz}$, MCLK = 12.5 MHz)
MCLK/2	500 kHz	4 MHz	5 MHz	6.25 MHz
MCLK/4	250 kHz	2 MHz	2.5 MHz	3.125 MHz
MCLK/8	125 kHz	1 MHz	1.25 MHz	1.5625 MHz
MCLK/16	62.5 kHz	0.5 MHz	0.625 MHz	0.78125 MHz
MCLK/32	31.25 kHz	0.25 MHz	0.3125 MHz	0.390625 MHz
$F_{CRH}/2^6$	15.625 kHz	125 kHz	156.25 kHz	195.3125 kHz
$F_{CRH}/2^7$	7.8125 kHz	62.5 kHz	78.125 kHz	97.65625 kHz

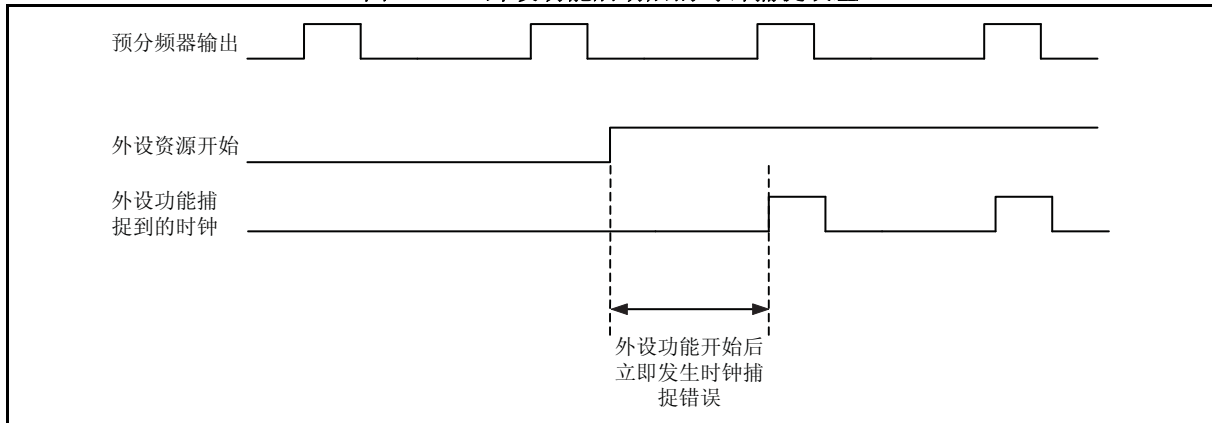
MB95560H/570H/580H 系列

6.15 预分频器的使用注意事项

本节介绍预分频器的使用注意事项。

预分频器通过机器时钟和时基定时器生成的时钟运行并在这些时钟供给期间正常工作。因此，各外设功能启动后的操作中，根据预分频器的输出值不同，最大发生相当于外设功能端所获取时钟源的 1 个周期的误差。

图 6.15-1 外设功能启动后的时钟捕捉误差



预分频器计数值影响以下外设功能：

- 8/16 位多功能定时器
- 8/10 位 A/D 转换器

第7章

复位

本章介绍复位操作。

- 7.1 复位操作
- 7.2 复位源寄存器 (RSRR)
- 7.3 复位时的注意事项

7.1 复位操作

复位源发生时，CPU 立即停止当前处理并进入复位解除等待状态。解除复位后，CPU 从闪存读取模式数据（取模）和复位向量。上电时 / 器件从副时钟模式、副 CR 时钟模式或停止模式解除复位时，CPU 在振荡稳定等待时间结束后执行取模。

■ 复位源

复位源分为以下四种。

表 7.1-1 复位源一览

复位源	复位条件
外部复位	输入 "L" 电平至外部复位引脚。
软件复位	待机控制寄存器的软件复位位 (STBC:SRST) 置 "1"。
监视复位	监视定时器溢出。
上电复位 / 低压检测复位	上电 / 电源电压低于检出电压。(选项)

● 外部复位

如果向外部复位引脚 ($\overline{\text{RST}}$) 输入 "L" 电平，则外部复位发生。

通过内部噪声滤波器接收外部输入复位信号（和微控制器的工作时钟异步），然后产生内部复位信号（和机器时钟同步）以初始化内部电路。因此，微控制器的工作时钟对内部电路的初始化相当重要。对于需要外部时钟的操作，必须输入外部时钟信号。然而，外部引脚（包括 I/O 口和外设功能）异步复位。另外，外部复位输入有标准的脉宽值。如果该值低于标准值，则可能不接受复位信号。

该系列的数据手册中列有标准值。设计符合标准值的外部复位电路。

● 软件复位

待机控制寄存器的软件复位位 (STBC:SRST) 置 "1" 可产生软件复位。

● 监视复位

监视定时器启动后，如在预定期间未清零监视定时器，则发生监视复位。

● 上电复位 / 低压检测复位 (选项)

上电时，发生上电复位。

低压检测复位电路仅安装在 MB95F562K/F563K/F564K/F572K/F573K/F574K/F582K/F583K/F584K。

如果电源电压低于预定水平，则低压检测复位电路发生复位。

低压检测复位的逻辑功能完全等同于上电复位的逻辑功能。本硬件手册中记载的有关上电复位的所有信息全部适用于低压检测复位。

关于低压检测复位的详细信息，参考 "第 18 章 低压检测复位电路"。

MB95560H/570H/580H 系列

■ 复位时间

软件复位或监视复位时，复位时间共包含 3 个机器时钟周期：复位前所选机器时钟频率的 1 个机器时钟周期、复位后初始机器时钟频率（主时钟频率的 1/32）的 2 个机器时钟周期。然而，通过 RAM 访问期间抑制复位发生的 RAM 访问保护功能，复位时间可能以复位前所选频率的机器时钟周期为单位进行延长。另外，主时钟振荡稳定待机模式时，复位时间进一步延长振荡稳定等待时间的长度。外部复位和复位也受 RAM 访问保护功能和主时钟振荡稳定等待时间的影响。

上电复位和低压检测复位时，振荡稳定等待时间期间，复位状态继续。

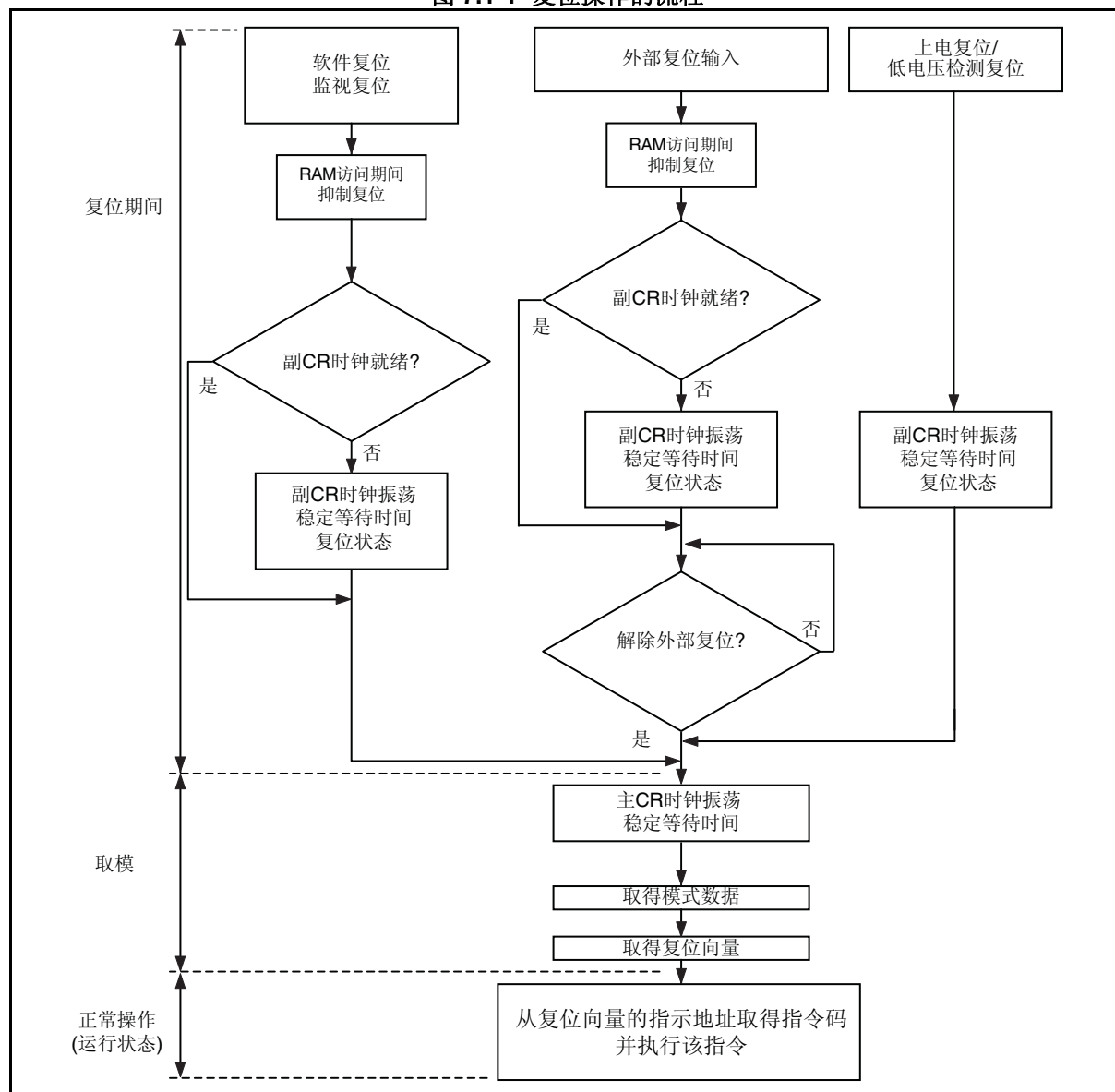
■ 复位输出

使能复位输入功能且使能复位输出功能时， $\overline{\text{RST}}$ 引脚在复位过程中输出 "L" 电平。然而，外部复位时，复位引脚不具备输出 "L" 电平的功能。

关于复位输入功能和复位输出功能的设定，参考"第23章 时钟和复位系统设定控制器"。

■ 复位操作的概要

图 7.1-1 复位操作的流程



任何复位时，CPU 均在主 CR 时钟振荡稳定等待时间结束后执行取模。

■ RAM 内容相关的复位影响

复位发生时，CPU 中止当前执行的指令操作并进入复位状态。然而，执行 RAM 访问期间，为保护 RAM 访问，RAM 访问结束后，产生内部复位信号（和机器时钟同步）。写入双字节数据时，该功能可防止复位妨碍字数据的写操作。

■ 复位期间的引脚状态

一旦发生复位，则复位解除后和软件设定 I/O 口或外设功能引脚前，该 I/O 口和外设功能引脚保持高阻状态。

注：

复位期间，连接上拉电阻器至高阻状态下的引脚以防止器件发生故障。

关于复位期间的全部引脚状态，参考"附录 D MB95560H/570H/580H 系列的引脚状态"。

MB95560H/570H/580H 系列

7.2 复位源寄存器 (RSRR)

复位源寄存器指示复位发生时的来源。

■ 复位源寄存器 (RSRR) 的配置

图 7.2-1 复位源寄存器 (RSRR) 的配置

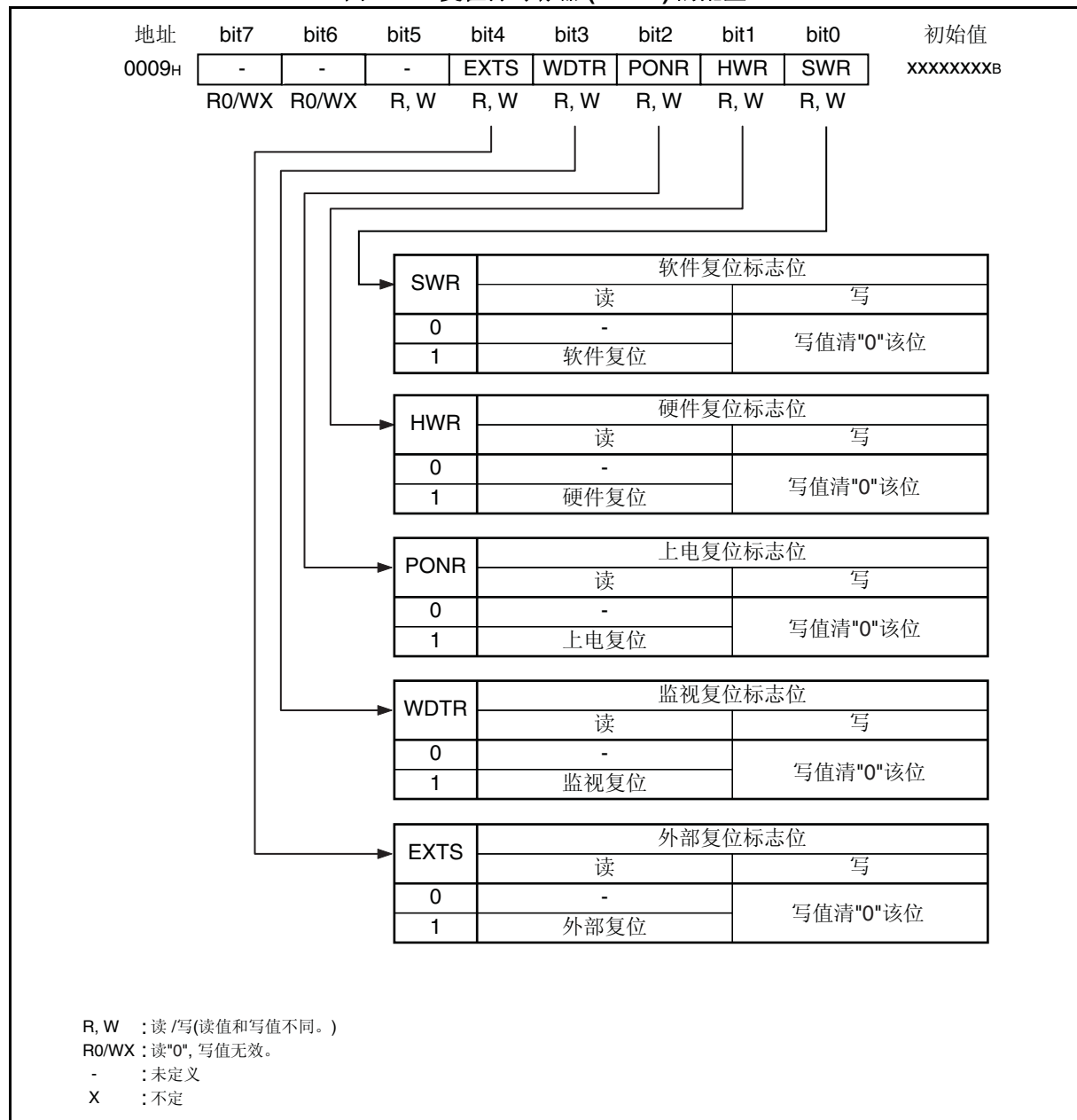


表 7.2-1 复位源寄存器 (RSRR) 的位功能

位名称		功能描述
bit7 ~ bit5	未定义位	该位置 "1" 指示已经发生外部复位。 任何其它复位发生时，该位保持该复位发生前的值。 • 对该位读值或写值 (0, 1) 清 "0" 该位。
bit4	EXTS: 外部复位标志位	该位置 "1" 指示已经发生外部复位。 任何其它复位发生时，该位保持该复位发生前的值。 • 对该位读值或写值 (0, 1) 清 "0" 该位。
bit3	WDTR: 监视复位标志位	该位置 "1" 指示已经发生监视复位。 任何其它复位发生时，该位保持该复位发生前的值。 • 对该位读值或写值 (0, 1) 清 "0" 该位。
bit2	PONR: 上电复位标志位	该位置 "1" 指示已经发生上电复位或低压检测复位 (选项)。 任何其它复位发生时，该位保持该复位发生前的值。 • 低压检测复位功能仅限 MB95F562K/F563K/F564K/F572K/F573K/F574K/F582K/ F583K/F584K 的产品。 • 对该位读值或写值 (0, 1) 清 "0" 该位。
bit1	HWR: 硬件复位标志位	该位置 "1" 指示已经发生软件复位以外的复位。因此，当 bit2 ~ bit4 中的任何位置 "1" 时，该位也会置 "1"。 软件复位发生时，该位保持该复位发生前的值。 • 对该位读值或写值 (0, 1) 清 "0" 该位。
bit0	SWR: 软件复位标志位	该位置 "1" 指示已经发生软件复位。 硬件复位 (外部复位、监视复位、上电复位、低压检测复位) 发生时，该位保持该复位发生前的值。 • 对该位读值、写值 (0, 1) 或上电复位清 "0" 该位。

注：

一旦读出复位源寄存器，其内容随之清除。因此，使用复位源寄存器用于运算时，应提前将寄存器的内容保存到 RAM。

MB95560H/570H/580H 系列

■ 复位源寄存器 (RSRR) 的状态 (RSRR)

表 7.2-2 复位源寄存器的状态

复位源	—	—	—	EXTS	WDTR	PONR	HWR	SWR
上电复位 / 低压检测复位 (选项)	—	—	—	×	×	1	1	0
软件复位	—	—	—	△	△	△	△	1
监视复位	—	—	—	△	1	△	1	△
外部复位	—	—	—	1	△	△	1	△

1: 标志设置

△: 保持之前状态

×: 不定

EXTS: 该位置 "1" 表示已发生外部复位。

WDTR: 该位置 "1" 表示已发生监视复位。

PONR: 该位置 "1" 表示已发生上电复位或低压检测复位 (选项)。

HWR: 该位置 "1" 表示已经发生以下一种复位: 外部复位、监视复位、上电复位或低压检测复位 (选项)。

SWR: 该位置 "1" 表示已发生软件复位。

7.3 复位时的注意事项

本节说明复位时的注意事项。

■ 复位时的注意事项

● 关于复位源引起的寄存器和位的初始化

某些寄存器和位并不因复位源而复位。

- 复位源类型决定复位源寄存器 (RSRR) 中的哪个位被初始化。
- 时钟控制模块的振荡稳定等待时间设置寄存器 (WATR) 仅在上电复位时被初始化。

第 8 章

中断

本章介绍中断。

8.1 中断

8.1 中断

本节介绍中断。

■ 中断的概要

New 8FX 家族产品有 24 条对应外设功能的中断请求输入，均可单独设置中断级。

外设功能发出中断请求时，中断请求输出至中断控制器。中断控制器检查中断请求的中断级并将中断发生信号通知 CPU。CPU 根据中断接受状态处理相应中断。器件因中断请求而解除待机模式并恢复执行指令。

■ 外设功能的中断请求

各外设功能的中断请求如表 8.1-1 所示。CPU 接收中断请求时，将对应中断请求的中断向量地址作为分支目的地址转移至中断服务程序。

关于中断处理中各中断请求的优先级，可通过中断级设置寄存器 (ILR0 ~ ILR5) 将其设定为四个中断级之一。

中断服务程序处理中断时，如果发出同级或该级以下的中断请求，则需等到当前中断处理程序完成后，再处理该中断。另外，如果同时发出多个同级的中断请求，则优先处理 IRQ00。

MB95560H/570H/580H 系列

表 8.1-1 中断请求和中断向量

中断请求	向量表地址		中断级设置寄存器中的位名称	同级中断请求的优先顺序 (同时发生时)
	高位	低位		
IRQ00	FFFA _H	FFFB _H	L00 [1:0]	<div style="text-align: center;"> 最高  最低 </div>
IRQ01	FFF8 _H	FFF9 _H	L01 [1:0]	
IRQ02	FFF6 _H	FFF7 _H	L02 [1:0]	
IRQ03	FFF4 _H	FFF5 _H	L03 [1:0]	
IRQ04	FFF2 _H	FFF3 _H	L04 [1:0]	
IRQ05	FFF0 _H	FFF1 _H	L05 [1:0]	
IRQ06	FFEE _H	FFEF _H	L06 [1:0]	
IRQ07	FFEC _H	FFED _H	L07 [1:0]	
IRQ08	FFEA _H	FFEB _H	L08 [1:0]	
IRQ09	FFE8 _H	FFE9 _H	L09 [1:0]	
IRQ10	FFE6 _H	FFE7 _H	L10 [1:0]	
IRQ11	FFE4 _H	FFE5 _H	L11 [1:0]	
IRQ12	FFE2 _H	FFE3 _H	L12 [1:0]	
IRQ13	FFE0 _H	FFE1 _H	L13 [1:0]	
IRQ14	FFDE _H	FFDF _H	L14 [1:0]	
IRQ15	FFDC _H	FFDD _H	L15 [1:0]	
IRQ16	FFDA _H	FFDB _H	L16 [1:0]	
IRQ17	FFD8 _H	FFD9 _H	L17 [1:0]	
IRQ18	FFD6 _H	FFD7 _H	L18 [1:0]	
IRQ19	FFD4 _H	FFD5 _H	L19 [1:0]	
IRQ20	FFD2 _H	FFD3 _H	L20 [1:0]	
IRQ21	FFD0 _H	FFD1 _H	L21 [1:0]	
IRQ22	FFCE _H	FFCF _H	L22 [1:0]	
IRQ23	FFCC _H	FFCD _H	L23 [1:0]	

关于中断源的详细信息，参考 "附录 B 中断源一览表"。

8.1.1 中断级设置寄存器 (ILR0 ~ ILR5)

中断级设置寄存器 (ILR0 ~ ILR5) 包含分配到各外设功能中断请求的 24 组 2 位数据。每组 2 位数据 (中断级设置位) 用于设定中断请求的中断级。

■ 中断级设置寄存器 (ILR0 ~ ILR5) 的配置

图 8.1-1 中断级设置寄存器的配置

寄存器	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
ILR0	00079H	L03[1:0]		L02[1:0]		L01[1:0]		L00[1:0]		R/W 11111111B
ILR1	0007AH	L07[1:0]		L06[1:0]		L05[1:0]		L04[1:0]		R/W 11111111B
ILR2	0007BH	L11[1:0]		L10[1:0]		L09[1:0]		L08[1:0]		R/W 11111111B
ILR3	0007CH	L15[1:0]		L14[1:0]		L13[1:0]		L12[1:0]		R/W 11111111B
ILR4	0007DH	L19[1:0]		L18[1:0]		L17[1:0]		L16[1:0]		R/W 11111111B
ILR5	0007EH	L23[1:0]		L22[1:0]		L21[1:0]		L20[1:0]		R/W 11111111B


中断级设置寄存器为各中断请求分配 1 组 2 位数据。这些寄存器内的中断级设置位的值表示中断处理时中断请求的优先级 (中断级 0 ~ 3)。

比较中断级设置位和状态码寄存器的中断级位 (CCR:IL1,IL0)。

如果中断请求的中断级为 3, 则 CPU 不处理该中断请求。

中断级设置位和中断级的对应关系如表 8.1-2 所示。

表 8.1-2 中断级设置位和中断级的对应关系

LXX[1:0]	中断级	优先级
00	0	最高
01	1	
10	2	
11	3	
		最低 (无中断)

XX:00 ~ 23 中断请求号

主程序运行期间, 状态码寄存器的中断级位 (CCR:IL1,IL0) 通常为 "11B"。

MB95560H/570H/580H 系列

8.1.2 中断处理

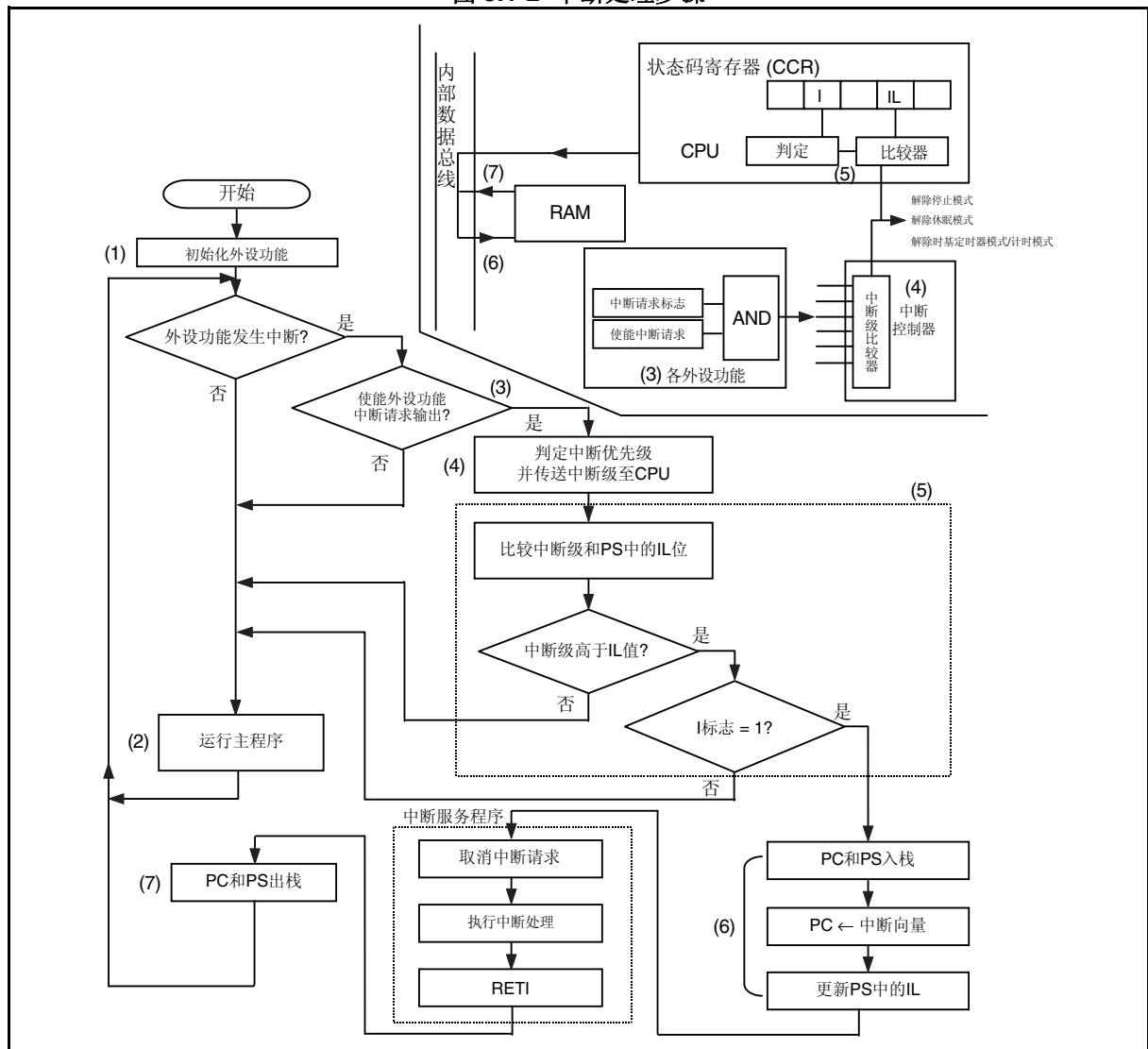
外设功能发出中断请求时，中断控制器将中断请求的中断级通知 CPU。CPU 准备接受中断时，会暂时中止当前执行的程序而执行中断服务程序。

■ 中断处理

以下是处理中断时的具体步骤：外设功能中断源的发生、主程序的执行、中断请求标志位的设置、中断请求使能位的判断、中断级 (ILR0 ~ ILR5 和 CCR:IL1,IL0) 的判断，同时发生同级中断请求的判断、中断使能标志 (CCR:I) 的判断。

中断处理步骤如图 8.1-2 所示。

图 8.1-2 中断处理步骤



- (1) 复位后，立即禁止全部中断请求。通过外设功能初始化程序来初始化发生中断的各外设功能，启动这些外设功能前，先在各中断级设置寄存器 (ILR0 ~ ILR5) 内设定中断级。中断级可设置为 0、1、2 或 3。中断级 0 具有最高优先权，中断级 1 次之，若向外设功能分配中断级 3，则不处理该外设功能的中断请求。
- (2) 执行主程序 (或中断嵌套时的中断服务程序)。
- (3) 外设功能中产生中断源时，该外设功能的中断请求标志位置 "1"。倘若该外设功能的中断请求使能位已设为使能中断的值，则该外设功能的中断请求输入到中断控制器。
- (4) 中断控制器始终监控各外设功能的中断请求，并把当前中断级中具有最高优先权的中断请求通知 CPU。如果存在同级中断请求，则在中断控制器中比较其优先顺序。
- (5) 如果接收的中断级高于状态码寄存器内中断级位 (CCR:IL1, IL0) 的设定级别 (较小的中断级号)，则 CPU 检查中断使能标志 (CCR:I) 的内容，假若使能中断 (CCR:I = 1)，则接受中断。
- (6) CPU 将程序计数器 (PC) 和程序状态 (PS) 寄存器的内容压入堆栈，从相应向量表地址中获取中断服务程序的起始地址，并将状态码寄存器内中断级位 (CCR:IL1, IL0) 的值修改为所接收中断级的值，然后，开始执行中断服务程序。
- (7) 最后，CPU 使用 RETI 指令将程序计数器 (PC) 和程序状态 (PS) 寄存器的值弹出堆栈，并从中断前执行指令的下一条指令开始处理。

注：

接受中断请求后，外设功能的中断请求标志位不会自动清 "0"，因此该位必须通过中断服务程序中的程序 (向中断请求标志位写 "0") 清 "0"。

器件因中断而退出低功耗模式(待机模式)。参考"6.10 低功耗模式(待机模式)时的操作"。

MB95560H/570H/580H 系列

8.1.3 中断嵌套

对于外设功能的多个中断请求，可在中断级设置寄存器 (ILR0 ~ ILR5) 中设置不同的中断级以处理中断嵌套。

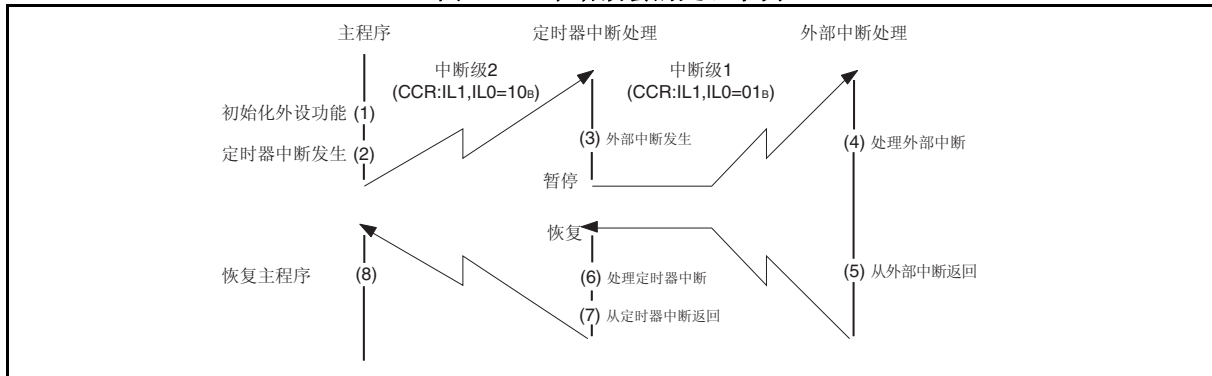
■ 中断嵌套

中断服务程序执行期间，如果发出具有更高优先权的中断级中断请求，则 CPU 中止当前的中断处理以接受更高优先权的中断请求。中断级可设定为 0 ~ 3。如果中断请求的中断级设为 3，则 CPU 不处理该中断请求。

[示例：中断嵌套]

作为中断嵌套处理示例，假设外部中断的优先级高于定时器中断，分别对定时器中断和外部中断设定中断级 2 和 1。这种设置状态下，如果定时器中断处理期间发生外部中断，则中断处理过程如图 8.1-3 所示。

图 8.1-3 中断嵌套的处理示例



- 处理定时器中断期间，状态码寄存器的中断级位 (CCR:IL1, IL0) 和对应定时器中断 (示例中为中断级 2) 的中断级设置寄存器 (ILR0 ~ ILR5) 保持相同的值。若发出具有更高优先权的中断级 (示例中为中断级 1) 的中断请求，则优先处理具有更高优先权的中断请求。
- 处理定时器中断期间，为暂时禁止中断嵌套处理，需将状态码寄存器的中断使能标志 (CCR:I) 清 "0" 或将中断级位 (CCR:IL1, IL0) 设为 "00_B" 以禁止中断。
- 中断处理完成后，若执行中断返回指令 (RETI)，则程序计数器 (PC) 和程序状态 (PS) 寄存器的值弹出堆栈，CPU 恢复中止的程序处理。另外，程序状态 (PS) 寄存器的值恢复后，状态码寄存器 (CCR) 的值也恢复到中断前的值。

8.1.4 中断处理时间

中断请求发出后，CPU 需要等待中断处理时间 (自中断请求发生到当前执行指令完成这段时间) 和中断执行时间 (中断处理的准备时间) 结束方可运行中断服务程序。这段时间最长需要 26 个机器时钟周期。

■ 中断处理时间

中断请求发生后，CPU 需要等待中断请求采样等待时间和中断执行时间结束方可运行中断服务程序。

● 中断请求采样等待时间

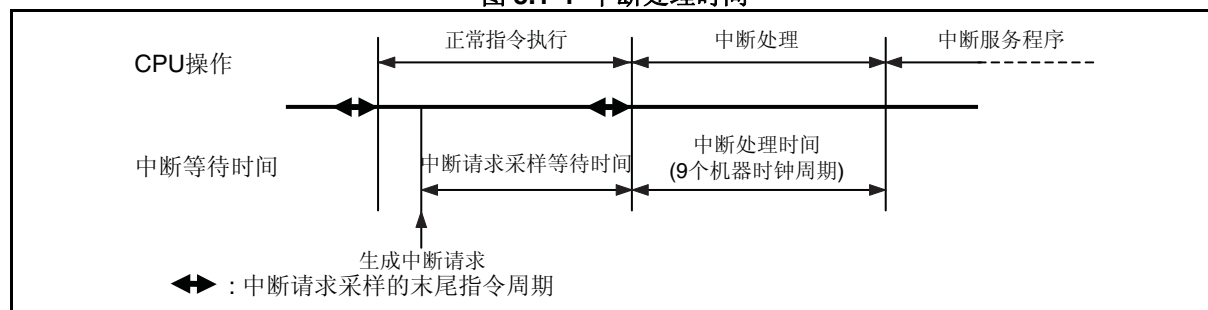
在各指令的最后一个周期，CPU 通过采样中断请求判断中断请求是否已经发生。因此，CPU 执行指令时无法识别中断请求。CPU 开始执行需求最长指令周期 (17 个指令周期) 的 DIVU 指令后，立即发出中断请求，此时采样等待时间达到最大值。

● 中断执行时间

接受中断后，CPU 需要 9 个机器时钟周期执行下列中断处理设置：

- 将程序计数器 (PC) 和程序状态 (PS) 寄存器的值压入堆栈。
- PC 中设定中断服务程序的起始地址 (中断向量)。
- 更新程序状态 (PS) 寄存器中的中断级位 (PS:CCR:IL1, IL0)。

图 8.1-4 中断处理时间



CPU 开始执行需求最长执行周期 (17 个机器时钟周期) 的 DIVU 指令后，立刻发出中断请求，此时，中断处理时间长达 26 个机器时钟周期。

机器时钟周期的范围因时钟模式和主时钟速度变动 (传动功能) 而异。参考 "第 6 章 时钟控制器"。

MB95560H/570H/580H 系列

8.1.5 中断处理期间的堆栈操作

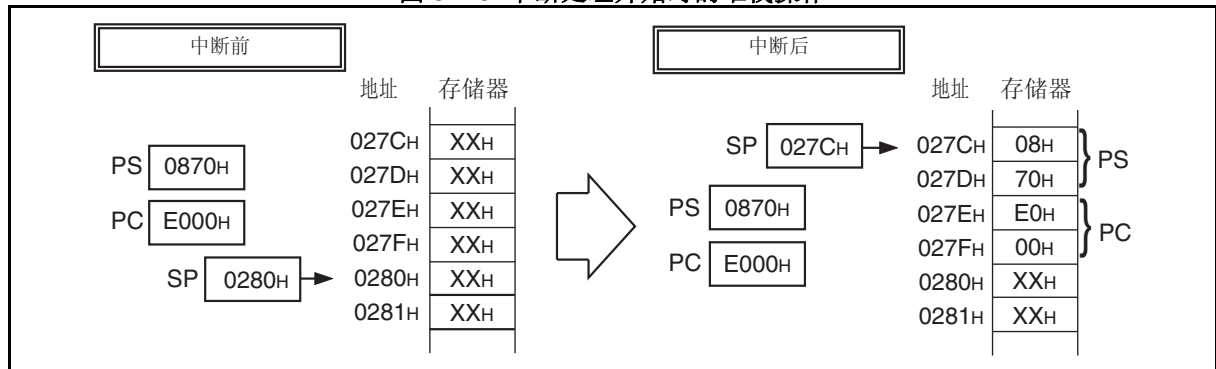
本节介绍中断处理期间寄存器内容的入栈 / 出栈方法。

■ 中断处理开始时的堆栈操作

一旦 CPU 接受中断，则自动将程序计数器 (PC) 和程序状态 (PS) 寄存器的当前值压入堆栈。

中断处理开始时的堆栈操作如图 8.1-5 所示。

图 8.1-5 中断处理开始时的堆栈操作



■ 从中断返回时的堆栈操作

中断处理结束之际，CPU 执行中断返回指令 (RETI) 时，与入栈时的顺序相反，按照程序状态 (PS) 寄存器、程序计数器 (PC) 的顺序弹出出栈。出栈后，PS 和 PC 返回到中断处理开始前的状态。

注：

累加器 (A) 和临时累加器 (T) 的值不会自动入栈，因此，需使用 PUSHW 和 POPW 指令使 A 和 T 值入栈 / 出栈。

8.1.6 中断处理堆栈区

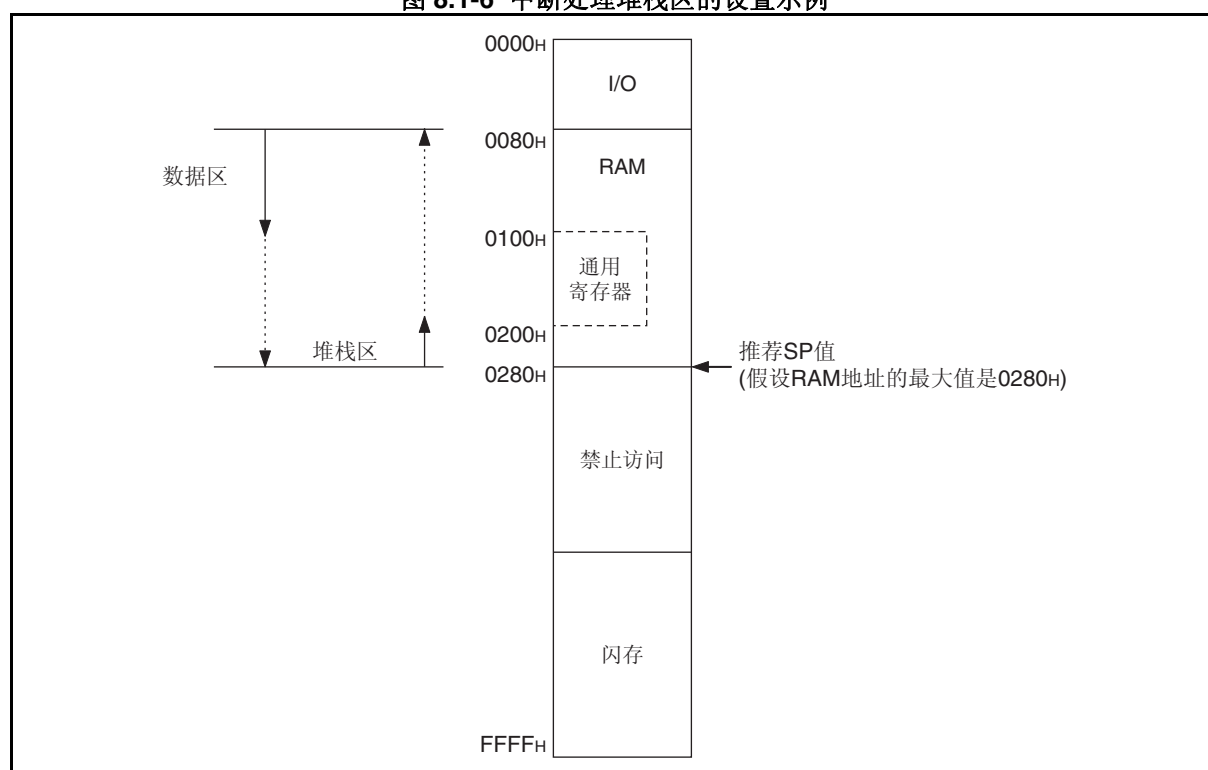
RAM 内的堆栈区用于执行中断处理。堆栈指针 (SP) 是堆栈区的起始地址。

■ 中断处理堆栈区

堆栈区用于将子程序调用(CALL)指令或向量调用(CALLV)指令执行时的程序计数器(PC)入栈 / 出栈，通过 PUSHW 和 POPW 指令临时将寄存器入栈 / 出栈。

- 堆栈区和数据区都位于 RAM 中。
 - 初始化堆栈指针(SP)以使其指示最大RAM地址，并从最小RAM地址开始分配数据区。
- 中断处理堆栈区的设置示例如图 8.1-6 所示。

图 8.1-6 中断处理堆栈区的设置示例



注：

通过中断、子程序调用和 PUSHW 指令等按照地址的递减顺序使用堆栈区，通过返回指令 (RETI,RET)、 POPW 指令等按照地址的递增顺序释放堆栈区。如果所用堆栈区的地址值因中断嵌套和子程序调用而递减，切勿使堆栈区覆盖含其它数据的数据区和通用寄存器区。

第 9 章

I/O 口

本章介绍 I/O 口的功能和操作。

9.1 I/O 口的概要

9.2 P0 口

9.3 P1 口

9.4 P6 口

9.5 PF 口

9.6 PG 口

9.1 I/O 口的概要

I/O 口控制通用 I/O 引脚。

■ I/O 口的概要

I/O 口使用端口数据寄存器 (PDR) 从 CPU 输出数据以及向 CPU 捕捉输入信号。另外使用端口方向寄存器 (DDR) 按需求设定相应 I/O 引脚的输入 / 输出方向。

表 9.1-1、表 9.1-2 和表 9.1-3 是各端口的寄存器一览。

表 9.1-1 端口寄存器一览 (MB95560H 系列)

寄存器名称		读 / 写	初始值
P0 口数据寄存器	PDR0	R, RM/W	00000000 _B
P0 口方向寄存器	DDR0	R/W	00000000 _B
P1 口数据寄存器	PDR1	R, RM/W	00000000 _B
P1 口方向寄存器	DDR1	R/W	00000000 _B
P6 口数据寄存器	PDR6	R, RM/W	00000000 _B
P6 口方向寄存器	DDR6	R/W	00000000 _B
PF 口数据寄存器	PDRF	R, RM/W	00000000 _B
PF 口方向寄存器	DDRF	R/W	00000000 _B
PG 口数据寄存器	PDRG	R, RM/W	00000000 _B
PG 口方向寄存器	DDRG	R/W	00000000 _B
P0 口上拉寄存器	PUL0	R/W	00000000 _B
P6 口上拉寄存器	PUL6	R/W	00000000 _B
PG 口上拉寄存器	PULG	R/W	00000000 _B
A/D 输入禁止寄存器 (低位)	AIDRL	R/W	00000000 _B

R/W : 读 / 写 (读值和写值相同。)

R, RM/W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读取写值。)

表 9.1-2 端口寄存器一览 (MB95570H 系列)

寄存器名称		读 / 写	初始值
P0 口数据寄存器	PDR0	R, RM/W	00000000 _B
P0 口方向寄存器	DDR0	R/W	00000000 _B
P1 口数据寄存器	PDR1	R, RM/W	00000000 _B
P1 口方向寄存器	DDR1	R/W	00000000 _B
PF 口数据寄存器	PDRF	R, RM/W	00000000 _B
PF 口方向寄存器	DDRF	R/W	00000000 _B
P0 口上拉寄存器	PUL0	R/W	00000000 _B
P6 口上拉寄存器	PUL6	R/W	00000000 _B
A/D 输入禁止寄存器 (低位)	AIDRL	R/W	00000000 _B

R/W : 读 / 写 (读值和写值相同。)

R, RM/W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读取写值。)

表 9.1-3 端口寄存器一览 (MB95580H 系列)

寄存器名称		读 / 写	初始值
P0 口数据寄存器	PDR0	R, RM/W	00000000 _B
P0 口方向寄存器	DDR0	R/W	00000000 _B
P1 口数据寄存器	PDR1	R, RM/W	00000000 _B
P1 口方向寄存器	DDR1	R/W	00000000 _B
PF 口数据寄存器	PDRF	R, RM/W	00000000 _B
PF 口方向寄存器	DDRF	R/W	00000000 _B
PG 口数据寄存器	PDRG	R, RM/W	00000000 _B
PG 口方向寄存器	DDRG	R/W	00000000 _B
P0 口上拉寄存器	PUL0	R/W	00000000 _B
P6 口上拉寄存器	PUL6	R/W	00000000 _B
PG 口上拉寄存器	PULG	R/W	00000000 _B
A/D 输入禁止寄存器 (低位)	AIDRL	R/W	00000000 _B

R/W : 读 / 写 (读值和写值相同。)

R, RM/W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读取写值。)

9.2 P0 口

P0 口是通用 I/O 口。

本节集中说明用作通用 I/O 口时的功能。

关于外设功能的详细说明，参考外设功能的相关章节。

■ P0 口的配置

P0 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- P0 口数据寄存器 (PDR0)
- P0 口方向寄存器 (DDR0)
- P0 口上拉寄存器 (PUL0)
- A/D 输入禁止寄存器低位 (AIDRL)

MB95560H/570H/580H 系列

■ P0 口引脚

MB95560H 系列中，P0 口包含 8 只 I/O 引脚。

MB95570H 系列中，P0 口包含 3 只 I/O 引脚。

MB95580H 系列中，P0 口包含 7 只 I/O 引脚。

表 9.2-1 ~ 表 9.2-3 是 P0 口引脚一览。

表 9.2-1 P0 口引脚 (MB95560H 系列)

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
P00/AN00	P00: 通用 I/O 口	AN00: 模拟输入	迟滞 / 模拟	CMOS	-	○
P01/AN01	P01: 通用 I/O 口	AN01: 模拟输入	迟滞 / 模拟	CMOS	-	○
P02/INT02/ AN02/SCK	P02: 通用 I/O 口	INT02: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN02: 模拟输入				
		SCK: LIN-UART 时钟 I/O				
P03/INT03/ AN03/SOT	P03: 通用 I/O 口	INT03: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN03: 模拟输入				
		SOT: LIN-UART 数据输出				
P04/INT04/ AN04/SIN/ EC0	P04: 通用 I/O 口	INT04: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN04: 模拟输入				
		SIN: LIN-UART 数据输入				
		EC0: 8/16 位多功能定时器 ch. 0 时钟输入				
P05/INT05/ AN05/TO00	P05: 通用 I/O 口	INT05: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN05: 模拟输入				
		TO00: 8/16 位多功能定时器 ch. 0 输出				
P06/INT06/ TO01	P06: 通用 I/O 口	INT06: 外部中断输入	迟滞	CMOS	-	○
		TO01: 8/16 位多功能定时器 ch. 1 输出				
P07/INT07	P07: 通用 I/O 口	INT07: 外部中断输入	迟滞	CMOS	-	○

OD: 开漏, PU: 上拉

表 9.2-2 P0 口引脚 (MB95570H 系列)

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
P04/INT04/ AN04/EC0	P04: 通用 I/O 口	INT04: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN04: 模拟输入				
		EC0: 8/16 位多功能定时器 ch. 0 时钟输入				
P05/AN05/ TO00	P05: 通用 I/O 口	AN05: 模拟输入	迟滞 / 模拟	CMOS	-	○
		TO00: 8/16 位多功能定时器 ch. 0 输出				
P06/INT06/ TO01	P06: 通用 I/O 口	INT06: 外部中断输入	迟滞	CMOS	-	○
		TO01: 8/16 位多功能定时器 ch. 1 输出				

OD: 开漏, PU: 上拉

表 9.2-3 P0 口引脚 (MB95580H 系列)

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
P01/AN01	P01: 通用 I/O 口	AN01: 模拟输入	迟滞 / 模拟	CMOS	-	○
P02/INT02/ AN02/SCK	P02: 通用 I/O 口	INT02: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN02: 模拟输入				
		SCK: LIN-UART 时钟 I/O				
P03/INT03/ AN03/SOT	P03: 通用 I/O 口	INT03: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN03: 模拟输入				
		SOT: LIN-UART 数据输出				
P04/INT04/ AN04/SIN/ EC0	P04: 通用 I/O 口	INT04: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN04: 模拟输入				
		SIN: LIN-UART 数据输入				
		EC0: 8/16 位多功能定时器 ch. 0 时钟输入				
P05/INT05/ AN05/TO00	P05: 通用 I/O 口	INT05: 外部中断输入	迟滞 / 模拟	CMOS	-	○
		AN05: 模拟输入				
		TO00: 8/16 位多功能定时器 0 ch. 0 输出				
P06/INT06/ TO01	P06: 通用 I/O 口	INT06: 外部中断输入	迟滞	CMOS	-	○
		TO01: 8/16 位多功能定时器 0 ch. 1 输出				
P07/INT07	P07: 通用 I/O 口	INT07: 外部中断输入	迟滞	CMOS	-	○

OD: 开漏, PU: 上拉

MB95560H/570H/580H 系列

■ P0 口的框图

图 9.2-1 P00 和 P01 的框图

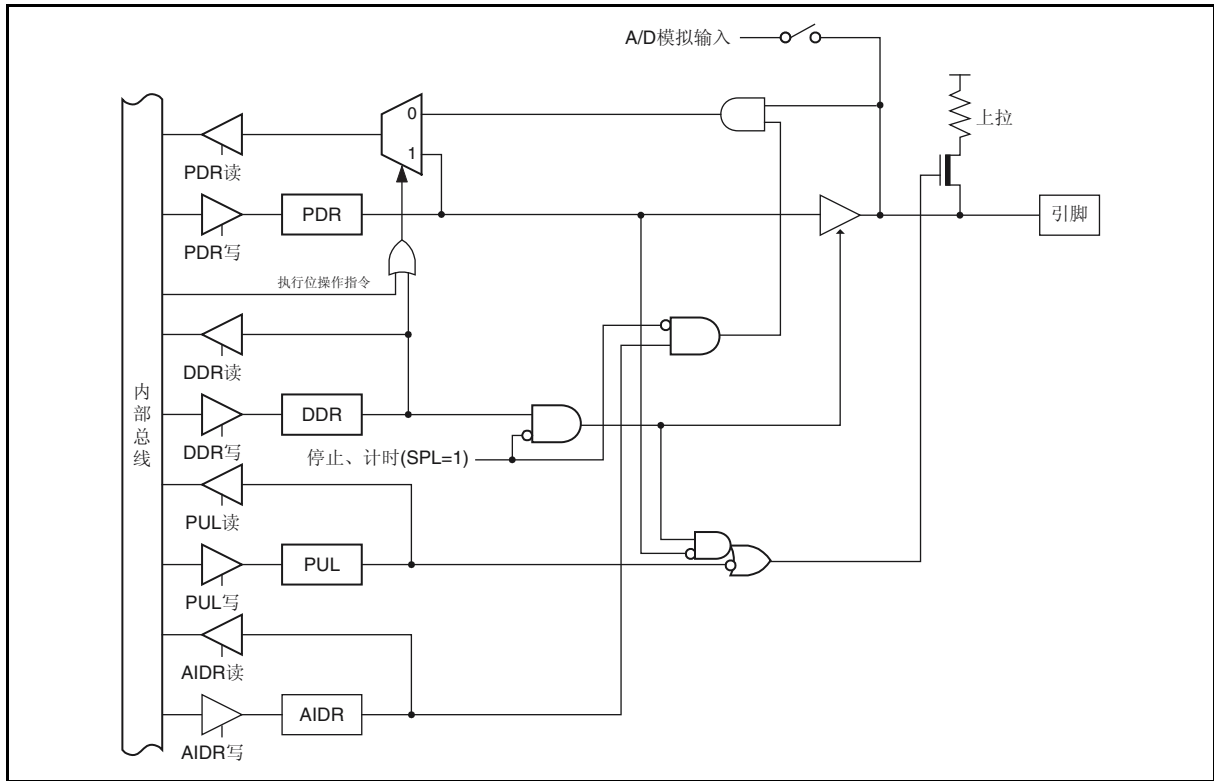


图 9.2-2 P02、P03 和 P05 的框图

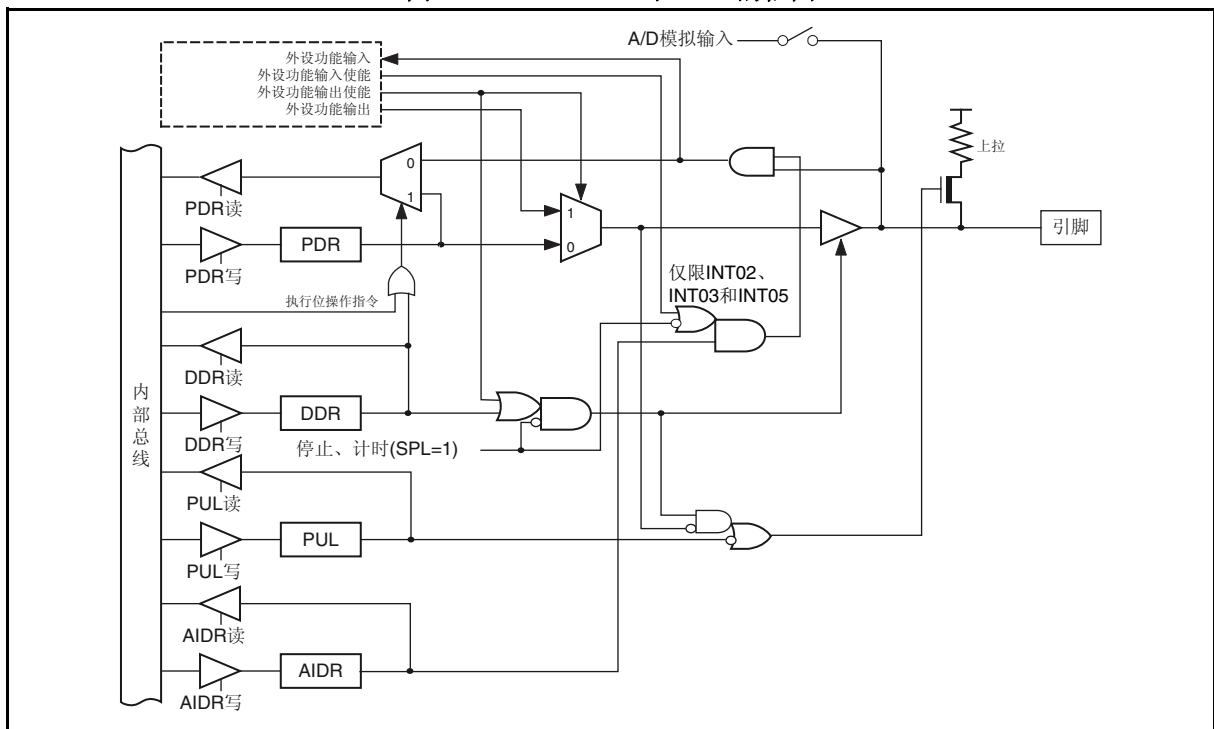


图 9.2-3 P04 的框图

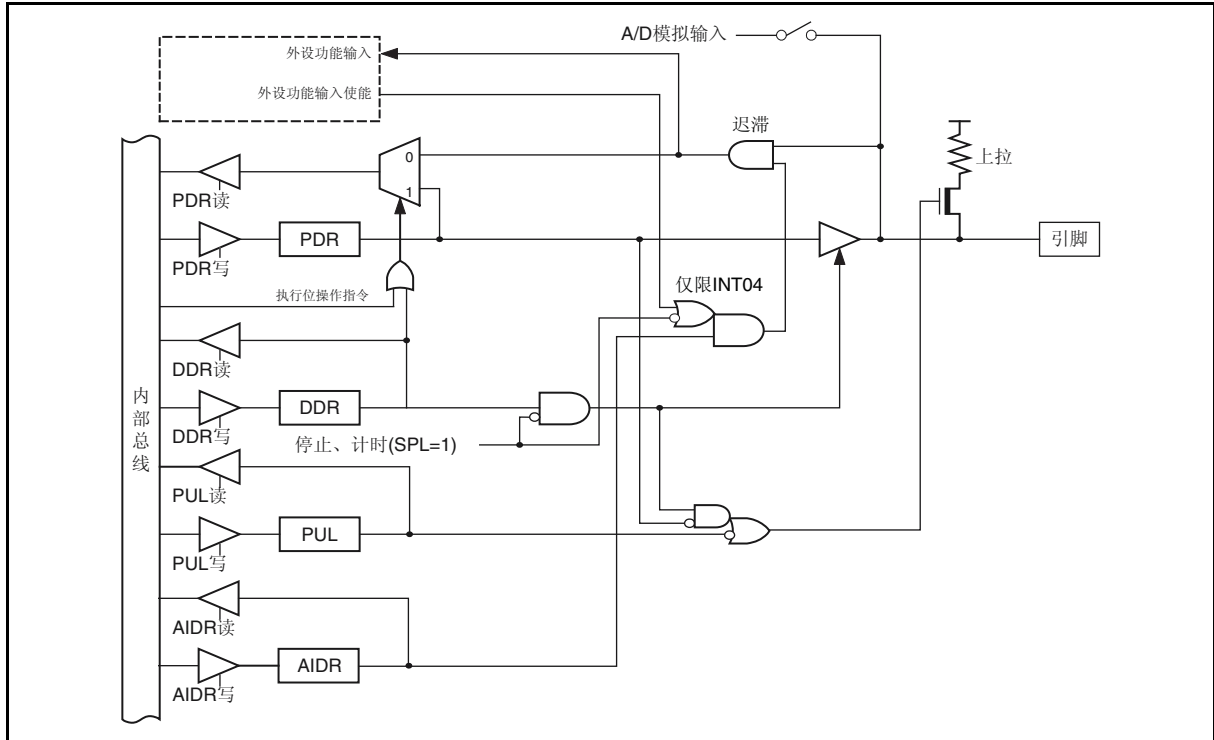


图 9.2-4 P06 的框图

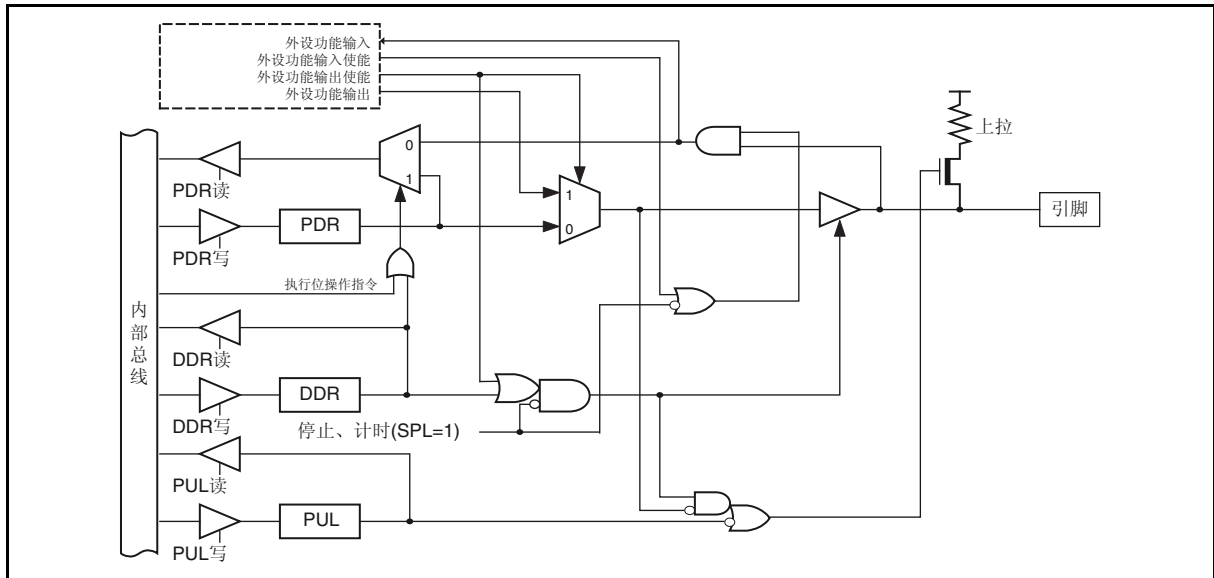
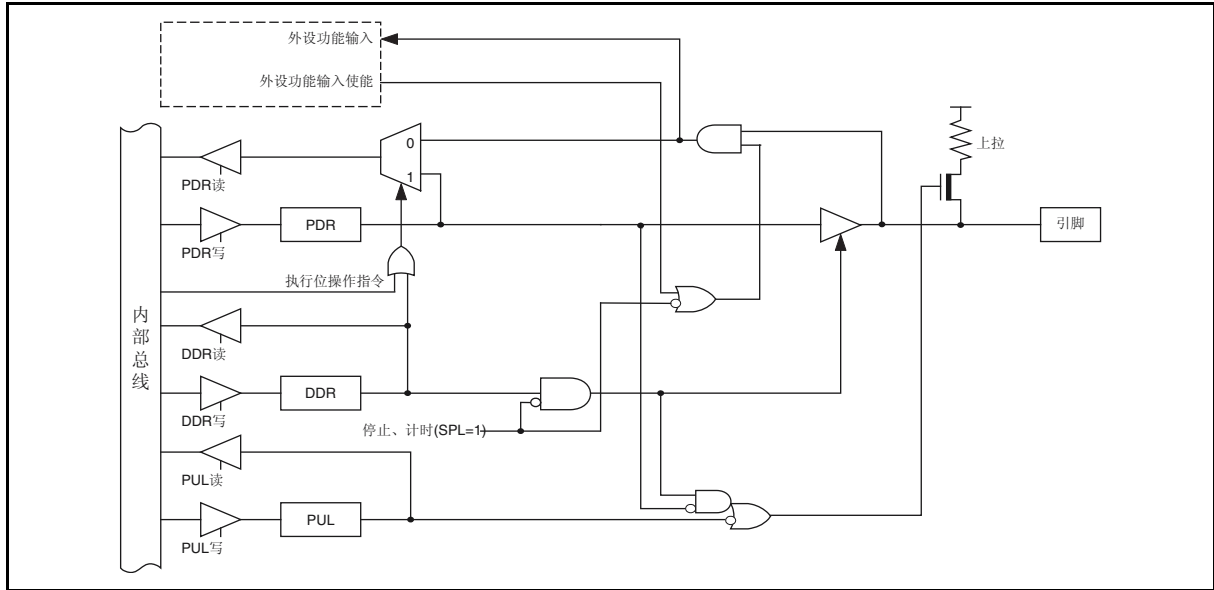


图 9.2-5 P07 的框图



9.2.1 P0 口寄存器

本节介绍 P0 口寄存器。

■ P0 口寄存器的功能

表 9.2-4 是 P0 口寄存器的功能一览。

表 9.2-4 P0 口寄存器的功能

寄存器名称	数据	读	通过读 - 修改 - 写指令读时	写
PDR0	0	引脚状态是 "L" 电平	PDR 值是 "0"	作为输出口时, 输出 "L" 电平
	1	引脚状态是 "H" 电平	PDR 值是 "1"	作为输出口时, 输出 "H" 电平
DDR0	0	端口输入使能		
	1	端口输出使能		
PUL0	0	上拉禁止		
	1	上拉使能		
AIDRL	0	模拟输入使能		
	1	端口输入使能		

表 9.2-5、表 9.2-6 和表 9.2-7 是 P0 口的引脚和各寄存器位的对应关系。

表 9.2-5 P0 口的寄存器和引脚的对应关系 (MB95560H 系列)

引脚名称	相关寄存器位和引脚的关系							
	P07	P06	P05	P04	P03	P02	P01	P00
PDR0	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
DDR0								
PUL0								
AIDRL	-	-						

表 9.2-6 P0 口的寄存器和引脚的对应关系 (MB95570H 系列)

引脚名称	相关寄存器位和引脚的关系		
	P06	P05	P04
PDR0	bit6	bit5	bit4
DDR0			
PUL0			
AIDRL	-		

MB95560H/570H/580H 系列

表 9.2-7 P0 口的寄存器和引脚的对应关系 (MB95580H 系列)

	相关寄存器位和引脚的关系						
引脚名称	P07	P06	P05	P04	P03	P02	P01
PDR0	bit7	bit6	bit5	bit4	bit3	bit2	bit1
DDR0							
PUL0							
AIDRL	-	-					

9.2.2 P0 口的操作

本节介绍 P0 口的操作。

■ P0 口的操作

● 输出口时的操作

- 如果 DDR 寄存器中的位置 "1", 则对应该位的引脚变为输出口。
- 如果引脚由其它外设功能共用, 则禁止这些外设功能的输出。
- 引脚设为输出口时, 它输出 PDR 值到外部引脚。
- 在 PDR 写入数据时, 其值存储在输出锁中, 按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 输入口时的操作

- 如果 DDR 寄存器中的位清 "0", 则对应该位的引脚变为输入口。
- 如果引脚由其它外设功能共用, 则禁止这些外设功能的输入。
- 模拟输入共用引脚作为输入口时, 需将 A/D 输入禁止寄存器低位 (AIDRL) 的对应位置 "1"。
- 在 PDR 写入数据时, 其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 外设功能输出引脚时的操作

- 如果通过设定外设功能的输出使能位使能该外设输出功能, 则对应该外设功能的引脚变为外设功能输出引脚。
- 即使使能外设功能输出, 也可从 PDR 寄存器中读出引脚值。因此, 可通过读 PDR 寄存器读出外设功能的输出值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 外设功能输入引脚时的操作

- 如需将引脚设为输入口, 则需将对应外设功能输入引脚的 DDR 寄存器中的位清 "0"。
- 使用模拟输入共用引脚作为其它外设功能输入引脚时, 和用作输入口时的操作一样, 将其设为输入口。
- 无论外设功能是否使用该引脚作为输入引脚, 读 PDR 寄存器均返回引脚值。然而, 使用读 - 修改 - 写 (RMW) 指令读 PDR 寄存器时, 返回 PDR 值。

● 复位时的操作

如果 CPU 复位, 则 DDR 寄存器中的所有位初始化为 "0" 且端口输入变为使能状态。关于模拟输入共用引脚, 由于 A/D 输入禁止寄存器低位 (AIDRL) 初始化为 "0", 因此其端口输入变为禁止状态。

MB95560H/570H/580H 系列

● 停止模式和计时模式时的操作

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且器件转换到停止模式或计时模式, 则不管 DDR 值如何, 引脚均强制进入高阻状态。为防止因输入悬空而引起泄漏, 引脚输入锁定为 "L" 电平并被切断。然而, 如果通过外部中断 (MB95560H/580H 系列时 INT07 ~ INT02, MB95570H 系列时 INT04, INT06) 使能中断输入, 则输入被使能且不被切断。
- 如果引脚状态设置位清 "0", 则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。

● 模拟输入引脚时的操作

- 模拟输入引脚对应的 DDR 寄存器中的位清 "0" 且 AIDRL 寄存器中对应该引脚的位清 "0"。
- 关于由其它外设功能共用的引脚, 禁止这些外设功能的输出。另外, PUL 寄存器的对应位清 "0"。

● 外部中断输入引脚时的操作

- 对应外部中断输入引脚的 DDR 寄存器中的位清 "0"。
- 关于由其它外设功能共用的引脚, 禁止这些外设功能的输出。
- 引脚值通常输入到外部中断电路。引脚用作中断以外的功能时, 禁止引脚相应的外部中断。

● 上拉控制寄存器的操作

若向 PUL 寄存器的位写 "1", 则上拉电阻器内接至引脚。引脚输出是 "L" 电平时, 不管 PUL 值如何, 均切断上拉电阻器。

表 9.2-8 是 P0 口的引脚状态。

表 9.2-8 P0 口的引脚状态

运行状态	正常操作 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口 / 外设功能 I/O	Hi-Z (使能上拉设置) 输入切断 (使能外部中断功能, 可输入外部中断。)	Hi-Z 输入禁止 *

SPL : 待机控制寄存器的引脚状态设置位 (STBC:SPL)

Hi-Z : 高阻

*: "输入禁止" 是指引脚附近的输入门操作处于禁止时的状态。

9.3 P1 口

P1 口是通用 I/O 口。

本节集中说明用作通用 I/O 口时的功能。

关于外设功能的详细说明，参考外设功能的相关章节。

■ P1 口的配置

P1 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- P1 口数据寄存器 (PDR1)
- P1 口方向寄存器 (DDR1)

■ P1 口引脚

P1 口包含一只 I/O 引脚。

表 9.3-1 是 P1 口引脚一览。

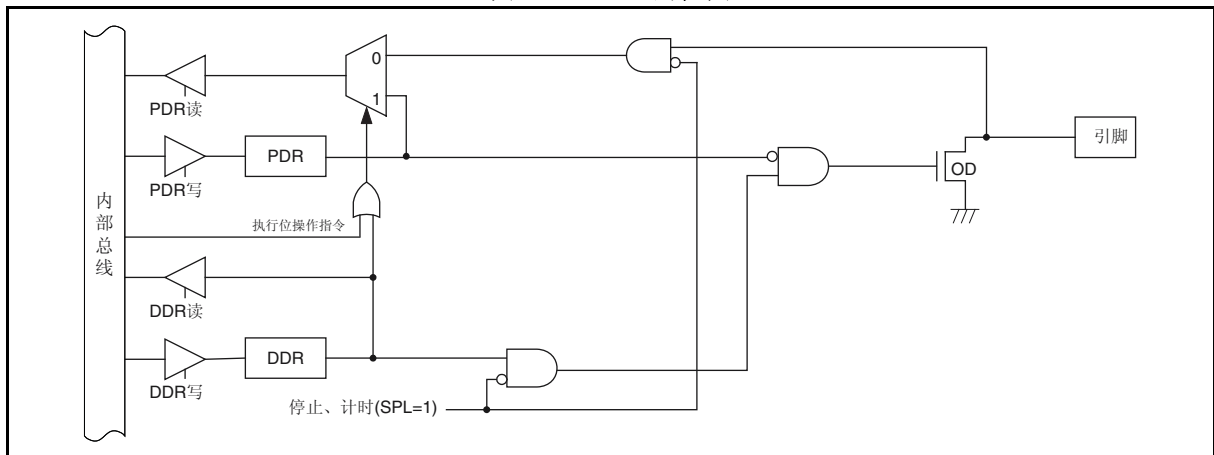
表 9.3-1 P1 口引脚

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
P12/DBG/EC0	P12: 通用 I/O	DBG: 片上调试通信引脚	迟滞	CMOS	○	-
		EC0: 8/16 位多功能定时器 ch.0 时钟输入				

OD: 开漏， PU: 上拉

■ P1 口的框图

图 9.3-1 P12 的框图



9.3.1 P1 口寄存器

本节介绍 P1 口寄存器。

■ P1 口寄存器的功能

表 9.3-2 是 P1 口寄存器的功能一览。

表 9.3-2 P1 口寄存器的功能

寄存器名称	数据	读	通过读 - 修改 - 写指令读时	写
PDR1	0	引脚状态是 "L" 电平	PDR 值是 "0"	作为输出口时, 输出 "L" 电平
	1	引脚状态是 "H" 电平	PDR 值是 "1"	作出输出口时, 输出 "H" 电平 *
DDR1	0	端口输入使能		
	1	端口输出使能		

*: 关于 N-ch 开漏引脚, 其状态应是 Hi-Z。

表 9.3-3 是 P1 口的引脚和各寄存器位的对应关系。

表 9.3-3 P1 口的寄存器和引脚的对应关系

	相关寄存器位和引脚的对应关系							
引脚名称	-	-	-	-	-	P12	-	-
PDR1	-	-	-	-	-	bit2	-	-
DDR1	-	-	-	-	-			

MB95560H/570H/580H 系列

9.3.2 P1 口的操作

本节介绍 P1 口的操作。

■ P1 口的操作

● 输出口时的操作

- 如果 DDR 寄存器中的位置 "1", 则该位的对应引脚变为输出口。
- 如果引脚由其它外设功能共用, 则禁止这些外设功能的输出。
- 引脚设为输出口时, 它输出 PDR 值到外部引脚。
- 在 PDR 写入数据时, 其值存储在输出锁中, 按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 输入口时的操作

- 如果 DDR 寄存器中的位清 "0", 则该位的对应引脚变为输入口。
- 如果引脚由其它外设功能共用, 则禁止这些外设功能的输入。
- 在 PDR 写入数据时, 其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 外设功能输出引脚时的操作

- 如果通过设定外设功能的输出使能位使能该外设输出功能, 则对应该外设功能的引脚变为外设功能输出引脚。
- 即使使能外设功能输出, 也可从 PDR 寄存器中读出引脚值。因此, 可通过读 PDR 寄存器读出外设功能的输出值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 外设功能输入引脚时的操作

- 如需将引脚设为输入口, 则需将对应外设功能输入引脚的 DDR 寄存器的位清 "0"。
- 无论外设功能是否使用该引脚用作输入引脚, 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 复位时的操作

如果 CPU 复位, DDR 寄存器中的所有位初始化为 "0" 且端口输入变为使能状态。

● 停止模式和计时模式时的操作

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且器件转换至停止模式或计时模式, 则不管 DDR 值如何, 引脚均强制进入高阻状态。为防止因输入悬空引起泄漏, 引脚输入锁定为 "L" 电平并被切断。
- 如果引脚状态设置位清 "0", 则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。

表 9.3-4 是 P1 口的引脚状态。

表 9.3-4 P1 口的引脚状态

运行状态	正常操作 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口 / 外设功能 I/O	Hi-Z 输入切断	Hi-Z 输入使能 * (无效)

SPL : 待机控制寄存器的引脚状态设置位 (STBC:SPL)

Hi-Z : 高阻

*:" 输入使能 " 是指输入功能处于使能状态。复位后建议设置内部上拉或者输出引脚。

MB95560H/570H/580H 系列

9.4 P6 口

P6 口是通用 I/O 口。

本节集中说明用作通用 I/O 口时的功能。

关于外设功能的详细信息，参考外设功能的相关章节。

该端口仅适用于 MB95560H 系列。

■ P6 口的配置

P6 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- P6 口数据寄存器 (PDR6)
- P6 口方向寄存器 (DDR6)
- P6 口上拉寄存器 (PUL6)

■ P6 口引脚

P6 口包含 3 只 I/O 引脚。

表 9.4-1 是 P6 口引脚一览。

表 9.4-1 P6 口引脚

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
P62/TO10	P62: 通用 I/O 口	TO10: 8/16 位多功能定时器 ch. 1 输出	迟滞	CMOS	-	○
P63/TO11	P63: 通用 I/O 口	TO11: 8/16 位多功能定时器 ch. 1 输出	迟滞	CMOS	-	○
P64/EC1	P64: 通用 I/O 口	EC1: 8/16 位多功能定时器 ch. 1 时钟输入	迟滞	CMOS	-	○

OD: 开漏， PU: 上拉

■ P6 口的框图

图 9.4-1 P62 和 P63 的框图

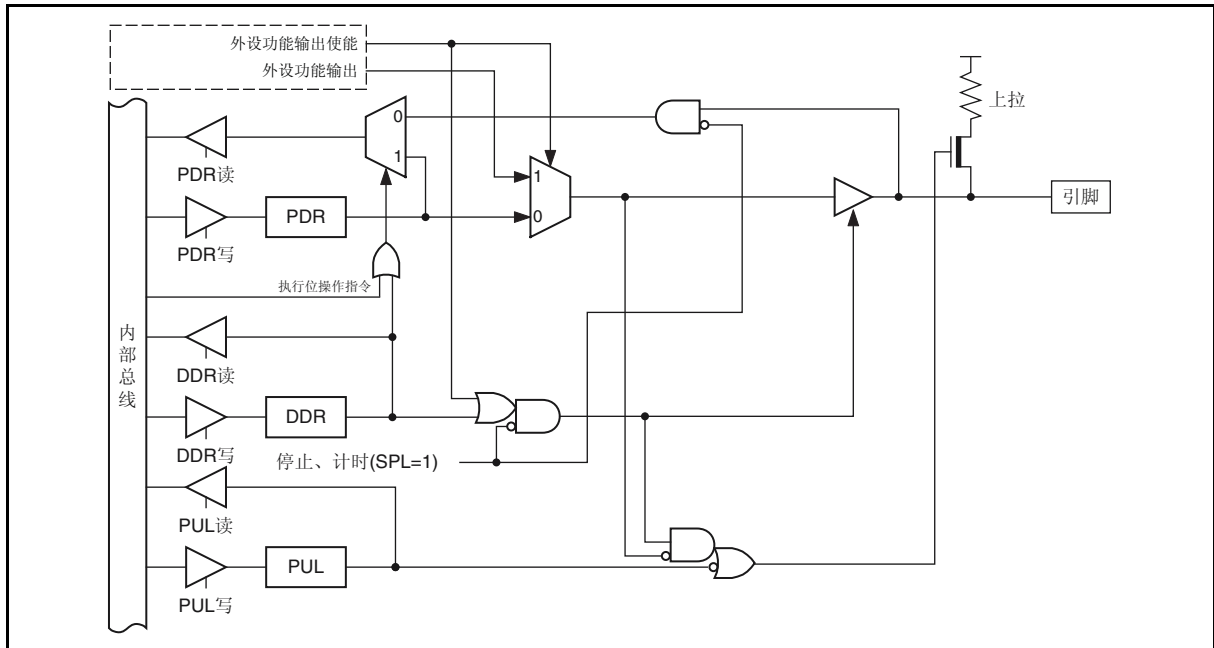
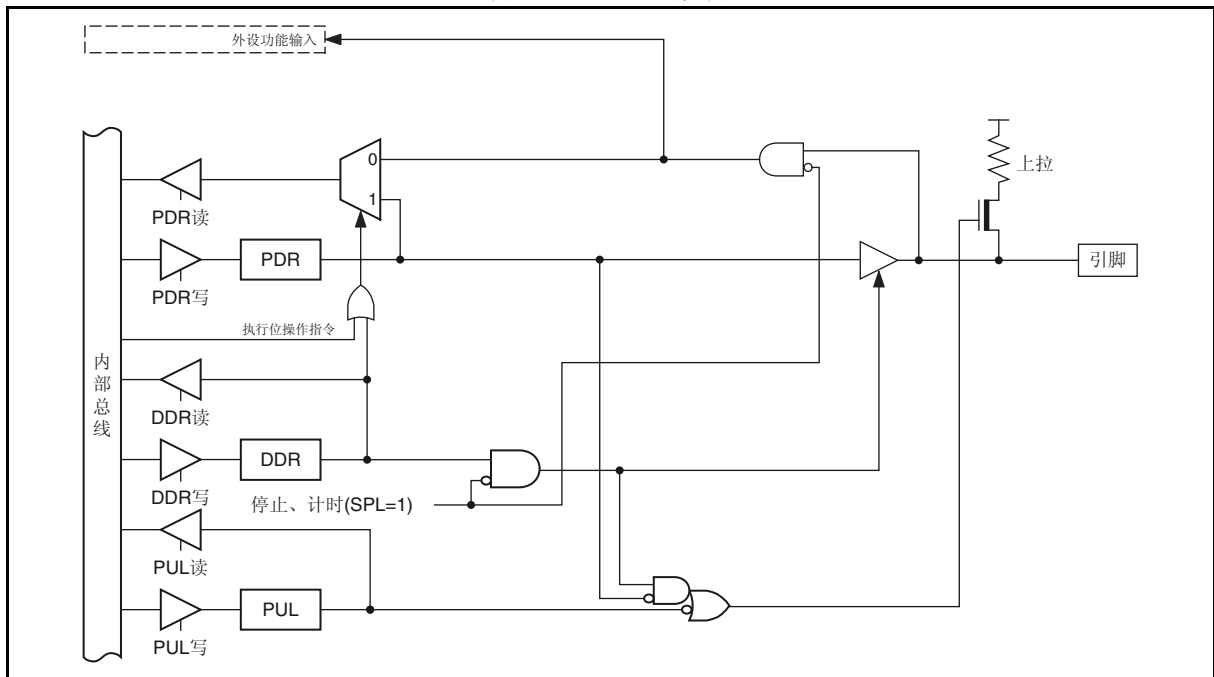


图 9.4-2 P64 的框图



MB95560H/570H/580H 系列

9.4.1 P6 口寄存器

本节介绍P6 口寄存器。

■ P6 口寄存器的功能

表 9.4-2 是 P6 口寄存器的功能一览。

表 9.4-2 P6 口寄存器的功能

寄存器名称	数据	读	通过读 - 修改 - 写指令读时	写
PDR6	0	引脚状态是 "L" 电平	PDR 值是 "0"	作为输出口时, 输出 "L" 电平
	1	引脚状态是 "H" 电平	PDR 值是 "1"	作为输出口时, 输出 "H" 电平
DDR6	0	端口输入使能		
	1	端口输出使能		
PUL6	0	上拉禁止		
	1	上拉使能		

表 9.4-3 是 P6 口的引脚和各寄存器位的对应关系。

表 9.4-3 P6 口的寄存器和引脚的对应关系

引脚名称	相关寄存器位和引脚的对应关系							
	-	-	-	P64	P63	P62	-	-
PDR6	-	-	-	bit4	bit3	bit2	-	-
DDR6	-	-	-	bit4	bit3	bit2	-	-
PUL6	-	-	-	bit4	bit3	bit2	-	-

9.4.2 P6 口的操作

本节介绍 P6 口的操作。

■ P6 口的操作

● 输出口时的操作

- 如果 DDR 寄存器中的位置 "1", 则该位对应的引脚变为输出口。
- 如果引脚由其它外设功能共用, 则禁止这些外设功能的输出。
- 引脚用作输出口时, 它将输出 PDR 值到外部引脚。
- 在 PDR 写入数据时, 其值存储在输出锁中, 按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 输入口时的操作

- 如果 DDR 寄存器中的位清 "0", 则该位对应的引脚变为输入口。
- 如果引脚由其它外设功能共用, 则禁止这些外设功能的输入。
- 在 PDR 写入数据时, 其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 外设功能输出引脚时的操作

- 如果通过设定外设功能的输出使能位使能外设输出功能, 则该外设功能的对应引脚变为外设功能输出引脚。
- 即使使能外设功能输出, 也可从 PDR 寄存器中读出引脚值。因此, 读 PDR 寄存器可读出外设功能的输出值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 外设功能输入引脚时的操作

- 如需将引脚设为输入口, 则需将对应外设功能输入引脚的 DDR 寄存器中的位清 "0"。
- 不管外设功能是否使用引脚作为输入引脚, 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 复位时的操作

如果 CPU 复位, 则 DDR 寄存器的所有位初始化为 "0" 且端口输入变为使能状态。

● 停止模式和计时模式时的操作

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且器件转换至停止模式或计时模式, 则不管 DDR 值如何, 引脚均强制进入高阻状态。为防止因输入悬空而引起泄漏, 引脚输入锁定为 "L" 电平且被切断。
- 如果引脚状态设置位清 "0", 则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。

MB95560H/570H/580H 系列

● 上拉控制寄存器的操作

PUL 寄存器的位置 "1" 可内部连接上拉电阻。引脚输出是 "L" 电平时，上拉电阻关闭，与 PUL 寄存器的值无关。

表 9.4-4 是 P6 口的引脚状态。

表 9.4-4 P6 口的引脚状态

运行状态	正常操作 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口 / 外设功能 I/O	Hi-Z 输入切断	Hi-Z 输入使能 * (无效)

SPL : 待机控制寄存器的引脚状态设置位 (STBC:SPL)

Hi-Z : 高阻

*:" 输入使能 " 是指输入功能处于使能状态。复位后建议设置内部上拉或者输出引脚。

9.5 PF 口

PF 口是通用 I/O 口。

本节集中说明作为通用 I/O 口时的功能。

关于外设功能的详细信息，参考外设功能的相关章节。

■ PF 口的配置

PF 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- PF 口数据寄存器 (PDRF)
- PF 口方向寄存器 (DDRF)

■ PF 口引脚

MB95560H/580H 系列下 PF 口有 3 只 I/O 引脚。

MB95570H 系列下 PF 口有 1 只 I/O 引脚。

表 9.5-1 和表 9.5-2 是 PF 口的引脚一览。

表 9.5-1 PF 口引脚 (MB95560H/580H 系列)

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
PF0/X0*1	PF0: 通用 I/O 口	X0: 主时钟振荡引脚	迟滞	CMOS	-	-
PF1/X1*1	PF1: 通用 I/O 口	X1: 主时钟振荡引脚	迟滞	CMOS	-	-
PF2/ $\overline{\text{RST}}$ *2	PF2: 通用 I/O 口	$\overline{\text{RST}}$: 外部复位引脚	迟滞	CMOS	○	-

表 9.5-2 PF 口引脚 (MB95570H 系列)

引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
PF2/ $\overline{\text{RST}}$ *2	PF2: 通用 I/O 口	$\overline{\text{RST}}$: 复位引脚	迟滞	CMOS	○	-

OD: 开漏, PU: 上拉

*1: 如果选择主振荡时钟 (SYSC:PFSEL=0), 则不能使用端口功能。

*2: 如果选择外部复位 (SYSC:RSTEN=1), 则不能使用端口功能。

MB95562H/F563H/F564H/F572H/F573H/F574H/F582H/F583H/F584H, 该引脚用作专用复位引脚。

MB95560H/570H/580H 系列

■ PF 口的框图

图 9.5-1 PF0 和 PF1 的框图

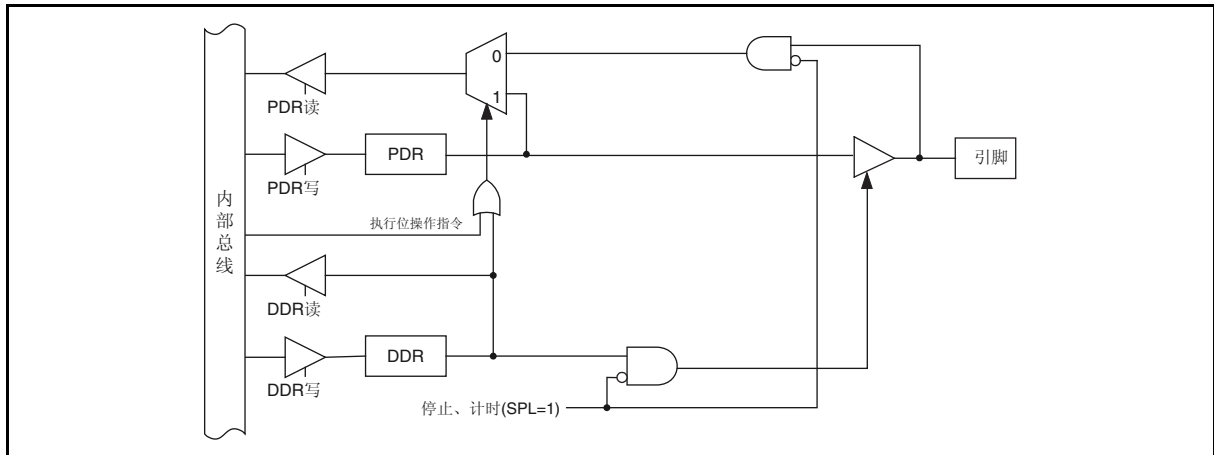
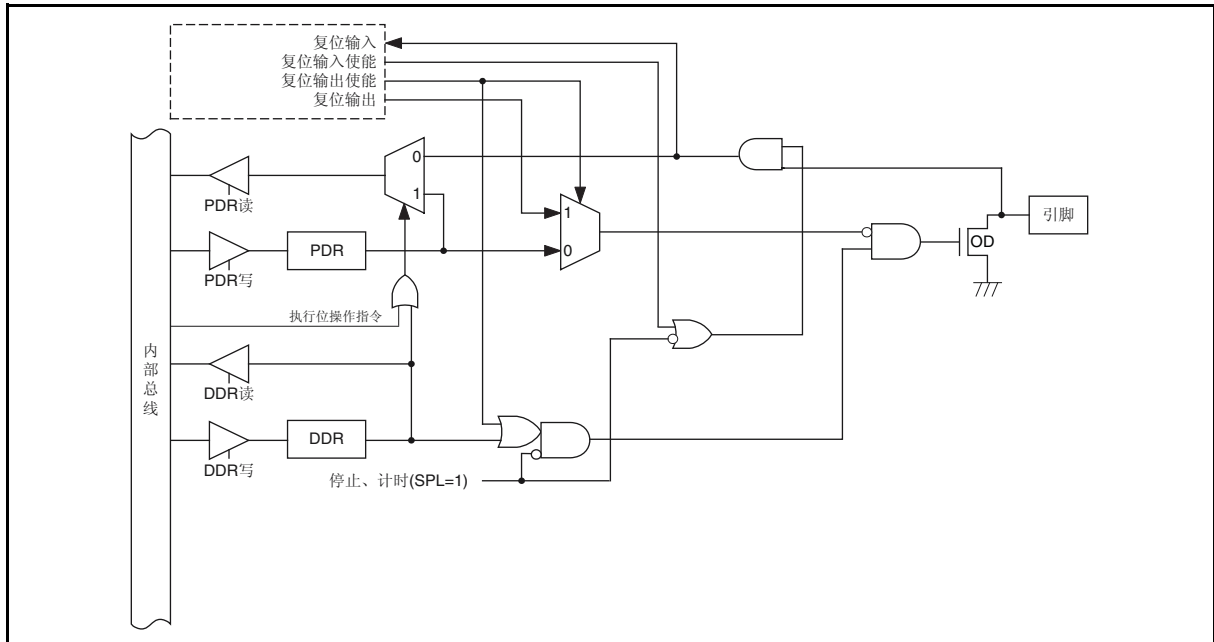


图 9.5-2 PF2 的框图



9.5.1 PF 口寄存器

本节介绍 PF 口寄存器。

■ PF 口寄存器的功能

表 9.5-3 是 PF 口寄存器的功能一览。

表 9.5-3 PF 口寄存器的功能

寄存器名称	数据	读	通过读 - 修改 - 写指令读时	写
PDRF	0	引脚状态是 "L" 电平	PDR 值是 "0"	用作输出口时, 输出 "L" 电平
	1	引脚状态是 "H" 电平	PDR 值是 "1"	用作输出口时, 输出 "H" 电平 *
DDRF	0	端口输入使能		
	1	端口输出使能		

*: 对于 N-ch 开漏引脚, 应该为 Hi-z。

表 9.5-4 和表 9.5-5 是 PF 口的引脚和各寄存器位的对应关系。

表 9.5-4 PF 口的寄存器和引脚的对应关系 (MB95560H/580H 系列)

	相关寄存器位和引脚的对应关系								
引脚名称	-	-	-	-	-	-	PF2	PF1	PF0
PDRF	-	-	-	-	-	-	bit2	bit1	bit0
DDRF	-	-	-	-	-	-	-	-	-

表 9.5-5 PF 口的寄存器和引脚的对应关系 (MB95570H 系列)

	相关寄存器位和引脚的对应关系								
引脚名称	-	-	-	-	-	-	PF2	-	-
PDRF	-	-	-	-	-	-	bit2	-	-
DDRF	-	-	-	-	-	-	-	-	-

MB95560H/570H/580H 系列

9.5.2 PF 口的操作

本节介绍 PF 口的操作。

■ PF 口的操作

● 输出口时的操作

- 如果 DDR 寄存器中的位置 "1", 则该位对应的引脚变为输出口。
- 如果引脚由其它外设功能共用, 则禁止这些外设功能的输出。
- 引脚用作输出口时, 它将输出 PDR 值到外部引脚。
- 在 PDR 写入数据时, 其值存储在输出锁中, 按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 输入口时的操作

- 如果 DDR 寄存器中的位清 "0", 则该位对应的引脚变为输入口。
- 在 PDR 写入数据时, 其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而, 如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器, 则返回 PDR 值。

● 复位时的操作

如果 CPU 复位, 则 DDR 寄存器的所有位初始化为 "0" 且端口输入变为使能状态。

● 停止模式和计时模式时的操作

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且器件转换至停止模式或计时模式, 则不管 DDR 值如何, 引脚均强制进入高阻状态。为防止因输入悬空而引起泄漏, 引脚输入锁定为 "L" 电平且被切断。
- 如果引脚状态设置位清 "0", 则端口 I/O 或外设功能 I/O 的状态保持不变且输出电平维持原有状态。

表 9.5-6 是 PF 口的引脚状态。

表 9.5-6 PF 口的引脚状态

运行状态	正常操作 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口	Hi-Z 输入切断	Hi-Z 输入使能 *1 (无效) 低电平 *2

SPL : 待机控制寄存器的引脚状态设置位 (STBC:SPL)

Hi-Z : 高阻

*1:" 输入使能 " 是指输入功能处于使能状态。复位后建议设置内部上拉或者输出引脚。

*2: 上电复位时, 仅 PF2 是低电平。

MB95560H/570H/580H 系列

9.6 PG 口

PG 口是通用 I/O 口。

本节集中说明用作通用 I/O 口时的功能。

关于外设功能的详细信息，参考外设功能的相关章节。

PG 口仅安装在 MB95560H/580H 系列。

■ PG 口的配置

PG 口由以下元件组成：

- 通用 I/O 引脚 / 外设功能 I/O 引脚
- PG 口数据寄存器 (PDRG)
- PG 口方向寄存器 (DDRG)
- PG 口上拉寄存器 (PULG)

■ PG 口引脚

PG 口包含两只 I/O 引脚。

表 9.6-1 是 PG 口的引脚一览。

表 9.6-1 PG 口引脚

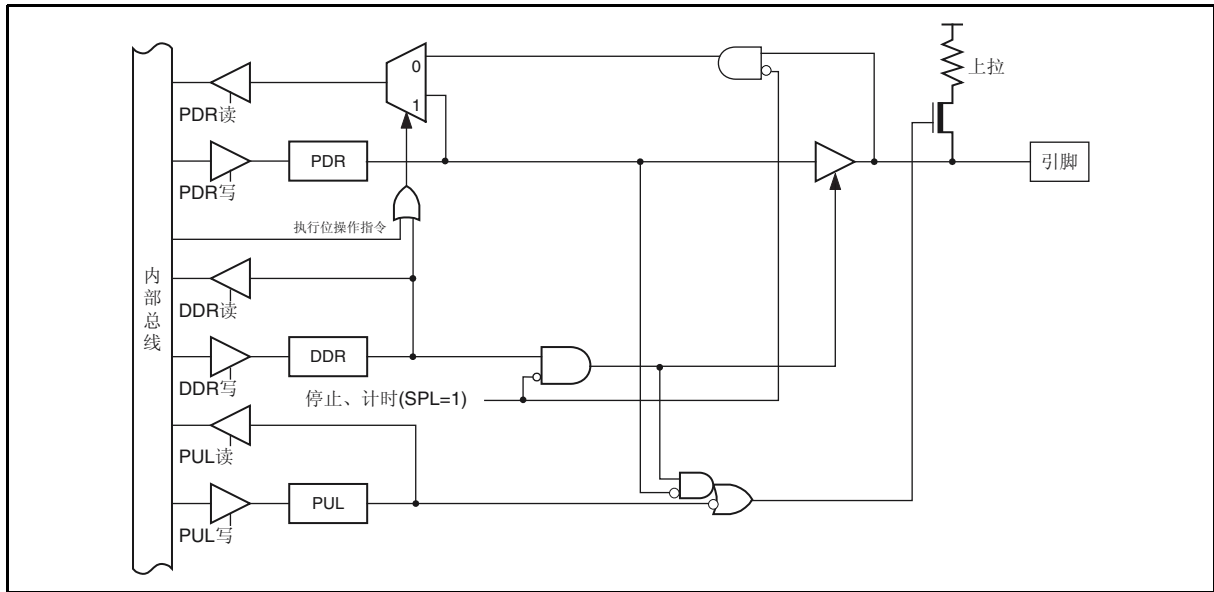
引脚名称	功能	共用的外设功能	I/O 类型			
			输入	输出	OD	PU
PG1/X0A*	PG1: 通用 I/O 口	X0A: 副时钟振荡引脚	迟滞	CMOS	-	○
PG2/X1A*	PG2: 通用 I/O 口	X1A: 副时钟振荡引脚	迟滞	CMOS	-	○

OD: 开漏， PU: 上拉

*: 如果选择副振荡时钟 (SYSC:PGSEL=0)，则不能使用端口功能。

■ PG口的框图

图 9.6-1 PG1 和 PG2 的框图



MB95560H/570H/580H 系列

9.6.1 PG 口寄存器

本节介绍 PG 口寄存器。

■ PG 口寄存器的功能

表 9.6-2 是 PG 口的寄存器的功能一览。

表 9.6-2 PG 口的寄存器功能

寄存器名称	数据	读	通过读 - 修改 - 写指令读时	写
PDRG	0	引脚状态是 "L" 电平	PDR 值 "0"	用作输出口时, 输出 "L" 电平
	1	引脚状态是 "H" 电平	PDR 值 "1"	用作输出口时, 输出 "H" 电平
DDRG	0	端口输入使能		
	1	端口输出使能		
PULG	0	上拉禁止		
	1	上拉使能		

表 9.6-3 是 PG 口的引脚和各寄存器位的对应关系。

表 9.6-3 PG 口的寄存器和引脚的对应关系

	相关寄存器和引脚的对应关系							
引脚名称	-	-	-	-	-	PG2	PG1	-
PDRG	-	-	-	-	-	bit2	bit1	-
DDRG								
PULG								

9.6.2 PG 口的操作

本节介绍 PG 口的操作。

■ PG 口的操作

● 输出口时的操作

- 如果 DDR 寄存器的位置 "1" 时，则该位对应的引脚变为输出口。
- 如果引脚由其它外设功能共用，则禁止这些外设功能的输出。
- 引脚用作输出口时，它将输出 PDR 值到外部引脚。
- 在 PDR 写入数据时，其值存储在输出锁中，按照其原先的方法输出引脚。
- 读 PDR 寄存器将返回 PDR 值。

● 输入口时的操作

- 如果 DDR 寄存器的位清 "0"，则该位对应的引脚变为输入口。
- 在 PDR 写入数据时，其值存储在输出锁但不输出到设为输入口的引脚。
- 读 PDR 寄存器将返回引脚值。然而，如果使用读 - 修改 - 写 (RMW) 类指令读 PDR 寄存器，则返回 PDR 值。

● 复位时的操作

如果 CPU 复位，则 DDR 寄存器的所有位初始化为 "0" 且端口输入变为使能状态。

● 停止模式和计时模式时的操作

- 如果待机控制寄存器的引脚状态设置位 (STBC:SPL) 置 "1" 且器件转换至停止模式或计时模式，则不管 DDR 值如何，引脚均强制进入高阻状态。为防止因输入悬空而引起泄漏，引脚输入锁定为 "L" 电平且被切断。
- 引脚状态设置位清 "0" 时，端口 I/O 或外设功能 I/O 状态保持不变且输出电平维持原有状态。

● 上拉寄存器时的操作

如果向 PUL 寄存器写 "1"，则上拉电阻器内接至引脚。引脚输出是 "L" 电平时，不管 PUL 值如何，上拉电阻器均会切断连接。

MB95560H/570H/580H 系列

表 9.6-4 是 PG 口的引脚状态。

表 9.6-4 PG 口的引脚状态

运行状态	正常操作 休眠 停止 (SPL=0) 计时 (SPL=0)	停止 (SPL=1) 计时 (SPL=1)	复位时
引脚状态	I/O 口	Hi-Z 输入切断	Hi-Z 输入使能 * (无效)

SPL : 待机控制寄存器的引脚状态设置位 (STBC:SPL)

Hi-Z : 高阻

*:" 输入使能 " 是指输入功能处于使能状态。复位后建议设置内部上拉或者输出引脚。

第 10 章

时基定时器

本章介绍时基定时器的功能和操作。

- 10.1 时基定时器的概要
- 10.2 时基定时器的配置
- 10.3 时基定时器的寄存器
- 10.4 时基定时器的中断
- 10.5 时基定时器的操作说明和设置步骤示例
- 10.6 时基定时器的使用注意事项

10.1 时基定时器的概要

时基定时器是 24 位自由运行递减计数器，与 2 分频主时钟、主 CR 时钟或者主 CR PLL 时钟同步。主时钟或主 CR 时钟由 SYCC 寄存器的 SCS[2:0] 位选择。时基定时器的间隔定时器功能以一定的周期反复产生中断请求。

■ 间隔定时器功能

通过使用 2 分频主时钟、主 CR 时钟或主 CR PLL 时钟作为计数时钟，间隔定时器以一定的周期反复产生中断请求。

- 时基定时器的计数器呈递减计数，每当所选间隔时间结束时，产生中断请求。
- 可从以下 16 种类型中选择间隔时间。

表 10.1-1 是时基定时器的间隔时间一览。

表 10.1-1 时基定时器的间隔时间

	使用主 CR 时钟时的间隔时间 ($2^n \times 1/F_{CRH}^{*1}$)	主 CR 时钟由 2 倍频 PLL 倍频器倍频时的间隔时间 ($2^n \times 1/F_{CRH}^{*2}$)	使用主时钟时的间隔时间 ($2^n \times 2/F_{CH}^{*3}$)
n=9	128 μs	64 μs	256 μs
n=10	256 μs	128 μs	512 μs
n=11	512 μs	256 μs	1.024 ms
n=12	1.024 ms	512 μs	2.048 ms
n=13	2.048 ms	1.024 ms	4.096 ms
n=14	4.096 ms	2.048 ms	8.192 ms
n=15	8.192 ms	4.096 ms	16.384 ms
n=16	16.384 ms	8.192 ms	32.768 ms
n=17	32.768 ms	16.384 ms	65.536 ms
n=18	65.536 ms	32.768 ms	131.072 ms
n=19	131.072 ms	65.536 ms	262.144 ms
n=20	262.144 ms	131.072 ms	524.288 ms
n=21	524.288 ms	262.144 ms	1.049 s
n=22	1.049 s	524.288 ms	2.097 s
n=23	2.097 s	1.049 s	4.194 s
n=24	4.194 s	2.097 s	8.389 s

*1: $F_{CRH} = 4 \text{ MHz}$
 $\therefore 1/F_{CRH} = 0.25 \text{ μs}$

*2: $F_{CRH} = 4 \text{ MHz}$
 PLL 倍频器 = 2
 $F_{CRH} \times \text{PLL 倍频器} = 4 \text{ MHz} \times 2 = 8 \text{ MHz}$
 $\therefore 1/F_{CRH} = 0.125 \text{ μs}$

*3: $F_{CH} = 4 \text{ MHz}$
 $\therefore 2/F_{CH} = 0.5 \text{ μs}$

MB95560H/570H/580H 系列

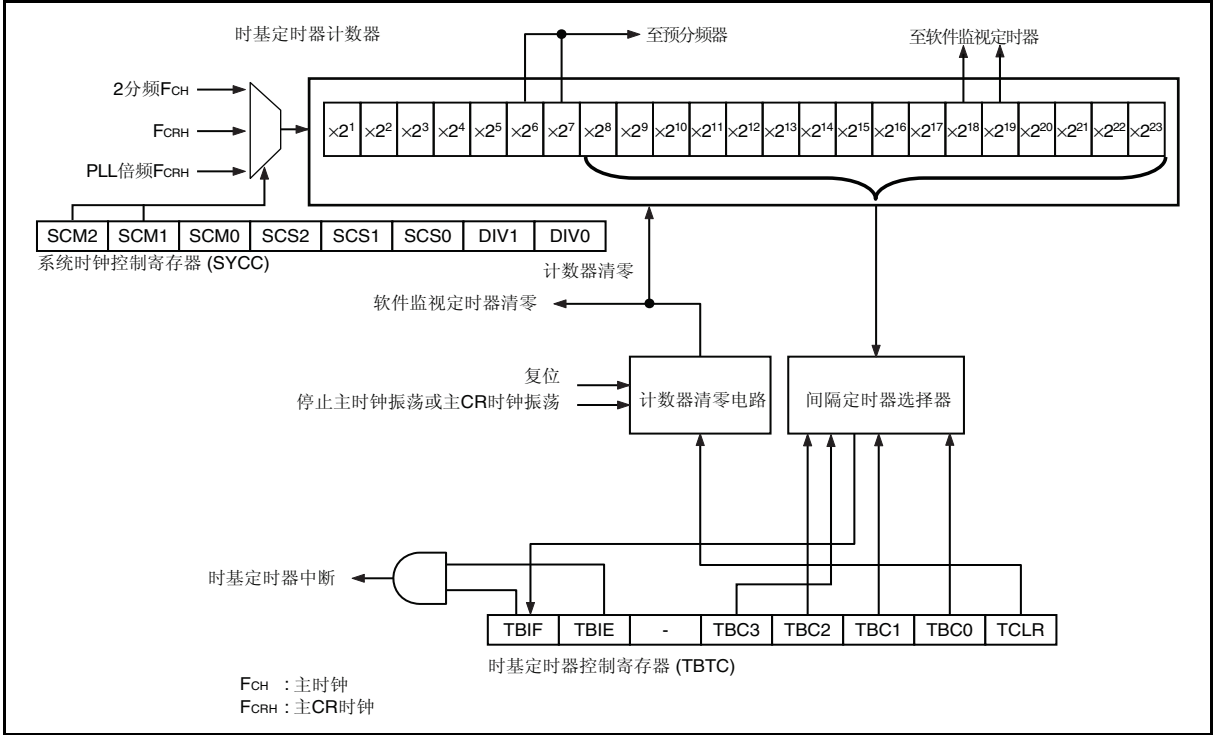
10.2 时基定时器的配置

时基定时器由以下模块组成：

- 时基定时器计数器
- 计数器清零电路
- 间隔定时器选择器
- 时基定时器控制寄存器 (TBTC)

■ 时基定时器的框图

图 10.2-1 时基定时器的框图



● 时基定时器计数器

使用 2 分频主时钟或主 CR 时钟作为计数时钟的 24 位递减计数器。

● 计数器清零电路

控制时基定时器的计数器清零。

● 间隔定时器选择器

从时基定时器计数器内 24 位的 16 位中选择间隔定时器用的 1 位。

● 时基定时器控制寄存器 (TBTC)

选择间隔时间、清零计数器、控制中断和确认时基定时器状态。

■ 输入时钟

时基定时器使用 2 分频主时钟或主 CR 时钟或主 CR PLL 时钟用作输入时钟 (计数时钟)。

■ 输出时钟

时基定时器为主时钟、软件监视定时器和预分频器供给时钟。

MB95560H/570H/580H 系列

10.3 时基定时器的寄存器

图 10.3-1 是时基定时器的寄存器。

■ 时基定时器的寄存器

图 10.3-1 时基定时器的寄存器

时基定时器控制寄存器 (TBTC)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
000AH	TBIF	TBIE	-	TBC3	TBC2	TBC1	TBC0	TCLR	0000000B
	R(RM1),W	R/W	R0/WX	R/W	R/W	R/W	R/W	R/W	R0,W

R/W : 读/写 (读值和写值相同。)
R(RM1),W : 读/写 (读值和写值不同, 读-修改-写(RMW)指令读"1"。)
R0,W : 只写 (可写, 读"0"。)
R0/WX : 读值为"0", 写值无效。
- : 未定义位

10.3.1 时基定时器控制寄存器 (TBTC)

时基定时器控制寄存器 (TBTC) 选择间隔时间、清零计数器、控制中断和确认时基定时器状态。

■ 时基定时器控制寄存器 (TBTC)

图 10.3-2 时基定时器控制寄存器 (TBTC)

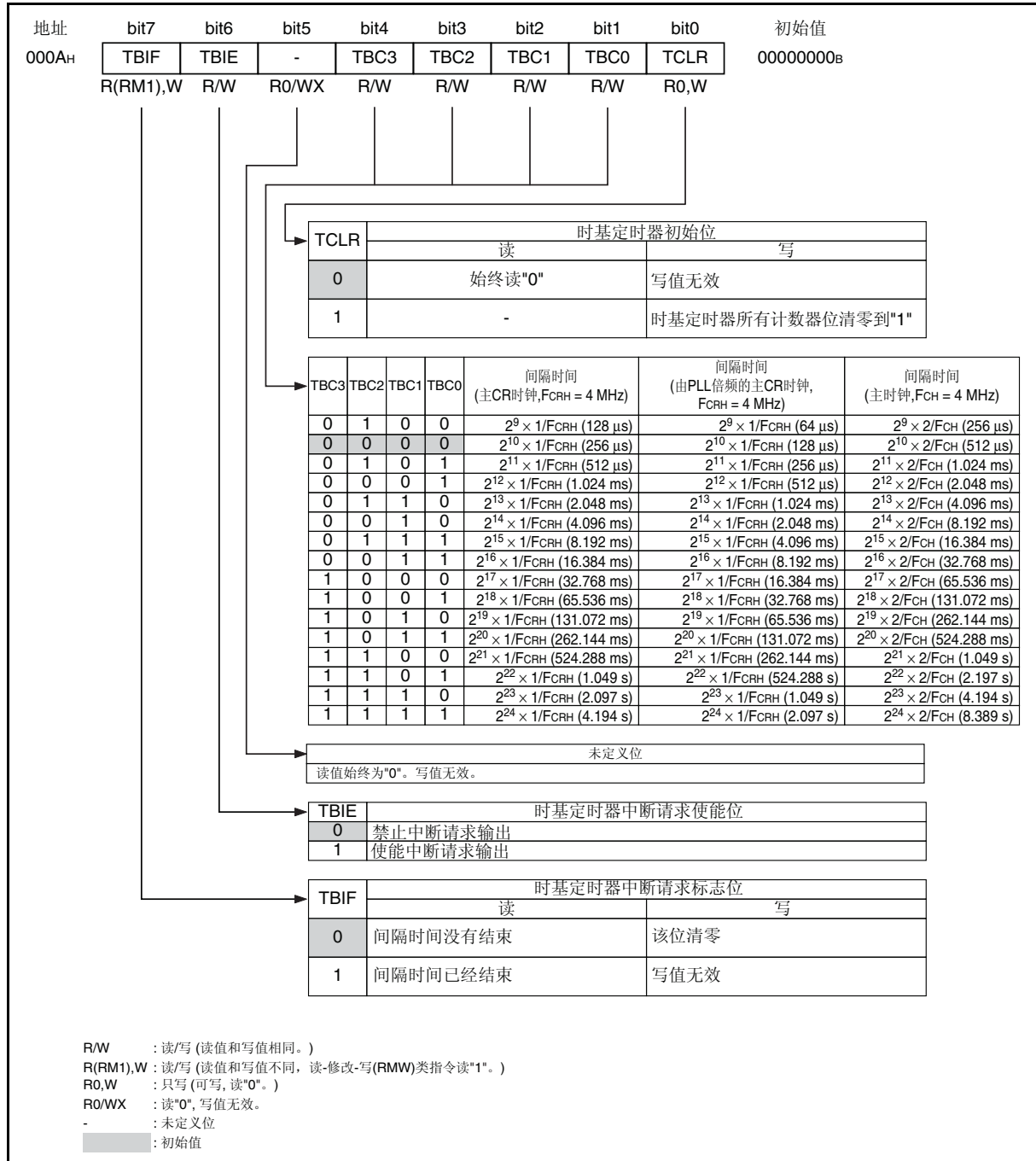


表 10.3-1 时基定时器控制寄存器 (TBTC) 的位功能

位名称		功能描述																																																																																																																							
bit7	TBIF: 时基定时器中断请求标志位	时基定时器选择的间隔时间结束时, 该标志置 "1"。 该位和时基定时器中断请求使能位 (TBIE) 置 "1" 时, 输出中断请求。 写 "0" : 清零该位。 写 "1" : 写值无效。 使用读 - 修改 - 写 (RMW) 类指令读该位时, 始终读 "1"。																																																																																																																							
bit6	TBIE: 时基定时器中断请求使能位	该位使能 / 禁止中断请求输出至中断控制器。 写 "0" : 禁止时基定时器的中断请求输出。 写 "1" : 使能时基定时器的中断请求输出。 该位和时基定时器中断请求标志位 (TBIF) 置 "1" 时, 输出中断请求。																																																																																																																							
bit5	未定义位	读值始终为 "0"。写值无效。																																																																																																																							
bit4 ~ bit1	TBC3 ~ TBC0: 间隔时间选择位	这些位选择选择间隔时间。																																																																																																																							
		<table border="1"> <thead> <tr> <th>TBC3</th> <th>TBC2</th> <th>TBC1</th> <th>TBC0</th> <th>间隔时间 (主 CR 时钟, F_{CRH} = 4sMHz)</th> <th>间隔时间 (由 PLL 倍频的主 CR 时钟, F_{CH} = 4 MHz)</th> <th>间隔时间 (主时钟, F_{CH} = 4 MHz)</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> <td>0</td> <td>0</td> <td>2⁹ × 1/F_{CRH} (128 μs)</td> <td>2⁹ × 2/F_{CH} (64 μs)</td> <td>2⁹ × 2/F_{CH} (256 μs)</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>2¹⁰ × 1/F_{CRH} (256 μs)</td> <td>2¹⁰ × 2/F_{CH} (128 μs)</td> <td>2¹⁰ × 2/F_{CH} (512 μs)</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>1</td> <td>2¹¹ × 1/F_{CRH} (512 μs)</td> <td>2¹¹ × 2/F_{CH} (256 μs)</td> <td>2¹¹ × 2/F_{CH} (1.024 ms)</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>2¹² × 1/F_{CRH} (1.024 ms)</td> <td>2¹² × 2/F_{CH} (512 μs)</td> <td>2¹² × 2/F_{CH} (2.048 ms)</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>0</td> <td>2¹³ × 1/F_{CRH} (2.048 ms)</td> <td>2¹³ × 2/F_{CH} (1.024ms)</td> <td>2¹³ × 2/F_{CH} (4.096 ms)</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>2¹⁴ × 1/F_{CRH} (4.096 ms)</td> <td>2¹⁴ × 2/F_{CH} (2.048 ms)</td> <td>2¹⁴ × 2/F_{CH} (8.192 ms)</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>1</td> <td>2¹⁵ × 1/F_{CRH} (8.192 ms)</td> <td>2¹⁵ × 2/F_{CH} (4.096 ms)</td> <td>2¹⁵ × 2/F_{CH} (16.384 ms)</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>2¹⁶ × 1/F_{CRH} (16.384 ms)</td> <td>2¹⁶ × 2/F_{CH} (8.192 ms)</td> <td>2¹⁶ × 2/F_{CH} (32.768 ms)</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>2¹⁷ × 1/F_{CRH} (32.768 ms)</td> <td>2¹⁷ × 2/F_{CH} (16.384 ms)</td> <td>2¹⁷ × 2/F_{CH} (65.536 ms)</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1</td> <td>2¹⁸ × 1/F_{CRH} (65.536 ms)</td> <td>2¹⁸ × 2/F_{CH} (32.768 ms)</td> <td>2¹⁸ × 2/F_{CH} (131.072 ms)</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>0</td> <td>2¹⁹ × 1/F_{CRH} (131.072 ms)</td> <td>2¹⁹ × 2/F_{CH} (65.536 ms)</td> <td>2¹⁹ × 2/F_{CH} (262.144 ms)</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>1</td> <td>2²⁰ × 1/F_{CRH} (262.144 ms)</td> <td>2²⁰ × 2/F_{CH} (131.072 ms)</td> <td>2²⁰ × 2/F_{CH} (524.288 ms)</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>0</td> <td>2²¹ × 1/F_{CRH} (524.288 ms)</td> <td>2²¹ × 2/F_{CH} (262.144 ms)</td> <td>2²¹ × 2/F_{CH} (1.049 s)</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>2²² × 1/F_{CRH} (1.049 s)</td> <td>2²² × 2/F_{CH} (524.288 ms)</td> <td>2²² × 2/F_{CH} (2.097 s)</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>2²³ × 1/F_{CRH} (2.097 s)</td> <td>2²³ × 2/F_{CH} (1.049 s)</td> <td>2²³ × 2/F_{CH} (4.194 s)</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>2²⁴ × 1/F_{CRH} (4.194 s)</td> <td>2²⁴ × 2/F_{CH} (2.097 s)</td> <td>2²⁴ × 2/F_{CH} (8.389 s)</td> </tr> </tbody> </table>	TBC3	TBC2	TBC1	TBC0	间隔时间 (主 CR 时钟, F _{CRH} = 4sMHz)	间隔时间 (由 PLL 倍频的主 CR 时钟, F _{CH} = 4 MHz)	间隔时间 (主时钟, F _{CH} = 4 MHz)	0	1	0	0	2 ⁹ × 1/F _{CRH} (128 μs)	2 ⁹ × 2/F _{CH} (64 μs)	2 ⁹ × 2/F _{CH} (256 μs)	0	0	0	0	2 ¹⁰ × 1/F _{CRH} (256 μs)	2 ¹⁰ × 2/F _{CH} (128 μs)	2 ¹⁰ × 2/F _{CH} (512 μs)	0	1	0	1	2 ¹¹ × 1/F _{CRH} (512 μs)	2 ¹¹ × 2/F _{CH} (256 μs)	2 ¹¹ × 2/F _{CH} (1.024 ms)	0	0	0	1	2 ¹² × 1/F _{CRH} (1.024 ms)	2 ¹² × 2/F _{CH} (512 μs)	2 ¹² × 2/F _{CH} (2.048 ms)	0	1	1	0	2 ¹³ × 1/F _{CRH} (2.048 ms)	2 ¹³ × 2/F _{CH} (1.024ms)	2 ¹³ × 2/F _{CH} (4.096 ms)	0	0	1	0	2 ¹⁴ × 1/F _{CRH} (4.096 ms)	2 ¹⁴ × 2/F _{CH} (2.048 ms)	2 ¹⁴ × 2/F _{CH} (8.192 ms)	0	1	1	1	2 ¹⁵ × 1/F _{CRH} (8.192 ms)	2 ¹⁵ × 2/F _{CH} (4.096 ms)	2 ¹⁵ × 2/F _{CH} (16.384 ms)	0	0	1	1	2 ¹⁶ × 1/F _{CRH} (16.384 ms)	2 ¹⁶ × 2/F _{CH} (8.192 ms)	2 ¹⁶ × 2/F _{CH} (32.768 ms)	1	0	0	0	2 ¹⁷ × 1/F _{CRH} (32.768 ms)	2 ¹⁷ × 2/F _{CH} (16.384 ms)	2 ¹⁷ × 2/F _{CH} (65.536 ms)	1	0	0	1	2 ¹⁸ × 1/F _{CRH} (65.536 ms)	2 ¹⁸ × 2/F _{CH} (32.768 ms)	2 ¹⁸ × 2/F _{CH} (131.072 ms)	1	0	1	0	2 ¹⁹ × 1/F _{CRH} (131.072 ms)	2 ¹⁹ × 2/F _{CH} (65.536 ms)	2 ¹⁹ × 2/F _{CH} (262.144 ms)	1	0	1	1	2 ²⁰ × 1/F _{CRH} (262.144 ms)	2 ²⁰ × 2/F _{CH} (131.072 ms)	2 ²⁰ × 2/F _{CH} (524.288 ms)	1	1	0	0	2 ²¹ × 1/F _{CRH} (524.288 ms)	2 ²¹ × 2/F _{CH} (262.144 ms)	2 ²¹ × 2/F _{CH} (1.049 s)	1	1	0	1	2 ²² × 1/F _{CRH} (1.049 s)	2 ²² × 2/F _{CH} (524.288 ms)	2 ²² × 2/F _{CH} (2.097 s)	1	1	1	0	2 ²³ × 1/F _{CRH} (2.097 s)	2 ²³ × 2/F _{CH} (1.049 s)	2 ²³ × 2/F _{CH} (4.194 s)	1	1	1	1	2 ²⁴ × 1/F _{CRH} (4.194 s)	2 ²⁴ × 2/F _{CH} (2.097 s)	2 ²⁴ × 2/F _{CH} (8.389 s)
		TBC3	TBC2	TBC1	TBC0	间隔时间 (主 CR 时钟, F _{CRH} = 4sMHz)	间隔时间 (由 PLL 倍频的主 CR 时钟, F _{CH} = 4 MHz)	间隔时间 (主时钟, F _{CH} = 4 MHz)																																																																																																																	
		0	1	0	0	2 ⁹ × 1/F _{CRH} (128 μs)	2 ⁹ × 2/F _{CH} (64 μs)	2 ⁹ × 2/F _{CH} (256 μs)																																																																																																																	
		0	0	0	0	2 ¹⁰ × 1/F _{CRH} (256 μs)	2 ¹⁰ × 2/F _{CH} (128 μs)	2 ¹⁰ × 2/F _{CH} (512 μs)																																																																																																																	
		0	1	0	1	2 ¹¹ × 1/F _{CRH} (512 μs)	2 ¹¹ × 2/F _{CH} (256 μs)	2 ¹¹ × 2/F _{CH} (1.024 ms)																																																																																																																	
		0	0	0	1	2 ¹² × 1/F _{CRH} (1.024 ms)	2 ¹² × 2/F _{CH} (512 μs)	2 ¹² × 2/F _{CH} (2.048 ms)																																																																																																																	
		0	1	1	0	2 ¹³ × 1/F _{CRH} (2.048 ms)	2 ¹³ × 2/F _{CH} (1.024ms)	2 ¹³ × 2/F _{CH} (4.096 ms)																																																																																																																	
		0	0	1	0	2 ¹⁴ × 1/F _{CRH} (4.096 ms)	2 ¹⁴ × 2/F _{CH} (2.048 ms)	2 ¹⁴ × 2/F _{CH} (8.192 ms)																																																																																																																	
		0	1	1	1	2 ¹⁵ × 1/F _{CRH} (8.192 ms)	2 ¹⁵ × 2/F _{CH} (4.096 ms)	2 ¹⁵ × 2/F _{CH} (16.384 ms)																																																																																																																	
		0	0	1	1	2 ¹⁶ × 1/F _{CRH} (16.384 ms)	2 ¹⁶ × 2/F _{CH} (8.192 ms)	2 ¹⁶ × 2/F _{CH} (32.768 ms)																																																																																																																	
		1	0	0	0	2 ¹⁷ × 1/F _{CRH} (32.768 ms)	2 ¹⁷ × 2/F _{CH} (16.384 ms)	2 ¹⁷ × 2/F _{CH} (65.536 ms)																																																																																																																	
		1	0	0	1	2 ¹⁸ × 1/F _{CRH} (65.536 ms)	2 ¹⁸ × 2/F _{CH} (32.768 ms)	2 ¹⁸ × 2/F _{CH} (131.072 ms)																																																																																																																	
		1	0	1	0	2 ¹⁹ × 1/F _{CRH} (131.072 ms)	2 ¹⁹ × 2/F _{CH} (65.536 ms)	2 ¹⁹ × 2/F _{CH} (262.144 ms)																																																																																																																	
		1	0	1	1	2 ²⁰ × 1/F _{CRH} (262.144 ms)	2 ²⁰ × 2/F _{CH} (131.072 ms)	2 ²⁰ × 2/F _{CH} (524.288 ms)																																																																																																																	
		1	1	0	0	2 ²¹ × 1/F _{CRH} (524.288 ms)	2 ²¹ × 2/F _{CH} (262.144 ms)	2 ²¹ × 2/F _{CH} (1.049 s)																																																																																																																	
1	1	0	1	2 ²² × 1/F _{CRH} (1.049 s)	2 ²² × 2/F _{CH} (524.288 ms)	2 ²² × 2/F _{CH} (2.097 s)																																																																																																																			
1	1	1	0	2 ²³ × 1/F _{CRH} (2.097 s)	2 ²³ × 2/F _{CH} (1.049 s)	2 ²³ × 2/F _{CH} (4.194 s)																																																																																																																			
1	1	1	1	2 ²⁴ × 1/F _{CRH} (4.194 s)	2 ²⁴ × 2/F _{CH} (2.097 s)	2 ²⁴ × 2/F _{CH} (8.389 s)																																																																																																																			
bit0	TCLR: 时基定时器初始位	该位把所有的时基定时器计数器清除到 "1"。 写 "0" : 忽略操作。操作无效。 写 "1" : 计数器的所有位初始化到 "1"。 该位始终读 "0"。 注: 监视定时器的计数时钟选择时基定时器输出时, 若使用该位清零时基定时器, 则软件监视定时器也同时清零。																																																																																																																							

10.4 时基定时器的中断

时基定时器所选的间隔时间结束时，中断请求发生 (间隔定时器功能)。

■ 间隔功能运行时的中断

时基定时器计数器通过内部计数时钟递减计数且所选时基定时器计数器发生下溢时，时基定时器中断请求标志位 (TBTC:TBIF) 置 "1"。若使能 (TBTC:TBIE = 1) 时基定时器中断请求使能位，则中断请求发生并传送至中断控制器。

- 与 TBIE 位的值无关，所选位发生下溢时，TBIF 位置 "1"。
- TBIF 位置 "1" 时，若 TBIE 位设为禁止 → 使能 (0 → 1)，则中断请求立即发生。
- 计数器清零 (TBTC:TCLR = 1) 和时基定时器计数器下溢同时发生时，TBIF 位不置位。
- 中断处理程序中，TBIF 位清 "0" 可清除中断请求。

注：

取消复位 (TBTC:TBIE = 1) 后，使能中断请求输出时，始终同时清零 TBIF 位 (TBTC:TBIF=0)。

表 10.4-1 时基定时器的中断

项目	说明
中断条件	"TBTC:TBC3 ~ TBC0" 设置的间隔时间已结束
中断标志	TBTC:TBIF
中断使能	TBTC:TBIE

■ 时基定时器中断的关联寄存器和向量表地址

表 10.4-2 时基定时器中断的关联寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
时基定时器	IRQ19	ILR4	L19	FFD4 _H	FFD5 _H

关于所有外设功能的中断请求号和向量表地址，参考 " 附录 B 中断源一览表 "。

MB95560H/570H/580H 系列

10.5 时基定时器的操作说明和设置步骤示例

本节介绍时基定时器的间隔定时器功能。

■ 时基定时器的操作

复位后，时基定时器的计数器初始化为 "FFFFFF_H"，与 2 分频主时钟保持同步执行计数。

只要主时钟保持振荡，时基定时器就会持续递减计数。主时钟停止振荡时，计数停止并初始化为 "FFFFFF_H"。

间隔定时器功能的设置如图 10.5-1 所示。

图 10.5-1 间隔定时器功能的设置

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
000A _H TBTC	TBIF	TBIE	-	TBC3	TBC2	TBC1	TBC0	TCLR
	0	1		⊙	⊙	⊙	⊙	0

⊙: 使用位
1: 置"1"
0: 清"0"

时基定时器控制寄存器的时基定时器初始位 (TBTC:TCLR) 置 "1" 时，时基定时器的计数器初始化为 "FFFFFF_H" 并继续递减计数。所选间隔时间结束时，时基定时器控制寄存器的时基定时器中断请求标志位 (TBTC:TBIF) 置 "1"。也就是说，基于上次计数器清零的时间，每到所选间隔时间时，产生中断请求。

■ 时基定时器的清零

若清零时基定时器，则其它外设功能使用时基定时器输出时，会造成计数时间改变等影响。

时基定时器初始位 (TBTC:TCLR) 清零计数器时，为了不造成意外影响，需修改其它外设功能设定。

监视定时器选择时基定时器的输出作为计数时钟时，若清零时基定时器，则监视定时器也同时清零。

时基定时器初始位 (TBTC:TCLR) 可清零时基定时器，另外，主时钟停止且时基定时器必须计数振荡稳定等待时间时，也可清零时基定时器。具体来说，以下状态可清零时基定时器：

- 器件从主时钟模式或主 CR 时钟模式或主 CR PLL 时钟模式转换至停止模式时。
- 器件从主时钟模式或主 CR 时钟模式或主 CR PLL 时钟模式转换至副时钟模式或副 CR 时钟模式时。
- 上电时
- 低压检测复位发生时

■ 时基定时器的操作示例

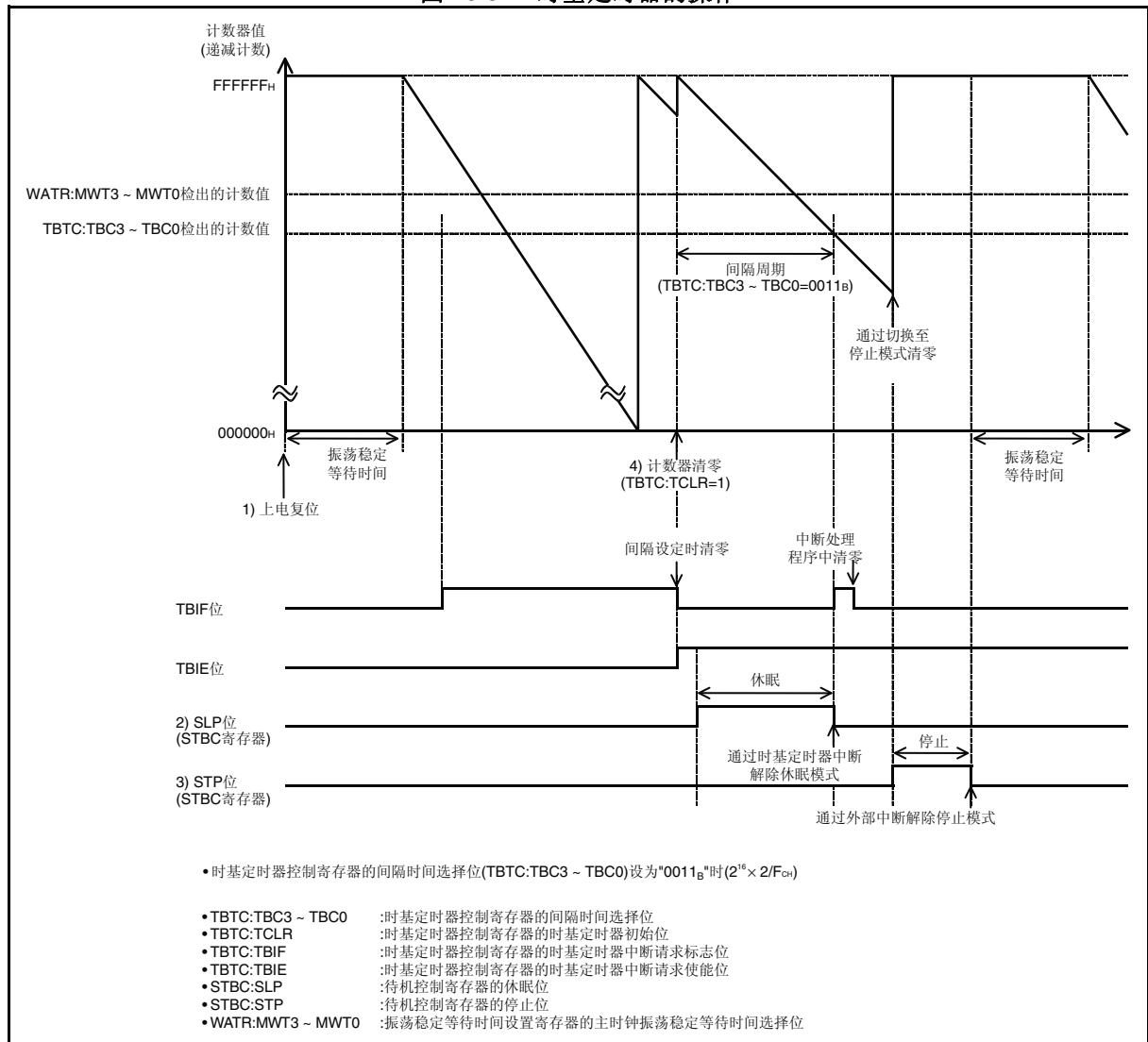
图 10.5-2 是以下状态下的操作示例：

- 1) 上电复位时
- 2) 主时钟模式或主 CR 时钟模式或主 CR PLL 时钟模式下，间隔定时器功能运行期间，进入休眠模式时
- 3) 主时钟模式或主 CR 时钟模式或主 CR PLL 时钟模式下，进入停止模式时
- 4) 产生计数器清零的请求时

转换至时基定时器模式和转换至休眠模式时的操作相同。

副时钟模式、副 CR 时钟模式、主时钟模式以及主 CR 时钟模式或主 CR PLL 时钟模式时的停止模式下，由于时基定时器清零且主时钟停止运行，所以时基定时器停止工作。

图 10.5-2 时基定时器的操作



MB95560H/570H/580H 系列

■ 设置方法示例

以下是时基定时器的设置方法示例。

● 初始设置

- | | |
|-----------|--------------------|
| 1) 禁止中断 | (TBTC:TBIE = 0) |
| 2) 设置间隔时间 | (TBTC:TBC3 ~ TBC0) |
| 3) 使能中断 | (TBTC:TBIE = 1) |
| 4) 清零计数器 | (TBTC:TCLR = 1) |

● 中断处理

- | | |
|-------------|-----------------|
| 1) 清除中断请求标志 | (TBTC:TBIF = 0) |
| 2) 清零计数器 | (TBTC:TCLR = 1) |

10.6 时基定时器的使用注意事项

使用时基定时器时，注意以下事项。

■ 时基定时器的使用注意事项

● 通过程序设置定时器时

时基定时器中断请求标志位 (TBTC:TBIF) 置 "1", 中断请求使能位 (TBTC:TBIE = 1) 使能时, 定时器不能从中断处理中返回。中断处理程序中, 通常清零 TBIF 位。

● 关于时基定时器的清零

时基定时器初始位 (TBTC:TCLR = 1) 可清零时基定时器, 另外, 需要主时钟的振荡稳定等待时间时也可清零时基定时器。为软件监视定时器的计数时钟选择时基定时器 (WDTC:CS1,CS0 = 00_B 或 CS1,CS0 = 01_B) 时, 清零时基定时器也可清零软件监视定时器。

● 关于从时基定时器供给时钟的外设功能

主时钟的源振荡停止的模式下, 计数器清零, 时基定时器停止运行。另外, 如果清零时基定时器的计数器, 其它外设功能使用时基定时器输出时, 会影响外设功能的运行, 诸如工作周期变化。

时基定时器清零后, 软件监视定时器用的时钟 (从时基定时器输出) 返回初始状态。同时, 软件监视定时器的计数器也清零, 所以软件监视定时器以正常周期运行。

第11章

硬件 / 软件监视定时器

本章介绍监视定时器的功能和操作。

- 11.1 监视定时器的概要
- 11.2 监视定时器的构成
- 11.3 监视定时器的寄存器
- 11.4 监视定时器的操作和设置方法示例
- 11.5 监视定时器的使用注意事项

11.1 监视定时器的概要

监视定时器用作防止程序失控的计数器。

■ 监视定时器的功能

监视定时器用作计数器，可防止程序失控。监视定时器一旦启动，其计数器需以指定的间隔时间定期清零。如果定时器因某些问题（程序将进入无限循环等）在一定的时间内未清零，则发生监视复位。

可选择时基定时器输出、计时预分频器输出或副 CR 定时器输出作为监视定时器的计数时钟。

● 软件 / 硬件监视定时器的计数时钟

- 对于软件监视定时器来说，时基定时器或者计时预分频器或者副 CR 定时器的输出可用作计数时钟。
- 对于硬件监视定时器来说，只有副 CR 定时器的输出可用作计数时钟。

● 软件 / 硬件监视定时器的激活

- 监视定时器根据闪存地址 FFBE_H 和 FFBF_H 上的值（复制到监视定时器选择 ID 寄存器 WDT_H/WDTL (0FEB_H/0FEC_H)) 启动。
- 软件启动（软件监视）时，需设置监视定时器寄存器 (WDTC) 来启动监视定时器功能。
- 硬件启动（硬件监视）时，监视定时器功能在复位后自动启动，也可根据闪存地址 FFBE_H 和 FFBF_H 上的值（复制到监视定时器选择 ID 寄存器 WDT_H/WDTL (0FEB_H/0FEC_H)) 选择停止模式下停止或运行。关于监视定时器选择 ID，参考“第 22 章 非易失性寄存器功能 (NVR)”。
- 监视定时器的间隔时间如表 11.1-1 所列。若未清零监视定时器的计数器，则在最短时间和最长之间发生监视复位。需在最短时间内清零监视定时器的计数器。

表 11.1-1 监视定时器的间隔时间

计数时钟类型	计数时钟切换位 CS[1:0], CSP	间隔时间	
		最短	最长
时基定时器输出 (主时钟 = 4 MHz)	000 _B (SWWDT)	524 ms	1.05 s
	010 _B (SWWDT)	262 ms	524 ms
计时预分频器输出 (副时钟 = 32.768 kHz)	100 _B (SWWDT)	500 ms	1.00 s
	110 _B (SWWDT)	250 ms	500 ms
副 CR 定时器 (副 CR 时钟 = 50 kHz ~ 150 kHz)	XX1 _B (SWWDT) 或 HWWDT*	437 ms	2.62 s

*: CS[1:0]=00_B, CSP=1 (只读)

MB95560H/570H/580H 系列

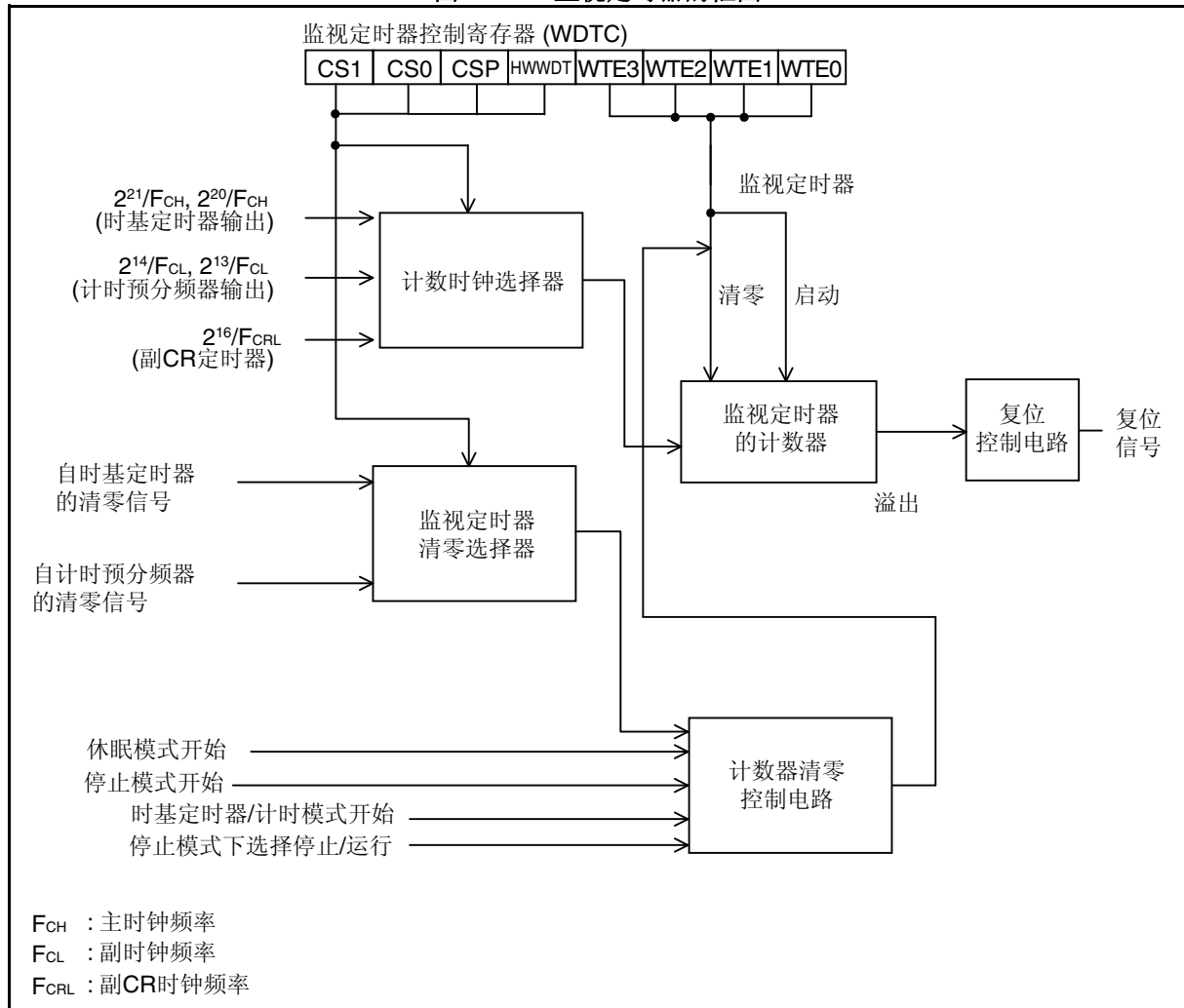
11.2 监视定时器的构成

监视定时器由以下部分构成：

- 计数时钟选择器
- 监视定时器计数器
- 复位控制电路
- 监视定时器清零选择器
- 计数器清零控制电路
- 监视定时器控制寄存器 (WDTC)

■ 监视定时器的框图

图 11.2-1 监视定时器的框图



● 计数时钟选择器

选择监视定时器计数器的计数时钟。

● 监视定时器的计数器

1 位计数器，它使用时基定时器输出、计时预分频器输出或副 CR 定时器输出作为计数时钟。

● 复位控制电路

该电路在监视定时器的计数器溢出时生成复位信号。

● 监视定时器清零选择器

选择监视定时器清零信号。

● 计数器清零控制电路

清零或停止监视定时器的计数器。

● 监视定时器控制寄存器 (WDTC)

设置启动 / 清零监视定时器的计数器和选择计数时钟。

■ 输入时钟

监视定时器使用时基定时器、计时预分频器或副 CR 定时器的输出时钟作为输入时钟 (计数时钟)。

MB95560H/570H/580H 系列

11.3 监视定时器的寄存器

图 11.3-1 是监视定时器的相关寄存器。

■ 监视定时器的寄存器

图 11.3-1 监视定时器的寄存器

监视定时器控制寄存器 (WDTC)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
000C _H	CS1	CS0	CSP	HWWDT	WTE3	WTE2	WTE1	WTE0	
软件	R/W	R/W	R/W	R0/WX	R0,W	R0,W	R0,W	R0,W	00000000 _B
硬件	R0/WX	R0/WX	R1/WX	R1/WX	R0,W	R0,W	R0,W	R0,W	00110000 _B

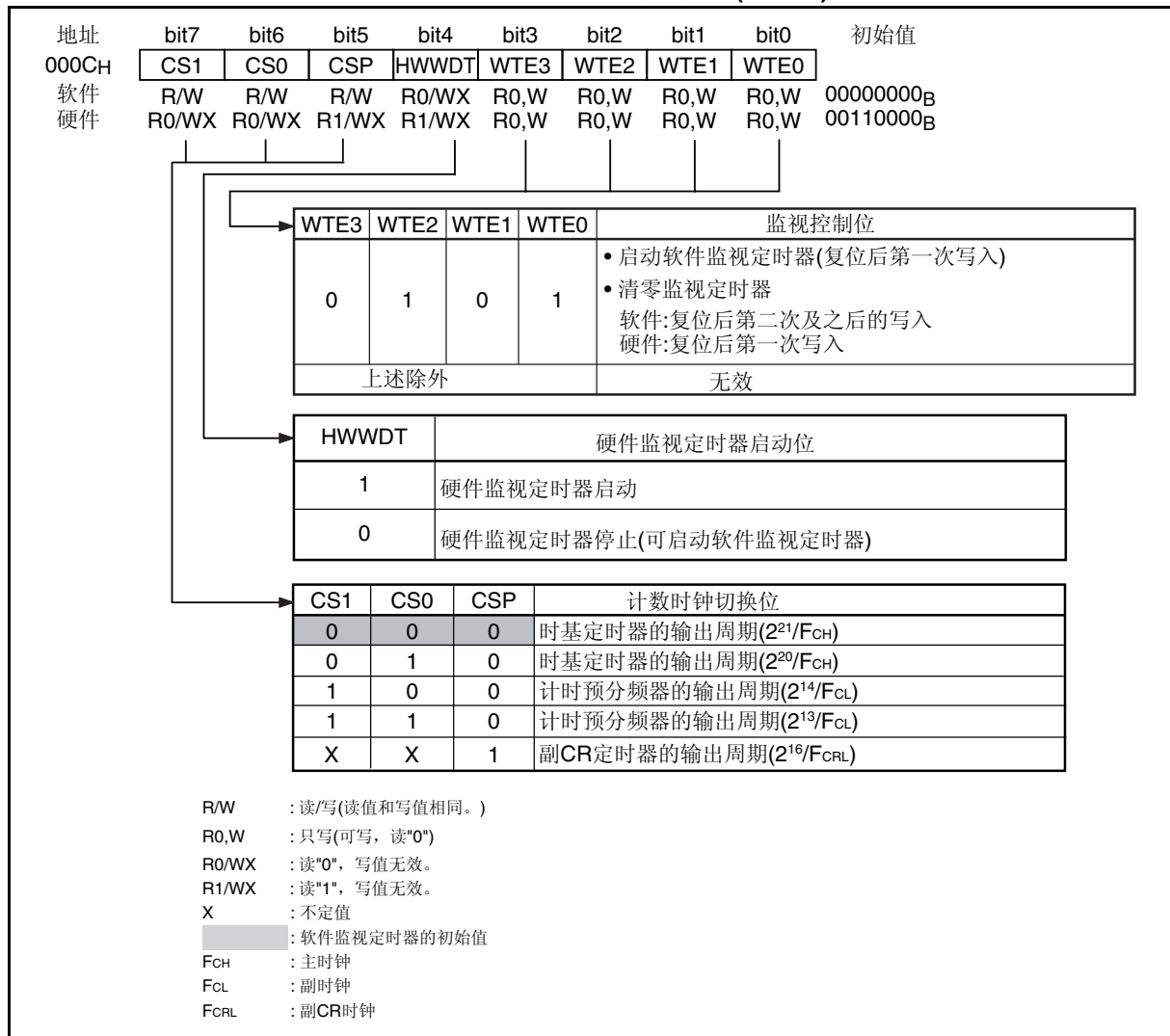
R/W : 读 / 写 (读值和写值相同。)
R0,W : 只写 (可写, 读值为 "0"。)
R0/WX : 读值始终为 "0"。写值无效。
R1/WX : 读值始终为 "1"。写值无效。

11.3.1 监视定时器控制寄存器 (WDTC)

监视定时器控制寄存器 (WDTC) 启动或清零监视定时器。

■ 监视定时器控制寄存器 (WDTC)

图 11.3-2 监视定时器控制寄存器 (WDTC)



MB95560H/570H/580H 系列

表 11.3-1 监视定时器控制寄存器 (WDTC) 位功能

位名称		功能描述			
bit7, bit6	CS1, CS0: 计数时钟切换位	这些位选择监视定时器的计数时钟。			
bit5	CSP: 计数时钟选择副 CR 选择器位	CS1	CS0	CSP	计数时钟切换位
		0	0	0	时基定时器的输出周期 ($2^{21}/F_{CH}$)
		0	1	0	时基定时器的输出周期 ($2^{20}/F_{CH}$)
		1	0	0	计时预分频器的输出周期 ($2^{14}/F_{CL}$)
		1	1	0	计时预分频器的输出周期 ($2^{13}/F_{CL}$)
		X	X	1	副 CR 定时器的输出周期 ($2^{16}/F_{CRL}$)
		<ul style="list-style-type: none"> 写入这些位的同时，使用监视控制位启动监视定时器。 启动监视定时器后不可改变。 注：在副时钟模式始终选择计时预分频器的输出，因为在该模式下时基定时器停止。选择单外部时钟系统后，不可选择计时预分频器输出。			
bit4	HWWDTC: 硬件监视启动位	该位为只读，用于确认硬件监视定时器的启动 / 停止。 读 "1" ：硬件监视定时器已启动。 读 "0" ：硬件监视定时器已停止 (可启动软件监视定时器)。			
bit3 ~ bit0	WTE3, WTE2, WTE1, WTE0: 监视控制位	这些位用于控制监视定时器。 写 "0101_B" ：启动监视定时器 (复位后第 1 次写入) 或清零监视定时器 (复位后第 2 次及之后的写入)。 写 "0101_B" 以外的值 ：无效。 <ul style="list-style-type: none"> 读这些位始终返回 "0000_B"。 			

注：

不可使用读 - 修改 - 写 (RMW) 类指令读取 WDTC 寄存器。

11.4 监视定时器的操作和设置方法示例

监视定时器在监视定时器的计数器溢出时生成监视复位。

■ 监视定时器的操作

● 监视定时器的启动方法

如何启动软件监视定时器

- 复位后第一次对监视定时器控制寄存器的监视控制位 (WDTC:WTE3~WTE0) 写入 "0101_B" 时, 监视定时器启动。监视定时器控制寄存器的计数时钟切换位 (WDTC:CS1, CS0, CSP) 也必须同时设置。
- 一旦监视定时器启动, 只有复位可停止其运行。

如何启动硬件监视定时器

- 要启动硬件监视定时器, 须在闪存地址 FFBE_H 和 FFBF_H 上写 "A596_H" 以外的任意值。执行一次复位后, 复制闪存地址 FFBE_H 和 FFBF_H 上的数据到监视定时器选择 ID 寄存器 WDTM/WDTL(0FEB_H/0FEC_H)。在闪存地址 FFBE_H 和 FFBF_H 上写 "A597_H" 可以启动硬件监视定时器 (待机模式下除外); 写 "A596_H" 和 "A597_H" 以外的任意值可以启动所有模式下的硬件监视定时器。关于监视定时器选择 ID, 参考 "第 22 章 非易失性寄存器功能 (NVR)"。
- 执行一次复位后开始运行。
- CS1, CS0, CSP 位是只读位, 固定在 "001_B"。
- 复位清零定时器, 退出复位后定时器恢复工作。

● 清零监视定时器

- 监视定时器的计数器在间隔时间内未清零时, 定时器溢出, 从而使监视定时器生成监视复位。
- 对监视定时器控制寄存器的监视控制位 (WDTC:WTE3~WTE0) 写 "0101_B", 硬件监视定时器的计数器清零。第二次及之后对监视定时器控制寄存器的监视控制位 (WDTC:WTE3~WTE0) 写 "0101_B", 软件监视定时器的计数器清零。
- 选作计数时钟 (时基定时器或计时预分频器) 的定时器清零的同时, 监视定时器也清零。

● 待机模式下的操作

与所选时钟模式无关, 进入待机模式 (休眠、停止、时基定时器或计时) 后, 除非选择了硬件启动且待机模式下硬件监视定时器运行, 否则监视定时器清零其计数器并停止运行。

一旦退出待机模式, 除非选择硬件启动且待机模式下硬件监视定时器运行, 否则定时器重启运行。

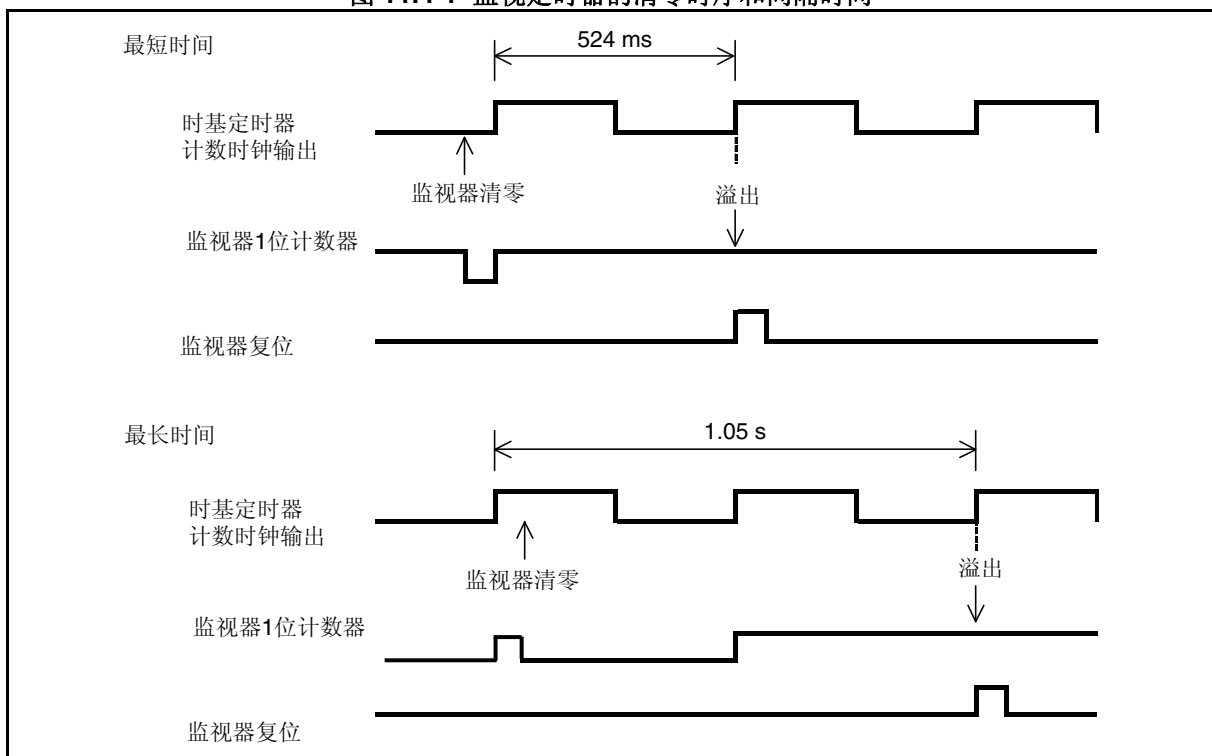
注：

清零用作计数时钟 (时基定时器或计时预分频器) 的定时器时，监视定时器也清零。
因此，如果设置软件，使选作监视定时器计数时钟的定时器在监视定时器选定间隔时间内定期清零，监视定时器无法运行。

● 间隔时间

间隔时间因监视定时器的清零时序而异。图 11.4-1 显示的是时基定时器的输出 $2^{21}/F_{CH}$ (F_{CH} : 主时钟) 选作计数时钟 (主时钟 = 4 MHz) 时，监视定时器的清零时序和间隔时间的关联。

图 11.4-1 监视定时器的清零时序和间隔时间



● 副时钟模式下的操作

副时钟模式下发生监视复位时，振荡稳定等待时间结束后定时器在主时钟模式下开始工作。复位信号在该振荡稳定等待时间内输出。

■ 设置方法示例

软件监视定时器按照以下步骤设置：

- 1) 选择计数时钟。 (WDTC:CS1, CS0, CSP)
- 2) 启动监视定时器。 (WDTC:WTE3~WTE0 = 0101_B)
- 3) 清零监视定时器。 (WDTC:WTE3~WTE0 = 0101_B)

硬件监视定时器按照以下步骤设置：

- 1) 在闪存地址 FFBE_H 和 FFBF_H 上写 "A596_H" 以外的任意值。执行一次复位后，复制闪存地址 FFBE_H 和 FFBF_H 上的数据到监视定时器选择 ID 寄存器 WDTL/WDTH(0FEB_H/0FEC_H)。在闪存地址 FFBE_H 和 FFBF_H 上写 "A597_H" 可以启动硬件监视定时器 (待机模式下除外); 写 "A596_H" 和 "A597_H" 以外的任意值可以启动所有模式下的硬件监视定时器。关于监视定时器选择 ID，参考 "第 22 章 非易失性寄存器功能 (NVR)"。
- 2) 清零监视定时器 (WDTC:WTE3~WTE0 = 0101_B)。

MB95560H/570H/580H 系列

11.5 监视定时器的使用注意事项

本节介绍使用监视定时器时的注意事项。

■ 监视定时器的使用注意事项

● 停止监视定时器

软件监视定时器

一旦启动，监视定时器只能等到复位发生时才可停止。

● 选择计数时钟

软件监视定时器

监视定时器启动后，只有将监视控制位 (WDTC:WTE3~WTE0) 设为 "0101_B" 时，才能修改计数时钟切换位 (WDTC:CS1, CS0, CSP)。使用位操作指令不能设置计数时钟切换位。此外，定时器启动后不应改变时钟切换位的设置。

副时钟模式下，由于主时钟停止振荡，所以时基定时器停止工作。

为了在副时钟模式下运行监视定时器，必须事先选择计时预分频器作为计数时钟并将 WDTC:CS1, CS0, CSP 设为 "100_B"、"110_B" 或 "XX1_B"。

● 清零监视定时器

清零用作监视定时器 (时基定时器、计时预分频器或副 CR 定时器) 计数时钟的计数器，即可清零监视定时器的计数器。

监视定时器进入休眠模式、停止模式或计时模式后，除非待机模式下硬件监视定时器运行时选择了硬件启动，否则监视定时器的计数器清零。

● 编程注意事项

创建一个在主循环中重复清零监视定时器的程序时，含中断处理时间在内的主循环处理时间应该设定为最短监视定时器间隔时间或更短。

● 硬件监视 (待机模式下定时器运行)

监视定时器在停止模式、休眠模式、时基定时器模式或计时模式下不停止运行。因此，即使内部时钟停止，CPU 也不清零监视定时器 (在停止模式、休眠模式、时基定时器模式或计时模式下)。

要定期让器件退出待机模式并清零监视定时器。但是在副时钟模式或副 CR 时钟模式下，因振荡稳定等待时间设定寄存器的设置原因，CPU 从停止模式唤醒后，有可能发生监视器复位。

选择副时钟时，须特别注意副时钟稳定等待时间的设定。

第 12 章

计时预分频器

本章介绍计时预分频器的功能和操作。

- 12.1 计时预分频器的概要
- 12.2 计时预分频器的构成
- 12.3 计时预分频器的寄存器
- 12.4 计时预分频器的中断
- 12.5 计时预分频器的操作和设置方法示例
- 12.6 计时预分频器的使用注意事项
- 12.7 计时预分频器的设定示例

12.1 计时预分频器的概要

计时预分频器是 16 位递减计数、自由运行计数器。它与 2 分频的副时钟或 2 分频的副 CR 时钟同步。计时预分频器具有间隔定时器功能，以一定的时间间隔连续生成中断请求。

■ 间隔定时器功能

使用 2 分频的副时钟作为计数时钟时，间隔定时器功能以一定的时间间隔连续生成中断请求。

- 计时预分频器的计数器递减计数，每当指定的间隔时间结束时，生成中断请求。
- 间隔时间可从以下八种类型中选择：

表 12.1-1 列出了计时预分频器的间隔时间。

表 12.1-1 计时预分频器的间隔时间

	间隔时间 (副 CR 时钟) ($2^n \times 2/F_{CRL}^{*1}$)	间隔时间 (副时钟) ($2^n \times 2/F_{CL}^{*2}$)
n=10	20.48 ms	62.5 ms
n=11	40.96 ms	125 ms
n=12	81.92 ms	250 ms
n=13	163.84 ms	500 ms
n=14	327.68 ms	1 s
n=15	655.36 ms	2 s
n=16	1.311 s	4 s
n=17	2.621 s	8 s

*1: $F_{CRL} = 100 \text{ kHz}$ 时, $2/F_{CRL} = 20 \mu\text{s}$

*2: $F_{CL} = 32.768 \text{ kHz}$ 时, $2/F_{CL} = 61.035 \mu\text{s}$

注：

关于副 CR 时钟频率的精度，参考 MB95560H/570H/580H 系列的数据手册。

MB95560H/570H/580H 系列

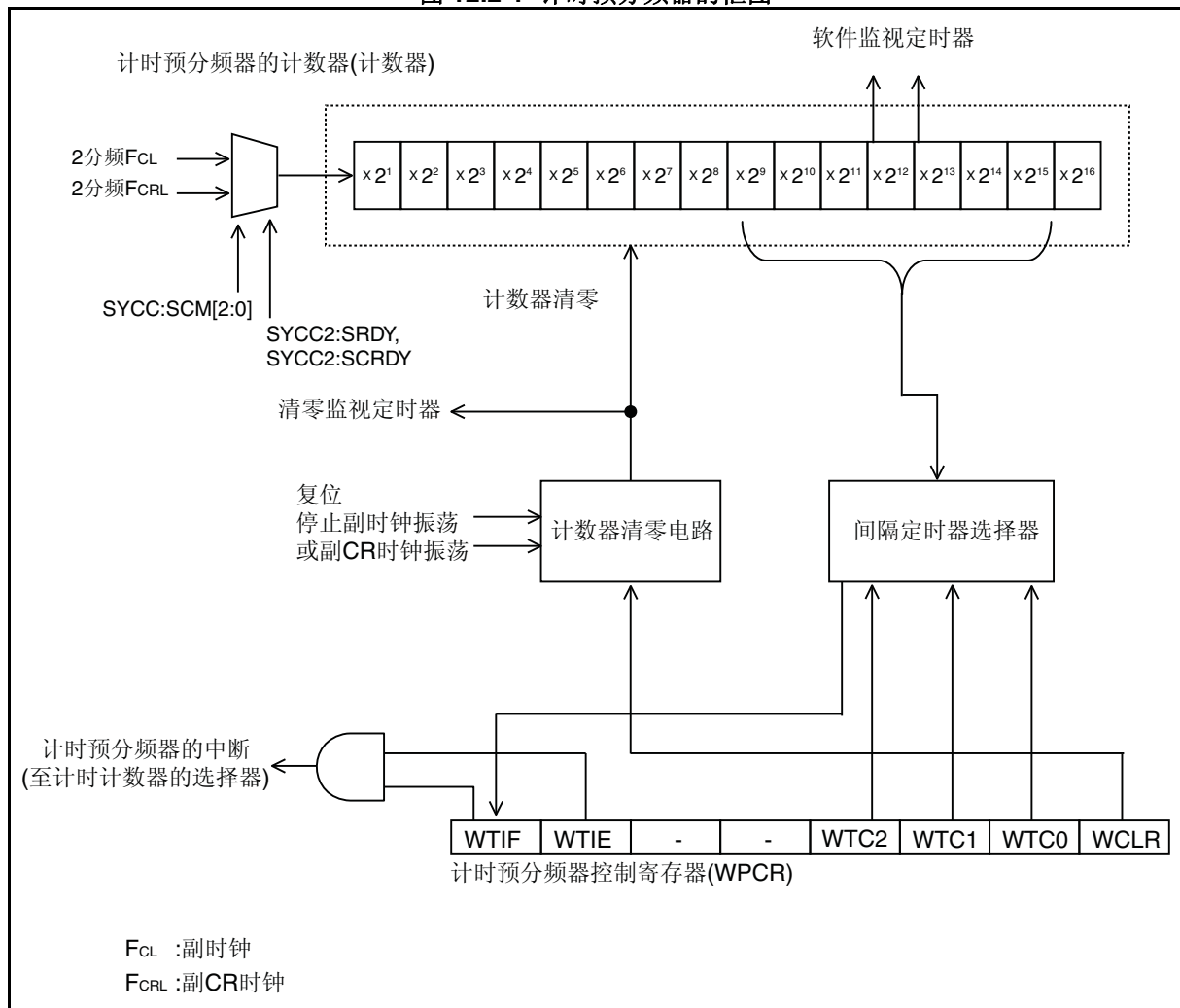
12.2 计时预分频器的构成

计时预分频器由以下模块构成：

- 计时预分频器计数器
- 计数器清零电路
- 间隔定时器选择器
- 计时预分频器控制寄存器 (WPCR)

■ 计时预分频器的框图

图 12.2-1 计时预分频器的框图



● 计时预分频器计数器 (计数器)

该 16 位递减计数器使用 2 分频的副时钟或 2 分频的副 CR 时钟作为计数时钟。

● 计数器清零电路

该电路控制计时预分频器的清零。

● 间隔定时器选择器

该电路从计时预分频器计数器的 16 位中选择间隔定时器使用的 8 位中的 1 位。

● 计时预分频器控制寄存器 (WPCR)

该寄存器用于选择间隔时间、清零计数器、控制中断并确认状态。

■ 输入时钟

计时预分频器使用 2 分频的副时钟或 2 分频的副 CR 时钟作为输入时钟 (计数时钟)。

■ 输出时钟

计时预分频器为软件监视定时器和计时计数器的定时器提供时钟。

MB95560H/570H/580H 系列

12.3 计时预分频器的寄存器

图 12.3-1 是计时预分频器的寄存器。

■ 计时预分频器的寄存器

图 12.3-1 计时预分频器的寄存器

计时预分频器控制寄存器 (WPCR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
000B _H	WTIF	WTIE	-	-	WTC2	WTC1	WTC0	WCLR	00000000 _B
	R(RM1),W	R/W	R0/WX	R0/WX	R/W	R/W	R/W	R0,W	

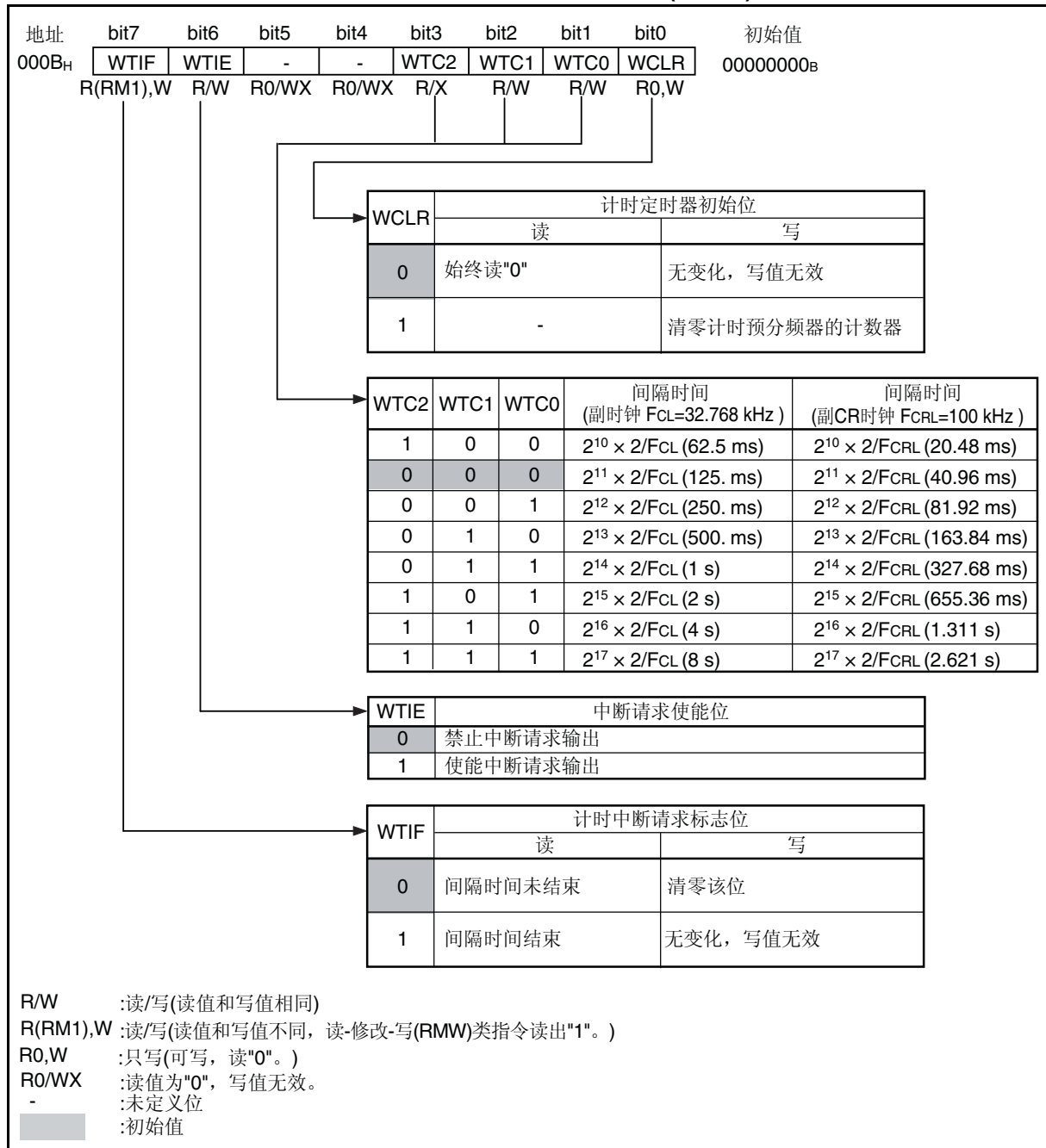
R/W : 读 / 写 (读值和写值相同。)
 R(RM1),W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)
 R0,W : 只写 (可写。读值为 "0"。)
 R0/WX : 读值始终为 "0"。写值无效。
 - : 未定义位

12.3.1 计时预分频器控制寄存器 (WPCR)

计时预分频器控制寄存器 (WPCR) 用于选择间隔时间、清零计数器、控制中断并确认计时预分频器的状态。

■ 计时预分频器控制寄存器 (WPCR)

图 12.3-2 计时预分频器控制寄存器 (WPCR)



MB95560H/570H/580H 系列

表 12.3-1 计时预分频器控制寄存器 (WPCR) 位功能

位名称		功能描述																																													
bit7	WTIF: 计时中断请求标志位	<p>计时预分频器所选间隔时间结束后, 该位置 "1"。</p> <ul style="list-style-type: none"> 该位和中断请求使能位 (WTIE) 都置 "1" 时, 中断请求发生。 <p>写 "0": 该位清 "0"。 写 "1": 无效。</p> <ul style="list-style-type: none"> 读 - 修改 - 写 (RMW) 类指令始终读出 "1"。 																																													
bit6	WTIE: 中断请求使能位	<p>该位使能或禁止中断请求输出到中断控制器。</p> <p>写 "0": 禁止计时预分频器输出中断请求。 写 "1": 使能计时预分频器输出中断请求。</p> <p>该位和计时中断请求标志位 (WTIF) 都置 "1" 时, 输出中断请求。</p>																																													
bit5, bit4	未定义位	读值始终为 "0"。写值无效。																																													
bit3 ~ bit1	WTC2 ~ WTC0: 计时中断间隔时间选择位	<p>这些位选择间隔时间。</p> <table border="1"> <thead> <tr> <th>WTC2</th> <th>WTC1</th> <th>WTC0</th> <th>间隔时间 (副时钟 $F_{CL} = 32.768 \text{ kHz}$)</th> <th>间隔时间 (副 CR 时钟 $F_{CRL} = 100 \text{ kHz}$)</th> </tr> </thead> <tbody> <tr> <td>1</td> <td>0</td> <td>0</td> <td>$2^{10} \times 2/F_{CL}$ (62.5 ms)</td> <td>$2^{10} \times 2/F_{CRL}$ (20.48 ms)</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>$2^{11} \times 2/F_{CL}$ (125 ms)</td> <td>$2^{11} \times 2/F_{CRL}$ (40.96 ms)</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>$2^{12} \times 2/F_{CL}$ (250 ms)</td> <td>$2^{12} \times 2/F_{CRL}$ (81.92 ms)</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>$2^{13} \times 2/F_{CL}$ (500 ms)</td> <td>$2^{13} \times 2/F_{CRL}$ (163.84 ms)</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>$2^{14} \times 2/F_{CL}$ (1 s)</td> <td>$2^{14} \times 2/F_{CRL}$ (327.68 ms)</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>$2^{15} \times 2/F_{CL}$ (2 s)</td> <td>$2^{15} \times 2/F_{CRL}$ (655.36 ms)</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>$2^{16} \times 2/F_{CL}$ (4 s)</td> <td>$2^{16} \times 2/F_{CRL}$ (1.311 s)</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>$2^{17} \times 2/F_{CL}$ (8 s)</td> <td>$2^{17} \times 2/F_{CRL}$ (2.621 s)</td> </tr> </tbody> </table>	WTC2	WTC1	WTC0	间隔时间 (副时钟 $F_{CL} = 32.768 \text{ kHz}$)	间隔时间 (副 CR 时钟 $F_{CRL} = 100 \text{ kHz}$)	1	0	0	$2^{10} \times 2/F_{CL}$ (62.5 ms)	$2^{10} \times 2/F_{CRL}$ (20.48 ms)	0	0	0	$2^{11} \times 2/F_{CL}$ (125 ms)	$2^{11} \times 2/F_{CRL}$ (40.96 ms)	0	0	1	$2^{12} \times 2/F_{CL}$ (250 ms)	$2^{12} \times 2/F_{CRL}$ (81.92 ms)	0	1	0	$2^{13} \times 2/F_{CL}$ (500 ms)	$2^{13} \times 2/F_{CRL}$ (163.84 ms)	0	1	1	$2^{14} \times 2/F_{CL}$ (1 s)	$2^{14} \times 2/F_{CRL}$ (327.68 ms)	1	0	1	$2^{15} \times 2/F_{CL}$ (2 s)	$2^{15} \times 2/F_{CRL}$ (655.36 ms)	1	1	0	$2^{16} \times 2/F_{CL}$ (4 s)	$2^{16} \times 2/F_{CRL}$ (1.311 s)	1	1	1	$2^{17} \times 2/F_{CL}$ (8 s)	$2^{17} \times 2/F_{CRL}$ (2.621 s)
WTC2	WTC1	WTC0	间隔时间 (副时钟 $F_{CL} = 32.768 \text{ kHz}$)	间隔时间 (副 CR 时钟 $F_{CRL} = 100 \text{ kHz}$)																																											
1	0	0	$2^{10} \times 2/F_{CL}$ (62.5 ms)	$2^{10} \times 2/F_{CRL}$ (20.48 ms)																																											
0	0	0	$2^{11} \times 2/F_{CL}$ (125 ms)	$2^{11} \times 2/F_{CRL}$ (40.96 ms)																																											
0	0	1	$2^{12} \times 2/F_{CL}$ (250 ms)	$2^{12} \times 2/F_{CRL}$ (81.92 ms)																																											
0	1	0	$2^{13} \times 2/F_{CL}$ (500 ms)	$2^{13} \times 2/F_{CRL}$ (163.84 ms)																																											
0	1	1	$2^{14} \times 2/F_{CL}$ (1 s)	$2^{14} \times 2/F_{CRL}$ (327.68 ms)																																											
1	0	1	$2^{15} \times 2/F_{CL}$ (2 s)	$2^{15} \times 2/F_{CRL}$ (655.36 ms)																																											
1	1	0	$2^{16} \times 2/F_{CL}$ (4 s)	$2^{16} \times 2/F_{CRL}$ (1.311 s)																																											
1	1	1	$2^{17} \times 2/F_{CL}$ (8 s)	$2^{17} \times 2/F_{CRL}$ (2.621 s)																																											
bit0	WCLR: 计时定时器初始位	<p>该位清零计时预分频器的计数器。</p> <p>写 "0": 无效。 写 "1": 将计数器所有位初始化为 "1"。</p> <p>该位始终读 "0"。</p> <p>注: 选择计时预分频器的输出作为软件监视定时器的计数时钟时, 使用该位清零计时预分频器即可清零软件监视定时器。</p>																																													

12.4 计时预分频器的中断

计时预分频器选择的间隔时间结束后，中断请求发生（间隔定时器功能）。

■ 使用间隔定时器功能时的中断（计时中断）

使用副时钟模式时的任何模式下（停止模式除外），若计时预分频器的计数器利用副时钟源振荡递增计数且间隔定时器的设定时间已结束，则计时中断请求标志位置 "1" (WPCR:WTIF = 1)。此时，若使能中断请求使能位 (WPCR:WTIE = 1)，计时预分频器向中断控制器发送中断请求 (IRQ20)。

- 与 WTIE 位的值无关，计时中断间隔时间选择位设定的时间结束后，WTIF 位置 "1"。
- WTIF 位置 "1" 时，将 WTIE 位从禁止状态变为使能状态 (WPCR:WTIE = 0 → 1) 后，中断请求立即发生。
- 若计数器清零 (WPCR:WCLR = 1) 的同时，所选的位发生溢出，则 WTIF 位不置 "1"。
- 在中断服务程序中向 WTIF 位写 "0"，以清 "0" 中断请求。

注：

复位解除后，为了使能中断请求输出，需将 WPCR 寄存器的 WTIE 位置 "1" 并同时清零 WTIF 位。

■ 计时预分频器的中断

表 12.4-1 计时预分频器的中断

项目	说明
中断条件	"WPCR:WTC2 ~ WTC0" 设置的间隔时间结束。
中断标志	WPCR:WTIF
中断使能	WPCR:WTIE

■ 计时预分频器中断相关的寄存器和向量表地址

表 12.4-2 计时预分频器中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
计时预分频器	IRQ20	ILR5	L20	FFD2 _H	FFD3 _H

关于外设功能各自的中断请求号和向量表地址，参考 "附录 B 中断源一览表"。

MB95560H/570H/580H 系列

12.5 计时预分频器的操作和设置方法示例

计时预分频器作为间隔定时器工作。

■ 使用间隔定时器功能 (计时预分频器)

只要副时钟振荡，计时预分频器的计数器就会将 2 分频副时钟用作计数时钟并持续递减计数。

清零 (WPCR:WCLR = 1) 后，计数器开始从 "FFFF_H" 开始递减计数。计数到 "0000_H" 后，计数器返回 "FFFF_H" 继续计数。递减计数期间，一旦中断间隔时间选择位设定的时间结束，使用副时钟模式的任何模式 (停止模式除外) 下，计时中断请求标志位 (WPCR:WTIF) 置 "1"。换言之，基于计数器上次的清零时间，每到所选间隔时间时，计时中断请求就会发生。

■ 清零计时预分频器

如果清零计时预分频器，则会影响使用计时预分频器输出的外设功能，如改变计数时间或其他方式。

使用计时预分频器初始化位 (WPCR:WCLR) 清零计数器时，修改其他外设功能的设置以防清零计数器对其产生意外影响。

选择计时预分频器的输出作为计数时钟时，清零计时预分频器即可清零监视定时器。

不仅计时预分频器初始化位 (WPCR:WCLR) 可清零计时预分频器，副时钟停止且需要振荡稳定等待时间时，也可清零计时预分频器。在以下条件下，计时预分频器清零。

- 器件从副时钟模式或副 CR 时钟模式切换到停止模式时
- 在主时钟模式或主 CR 时钟模式下，系统时钟控制寄存器 2 的副时钟振荡使能位 (SYCC2:SOSCE 或 SCRE) 清 "0" 时

此外，复位发生时，计时预分频器的计数器清零并停止工作。

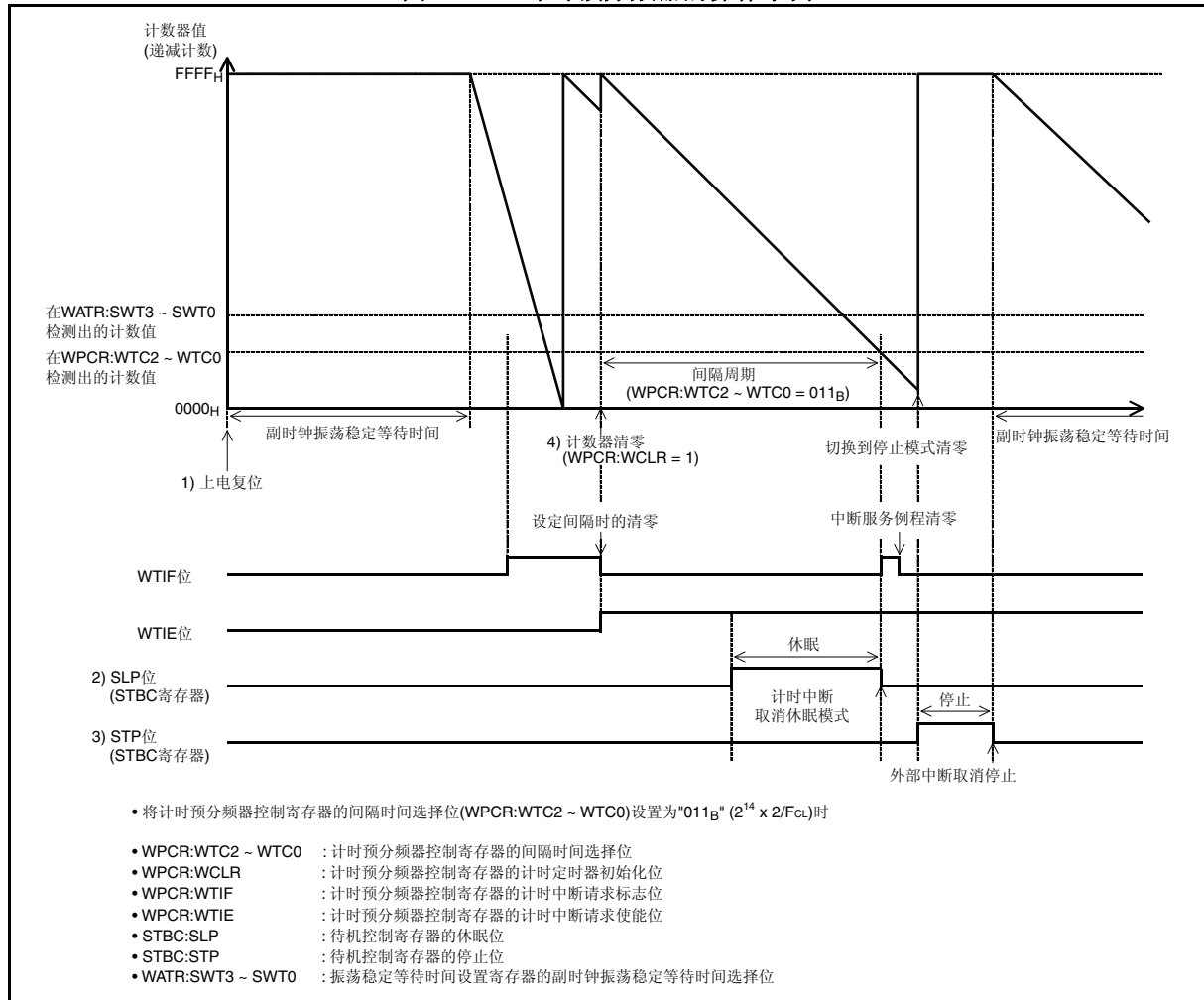
■ 计时预分频器的操作示例

图 12.5-1 是以下状态时的操作示例：

- 1) 上电复位发生时
- 2) 副时钟模式或副 CR 时钟模式下，器件在间隔定时器功能工作期间进入休眠模式时
- 3) 副时钟模式或副 CR 时钟模式下，器件在间隔定时器功能工作期间进入停止模式时
- 4) 发出清零计数器的请求时

切换到计时模式时的操作与切换到休眠模式的操作相同。

图 12.5-1 计时预分频器的操作示例



■ 设置方法示例

按照以下步骤设置计时预分频器：

● 初始设置

- 1) 设置中断级。 (ILR5)
- 2) 设置间隔时间。 (WPCR:WTC2 ~ WTC0)
- 3) 使能中断。 (WPCR:WTIE = 1)
- 4) 清零计数器。 (WPCR:WCLR = 1)

● 处理中断

- 1) 清除中断请求标志。 (WPCR:WTIF = 0)
- 2) 处理中断。

MB95560H/570H/580H 系列

12.6 计时预分频器的使用注意事项

本节介绍使用计时预分频器时的注意事项。

■ 计时预分频器的使用注意事项

- 在程序上设置预分频器时

计时中断请求标志位 (WPCR:WTIF) 置 "1" 且使能中断请求 (WPCR:WTIE = 1) 时, 计时预分频器不可从中断处理中恢复。始终清零中断程序中的 WTIF 位。

- 清零计时预分频器

选择计时预分频器作软件监视定时器的计数时钟 (WDTC:CS1, CS0, CSP = 100_B 或 110_B) 时, 清零计时预分频器也同时清零软件监视定时器。

- 计时中断

在主时钟停止模式下, 计时预分频器进行计数, 也可使之等待副时钟 / 副 CR 时钟振荡稳定等待时间结束后再进行计数。要使预分频器等待副时钟振荡稳定等待时间结束或副 CR 时钟振荡稳定等待时间结束, 将 SYCC2:SOSCE 或 SYCC2:SCRE 分别置 "1"。此外, 计时预分频器生成计时预分频器中断 (IRQ20)。

- 由计时预分频器提供时钟的外设功能

其他外设功能使用计时预分频器的输出时, 若清零计时预分频器, 则影响外设功能的运行, 如改变工作周期等。

清零计时预分频器的计数器后, 计时预分频器输出的软件监视定时器的时钟回到初始状态。因为软件监视定时器的计数器也在软件监视定时器的时钟回到初始状态的同时清零, 因此软件监视定时器以正常的周期工作。

12.7 计时预分频器的设定示例

本节介绍计时预分频器的设定示例。

■ 设定方法示例

● 初始化计时预分频器

使用计时定时器初始化位 (WPCR:WCLR)。

操作	计时定时器初始化位 (WCLR)
初始化计时预分频器	对该位写 "1"

● 选择间隔时间

使用计时中断间隔时间选择位 (WPCR:WTC2 ~ WTC0) 选择间隔时间。

● 中断相关的寄存器

下表所列中断级寄存器用于选择中断级。

中断源	中断级设置寄存器	中断向量
计时预分频器	中断级寄存器 (ILR5) 地址 : 0007E _H	#20 地址 : 0FFD2 _H

● 使能 / 禁止 / 清除中断

中断请求使能标志、计时中断请求标志

使用中断请求使能位 (WPCR:WTIE) 使能中断。

操作	中断请求使能位 (WTIE)
禁止中断请求	对该位写 "0"
使能中断请求	对该位写 "1"

使用计时中断请求标志 (WPCR:WTIF) 清除中断请求。

操作	计时中断请求标志 (WTIF)
清除中断请求	对该位写 "0"

第 13 章

WILD 寄存器功能

本章介绍 **Wild** 寄存器功能的使用和操作。

- 13.1 Wild 寄存器功能的概要
- 13.2 Wild 寄存器功能的构成
- 13.3 Wild 寄存器功能的寄存器
- 13.4 Wild 寄存器功能的使用
- 13.5 典型硬件连接示例

13.1 Wild 寄存器功能的概要

Wild 寄存器功能使用设定在内置寄存器内的地址和修改数据为程序中的缺陷打补丁。本节介绍 **Wild 寄存器功能**。

■ Wild 寄存器功能

Wild 寄存器的组成包括三个 Wild 寄存器数据设置寄存器、三个 Wild 寄存器地址设置寄存器、1 字节地址比较使能寄存器和 1 字节 Wild 寄存器数据测试设置寄存器。若将待修改地址和数据设置在这些寄存器内，就可将闪存的数据替换为寄存器中的修改数据。最多可修改三个不同地址的数据。

Wild 寄存器功能可用于在创建掩膜后调试程序并为程序中的缺陷打补丁。

MB95560H/570H/580H 系列

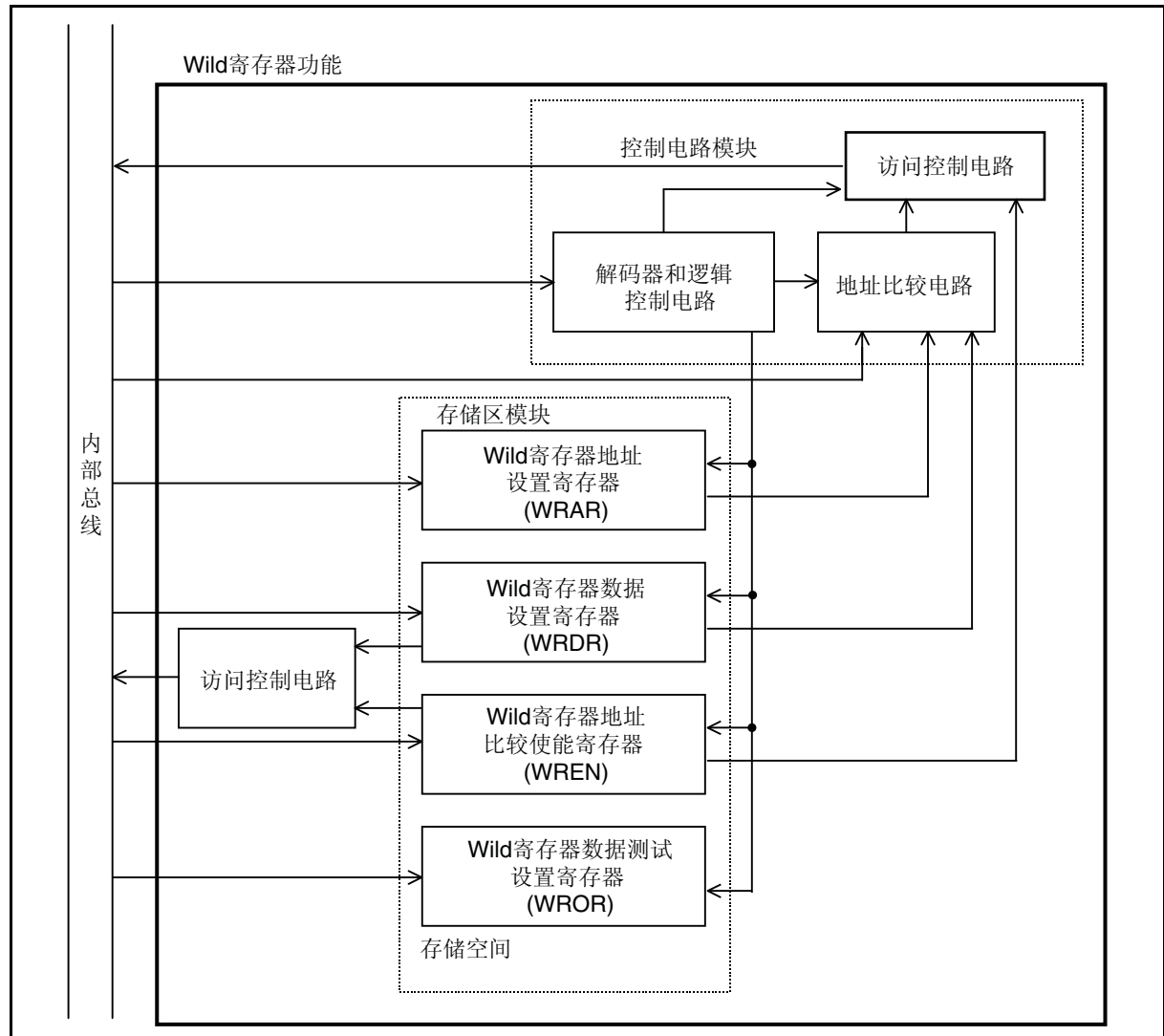
13.2 Wild 寄存器功能的构成

Wild 寄存器的框图如下所示。Wild 寄存器由以下模块构成：

- 存储区模块
 - Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)
 - Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)
 - Wild 寄存器地址比较使能寄存器 (WREN)
 - Wild 寄存器数据测试设置寄存器 (WROR)
- 控制电路模块

■ Wild 寄存器功能的框图

图 13.2-1 Wild 寄存器功能的框图



● 存储区模块

存储器区部分由 Wild 寄存器数据设置寄存器 (WRDR)、Wild 寄存器地址设置寄存器 (WRAR)、Wild 寄存器地址比较使能寄存器 (WREN) 和 Wild 寄存器数据测试设置寄存器 (WROR) 构成。Wild 寄存器功能可用于指定需要置换的地址和数据。Wild 寄存器地址比较使能寄存器 (WREN) 使能对应 Wild 寄存器数据设置寄存器 (WRDR) 的 Wild 寄存器功能。另外，Wild 寄存器数据测试设置寄存器 (WROR) 使能对应 Wild 寄存器数据设置寄存器 (WRDR) 的正常读取功能。

● 控制电路模块

该电路将 Wild 寄存器地址设置寄存器 (WRAR) 中设置的地址与实际地址数据进行比较。如果两值匹配，该电路将数据从 Wild 寄存器数据设置寄存器 (WRDR) 输出到数据总线。该控制电路模块的操作由 Wild 寄存器地址比较使能寄存器 (WREN) 控制。

MB95560H/570H/580H 系列

13.3 Wild 寄存器功能的寄存器

Wild 寄存器功能的寄存器包括 Wild 寄存器数据设置寄存器 (WRDR)、Wild 寄存器地址设置寄存器 (WRAR)、Wild 寄存器地址比较使能寄存器 (WREN) 和 Wild 寄存器数据测试设置寄存器 (WROR)。

■ Wild 寄存器功能的寄存器

图 13.3-1 Wild 寄存器功能的寄存器

Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
WRDR0	0F82 _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	00000000 _B
WRDR1	0F85 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRDR2	0F88 _H									
Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)										
	地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
WRAR0	0F80 _H , 0F81 _H	RA15	RA14	RA13	RA12	RA11	RA10	RA9	RA8	00000000 _B
WRAR1	0F83 _H , 0F84 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRAR2	0F86 _H , 0F87 _H	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
		RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	00000000 _B
		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Wild 寄存器地址比较使能寄存器 (WREN)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
	0076 _H	-	-	保留	保留	保留	EN2	EN1	EN0	00000000 _B
		R0/WX	R0/WX	R/W0	R/W0	R/W0	R/W	R/W	R/W	
Wild 寄存器数据测试设置寄存器 (WROR)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
	0077 _H	-	-	保留	保留	保留	DRR2	DRR1	DRR0	00000000 _B
		R0/WX	R0/WX	R/W0	R/W0	R/W0	R/W	R/W	R/W	
R/W	: 读 / 写 (读值和写值相同。)									
R/W0	: 写值为 "0"。读值和写值相同。									
R0/WX	: 读值始终为 "0"。写值无效。									
-	: 未定义位									

■ Wild 寄存器号

各 Wild 寄存器地址设置寄存器 (WRAR) 和 Wild 寄存器数据设置寄存器 (WRDR) 均有其对应的 Wild 寄存器号。

表 13.3-1 Wild 寄存器地址设置寄存器和 Wild 寄存器数据设置寄存器相应的 Wild 寄存器号

Wild 寄存器号	Wild 寄存器地址设置寄存器 (WRAR)	Wild 寄存器数据设置寄存器 (WRDR)
0	WRAR0	WRDR0
1	WRAR1	WRDR1
2	WRAR2	WRDR2

13.3.1 Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)

Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2) 使用 Wild 寄存器功能指定待修改的数据。

■ Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)

图 13.3-2 Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2)

WRDR0									初始值 00000000 _B
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	
0F82 _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRDR1									初始值 00000000 _B
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	
0F85 _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRDR2									初始值 00000000 _B
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	
0F88 _H	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W : 读 / 写 (读值和写值相同。)									

表 13.3-2 Wild 寄存器数据设置寄存器 (WRDR) 位功能

位名称		功能描述
bit7 ~ bit0	RD7 ~ RD0: Wild 寄存器数据设置 位	<p>这些位使用 Wild 寄存器功能指定待修改的数据。</p> <ul style="list-style-type: none"> • 这些位用于将修改数据设置在 Wild 寄存器地址设置寄存器 (WRAR) 指定的地址。在 Wild 寄存器号的对应地址上数据有效。 • 只有 Wild 寄存器数据测试设置寄存器 (WROR) 中对应带读取位的数据测试设置位为 "1" 时, 这些位的读访问才会有效。

MB95560H/570H/580H 系列

13.3.2 Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)

Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2) 设置需要 Wild 寄存器功能修改的地址。

■ Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)

图 13.3-3 Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2)

WRAR0									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0F80 _H	RA15	RA14	RA13	RA12	RA11	RA10	RA9	RA8	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F81 _H	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRAR1									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0F83 _H	RA15	RA14	RA13	RA12	RA11	RA10	RA9	RA8	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F84 _H	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
WRAR2									
地址	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	初始值
0F86 _H	RA15	RA14	RA13	RA12	RA11	RA10	RA9	RA8	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0F87 _H	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W : 读 / 写 (读值和写值相同。)									

表 13.3-3 Wild 寄存器地址设置寄存器 (WRAR) 位功能

位名称		功能描述
bit15 ~ bit0	RA15 ~ RA0: Wild 寄存器地址设置 位	这些位设置需要 Wild 寄存器功能修改的地址。 修改数据的指定地址设置为这些位。根据对应 Wild 寄存器地址设置寄存器的 Wild 寄存器号指定地址。

13.3.3 Wild 寄存器地址比较使能寄存器 (WREN)

Wild 寄存器地址比较使能寄存器 (WREN) 通过各自的 Wild 寄存器号使能 / 禁止 Wild 寄存器功能的操作。

■ Wild 寄存器地址比较使能寄存器 (WREN)

图 13.3-4 Wild 寄存器地址比较使能寄存器 (WREN)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0076 _H	-	-	保留	保留	保留	EN2	EN1	EN0	00000000 _B
	R0/WX	R0/WX	R/W0	R/W0	R/W0	R/W	R/W	R/W	

R/W : 读 / 写 (读值和写值相同。)
R/W0 : 写值为 "0"。读值和写值相同。
R0/WX : 读值始终为 "0"。写值无效。
- : 未定位

表 13.3-4 Wild 寄存器地址比较使能寄存器 (WREN) 位功能

位名称		功能描述
bit7, bit6	未定位	读值始终为 "0"。写值无效。
bit5 ~ bit3	保留位	这些位始终设为 "0"。
bit2 ~ bit0	EN2, EN1, EN0: Wild 寄存器地址比较 使能位	这些位使能 / 禁止 Wild 寄存器的操作。 • EN0 对应 Wild 寄存器号 0。 • EN1 对应 Wild 寄存器号 1。 • EN2 对应 Wild 寄存器号 2。 写 "0" : 禁止 Wild 寄存器功能的操作。 写 "1" : 使能 Wild 寄存器功能的操作。

MB95560H/570H/580H 系列

13.3.4 Wild 寄存器数据测试设置寄存器 (WROR)

Wild 寄存器数据测试设置寄存器 (WROR) 使能 / 禁止从对应的 Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2) 中读取数据。

■ Wild 寄存器数据测试设置寄存器 (WROR)

图 13.3-5 Wild 寄存器数据测试设置寄存器 (WROR)

地址 0077 _H	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
	-	-	保留	保留	保留	DRR2	DRR1	DRR0	00000000 _B
	R0/WX	R0/WX	R/W0	R/W0	R/W0	R/W	R/W	R/W	

R/W : 读 / 写 (读值和写值相同。)
R/W0 : 写值为 "0"。读值和写值相同。
R0/WX : 读值始终为 "0"。写值无效。
- : 未定义位

表 13.3-5 Wild 寄存器数据测试设置寄存器 (WROR) 的位功能

位名称		功能描述
bit7, bit6	未定义位	读值始终为 "0"。写值无效。
bit5 ~ bit3	保留位	这些位始终设为 "0"。
bit2 ~ bit0	DRR2, DRR1, DRR0: Wild 寄存器数据测试 设置位	这些位使能 / 禁止从对应的 Wild 寄存器数据设置寄存器正常读取数据。 • DRR0 使能 / 禁止 Wild 寄存器数据设置寄存器 (WRDR0) 读取。 • DRR1 使能 / 禁止 Wild 寄存器数据设置寄存器 (WRDR1) 读取。 • DRR2 使能 / 禁止 Wild 寄存器数据设置寄存器 (WRDR2) 读取。 写 "0" : 禁止读取。 写 "1" : 使能读取。

13.4 Wild 寄存器功能的使用

本节介绍 Wild 寄存器功能的设置方法。

■ Wild 寄存器功能的设置方法

使用 Wild 寄存器功能前，要先在用户程序中准备可从外部存储器(例: E²PROM 或 FRAM) 读取 Wild 寄存器值的程序。Wild 寄存器的设置方法如下：

本节不涉及外部存储器和器件间的通信方法相关的信息。

- 对 Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2) 写入待修改的内置 ROM 码的地址。
- 对写入地址的 Wild 寄存器地址设置寄存器对应的 wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2) 写入新的代码。
- 在对应 Wild 寄存器号的 Wild 寄存器地址比较使能寄存器 (WREN) 的 EN 位写 "1"，以使能 Wild 寄存器号所代表的 Wild 寄存器功能。

表 13.4-1 列出了 Wild 寄存器功能的寄存器设置方法。

表 13.4-1 Wild 寄存器功能的寄存器设置方法

步骤	操作	操作例
1	通过各自的通信方法从外部外设功能读取置换数据。	假如待修改的内置 ROM 码位于地址 F011 _H ，而待修改的数据为 "B5 _H " 并且有三个内置 ROM 码待修改。
2	对 Wild 寄存器地址设置寄存器 (WRAR0 ~ WRAR2) 写入置换地址。	设定 Wild 寄存器地址设置寄存器 (WRAR0 = F011 _H , WRAR1 = ..., WRAR2 = ...)。
3	对 Wild 寄存器数据设置寄存器 (WRDR0 ~ WRDR2) 写入新的 ROM 码 (置换内置 ROM 代码)。	设定 Wild 寄存器数据设置寄存器 (WRDR0 = B5 _H , WRDR1 = ..., WRDR2 = ...)。
4	使能所用 Wild 寄存器功能的 Wild 寄存器号对应的 Wild 寄存器地址比较使能寄存器 (WREN) 的 EN 位。	将地址比较使能寄存器 (WREN) 的 bit0 置 "1" 以使能 Wild 寄存器 0 号对应的 Wild 寄存器功能。如果地址和 Wild 寄存器地址设置寄存器 (WRAR) 的设定值匹配，则 Wild 寄存器数据设置寄存器 (WRDR) 的值置换为内置 ROM 码。置换一个以上的内置 ROM 码时，需使能对应内置 ROM 码的 Wild 寄存器地址比较使能寄存器 (WREN) 的 EN 位。

■ Wild 寄存器功能应用地址

Wild 寄存器功能可用于 "0078_H" 地址以外的所有地址空间。

地址 "0078_H" 用作寄存器组指针和直接组指针的镜像地址，因此不可在该地址上打补丁。

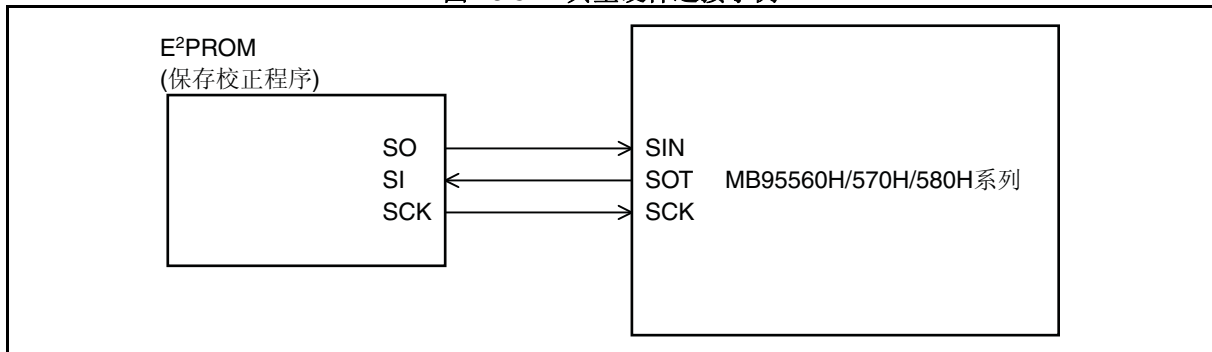
MB95560H/570H/580H 系列

13.5 典型硬件连接示例

下图是使用 **Wild** 寄存器功能时的典型硬件连接示例。

■ 硬件连接示例

图 13.5-1 典型硬件连接示例



第14章

8/16 位多功能定时器

本章介绍 8/16 位多功能定时器的功能和操作。

- 14.1 8/16 位多功能定时器的概要
- 14.2 8/16 位多功能定时器的构成
- 14.3 8/16 位多功能定时器的通道
- 14.4 8/16 位多功能定时器的引脚
- 14.5 8/16 位多功能定时器的寄存器
- 14.6 8/16 位多功能定时器的中断
- 14.7 间隔定时器功能的使用 (单次模式)
- 14.8 间隔定时器功能的使用 (连续模式)
- 14.9 间隔定时器功能的使用 (自由运行模式)
- 14.10 PWM 定时器功能的使用 (固定周期模式)
- 14.11 PWM 定时器功能的使用 (可变周期模式)
- 14.12 PWC 定时器功能的使用
- 14.13 输入捕捉功能的使用
- 14.14 噪声滤波器的使用
- 14.15 运行中各模式的状态
- 14.16 8/16 位多功能定时器的使用注意事项

14.1 8/16 位多功能定时器的概要

8/16 位多功能定时器由两个 8 位计数器构成。两个计数器可用作两个 8 位定时器，也可串联后用作一个 16 位定时器。

8/16 位多功能定时器具有以下功能：

- 间隔定时器功能
- PWM 定时器功能
- PWC 定时器功能 (脉宽测定)
- 输入捕捉功能

■ 间隔定时器功能 (单次模式)

如果选择间隔定时器功能 (单次模式)，定时器启动后，计数器从 "00_H" 开始计数。当计数器值匹配 8/16 位多功能定时器 00/01 数据寄存器的值时，定时器的输出反转，接着中断请求发生，计数器停止计数。

■ 间隔定时器功能 (连续模式)

如果选择间隔定时器功能 (连续模式)，定时器启动后，计数器从 "00_H" 开始计数。当计数器值匹配 8/16 位多功能定时器 00/01 数据寄存器的值时，定时器的输出反转，接着中断请求发生，计数器重新从 "00_H" 开始计数。该连续运行的结果是定时器输出方波。

■ 间隔定时器功能 (自由运行模式)

如果选择间隔定时器功能 (自由运行模式)，计数器从 "00_H" 开始计数。当计数器值匹配 8/16 位多功能定时器 00/01 数据寄存器的值时，定时器的输出反转，然后中断请求发生。在这种情况下，计数器继续计数，直到 "FF_H"，然后重新从 "00_H" 开始计数。该连续运行的结果是定时器输出方波。

■ PWM 定时器功能 (固定周期模式)

如果选择 PWM 定时器功能 (固定周期模式)，带可变 "H" 脉宽的 PWM 信号以固定周期生成。8 位运算时，周期固定在 "FF_H"；16 位运算时，周期固定在 "FFFF_H"。时间由所选计数时钟决定。"H" 脉宽通过设置专用寄存器指定。

■ PWM 定时器功能 (可变周期模式)

如果选择 PWM 定时器功能 (可变周期模式)，两个 8 位计数器根据寄存器指定的周期和 "L" 脉宽，以任何周期和占空比生成 8 位 PWM 信号。

在该工作模式下，因为两个 8 位计数器须分开使用，多功能定时器不可作为一个 16 位计数器工作。

■ PWC 定时器功能

如果选择 PWC 定时器功能，可测定外部输入脉冲的宽度和周期。

在该工作模式下，检测到外部输入信号的计数开始沿后，计数器从 "00_H" 开始计数；若检测到计数结束沿，计数器将计数值传输到寄存器以生成中断。

■ 输入捕捉功能

如果选择输入捕捉功能，检测到外部输入信号沿后，计数器的值保存到寄存器。

自由运行模式和清除模式下的计数都有该功能。

在清除模式下，计数器从 "00_H" 开始计数。检测到边沿时，计数器将计数值传输到寄存器以生成中断。之后，计数器从 "00_H" 重新开始计数。

在自由运行模式下，检测到边沿时，计数器将计数值传输到寄存器以生成中断。然后，

MB95560H/570H/580H 系列

与清除模式不同的是，计数器并不清零至 "00_H"，而是继续计数。

14.2 8/16 位多功能定时器的构成

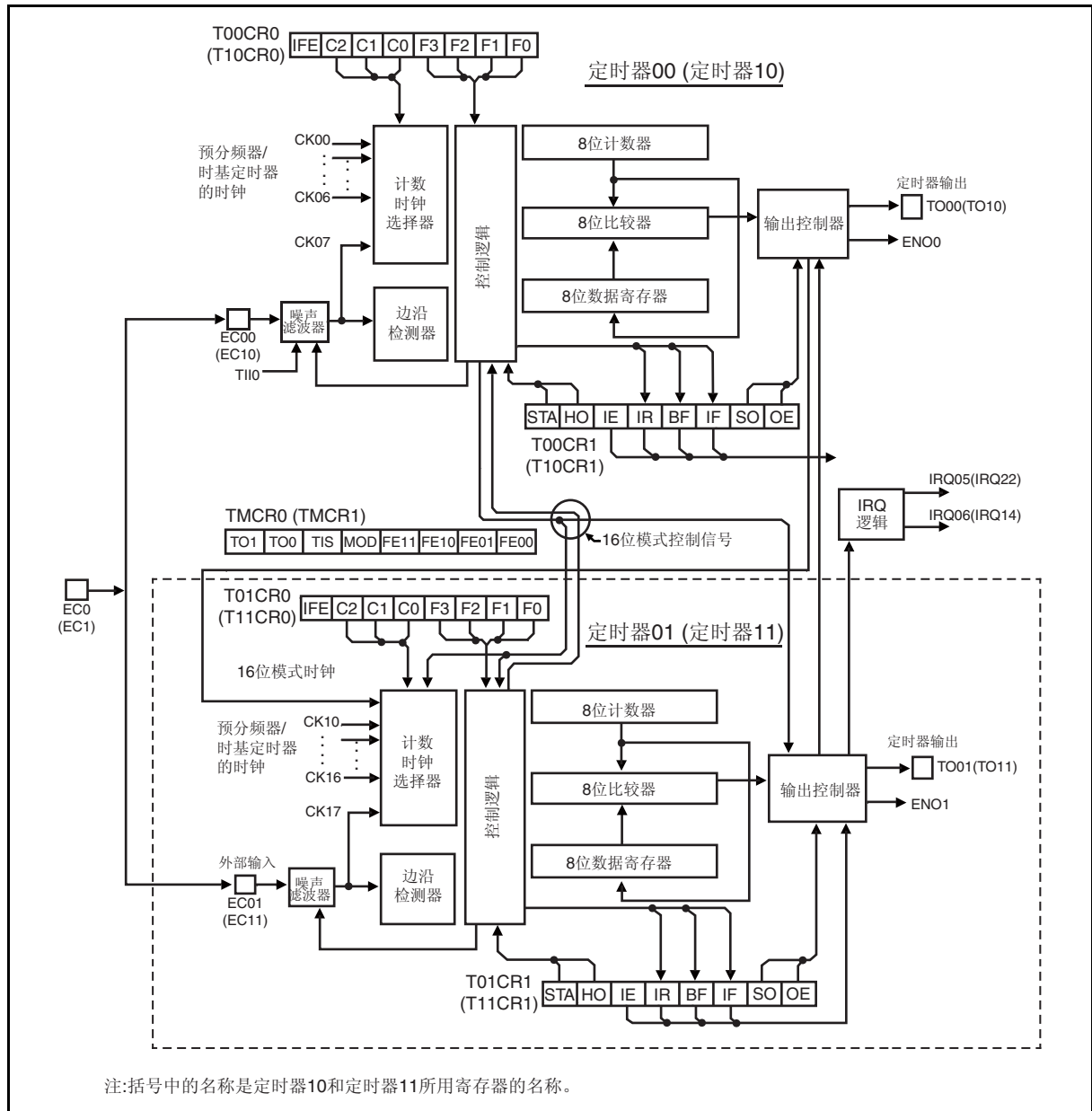
8/16 位多功能定时器包含以下模块：

- 8 位计数器 × 2 路通道
 - 8 位比较器 (含临时锁存器) × 2 路通道
 - 8/16 位多功能定时器 00/01 数据寄存器 × 2 路通道 (T00DR/T01DR), (T10DR/T11DR)
 - 8/16 位多功能定时器 00/01 状态控制寄存器 0 × 2 路通道 (T00CR0/T01CR0), (T10CR0/T11CR0)
 - 8/16 位多功能定时器 00/01 状态控制寄存器 1 × 2 路通道 (T00CR1/T01CR1), (T10CR1/T11CR1)
 - 8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0), (TMCR1)
 - 输出控制器 × 2 路通道
 - 控制电路 × 2 路通道
 - 计数时钟选择器 × 2 路通道
 - 边沿检测器 × 2 路通道
 - 噪声滤波器 × 2 路通道
-

MB95560H/570H/580H 系列

■ 8/16 位多功能定时器的框图

图 14.2-1 8/16 位多功能定时器的框图



● 8 位计数器

该计数器是各种定时器的工作基础。可作为两个 8 位计数器或一个 16 位计数器使用。

● 8 位比较器

该比较器比较 8/16 位多功能定时器 00/01 数据寄存器的值和计数器的值。比较器内置锁存器，用于临时保存 8/16 位多功能定时器 00/01 数据寄存器的值。

- 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)
[8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)]
该寄存器用于写入间隔定时器运行或 PWM 定时器运行时的计数上限值, 并读取 PWC 定时器运行或输入捕捉运行时的计数值。
- 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)
[定时器 10/11 中的 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)]
这两个寄存器选择定时器的工作模式和计数时钟, 使能或禁止 IF 标志中断。
- 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)
[定时器 10/11 中的 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)]
这两个寄存器控制中断标志、定时器输出和定时器运行。
- 8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0)
[定时器 10/11 中的 8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1)]
该寄存器选择噪声滤波器功能、8 位或 16 位工作模式、定时器 00 的输入信号, 并显示定时器输出值。
- 输出控制器
输出控制器控制定时器的输出。使能引脚输出后, 定时器输出到外部引脚。
- 控制电路模块
控制电路模块控制定时器的运行。
- 计数时钟选择器
该选择器从不同的预分频器输出信号 (分频的机器时钟信号和时基定时器输出信号) 中选择计数器工作时钟信号。
- 边沿检测器
该边沿检测器选择外部输入信号的边沿, 用来作为 PWC 定时器操作或输入捕捉运行时的的事件。
- 噪声滤波器
该滤波器过滤外部输入信号的噪声。可选择去除 "H" 脉冲噪声、去除 "L" 脉冲噪声和去除 "H"/"L" 脉冲噪声等滤波器功能。
- TI10 内部引脚 (内接到 LIN-UART, 仅 MB95560H/580H 系列的通道 0 有该引脚)
TI10 引脚用作通道 0 中定时器 00 的信号输入引脚。该引脚在芯片内部连接到 LIN-UART。关于该引脚的使用方法, 参考 "第 16 章 LIN-UART"。此外, 通道 1 中定时器 00 的 TI10 引脚在内部固定为 "0"。

■ 输入时钟

8/16 位多功能定时器使用预分频器的输出时钟作为其输入时钟 (计数时钟)。

MB95560H/570H/580H 系列

14.3 8/16 位多功能定时器的通道

本节介绍 8/16 位多功能定时器的通道。

■ 8/16 位多功能定时器的通道

MB95560H 系列有两路通道的 8/16 位多功能定时器。

一路通道中有两个 8 位计数器。计数器可用作两个 8 位定时器或一个 16 位定时器。下表列出了对应各通道的外部引脚和寄存器。

表 14.3-1 8/16 位多功能定时器的通道和对应外部引脚 (MB95560H 系列)

通道	引脚名称	引脚功能
0	TO00	定时器 00 输出
	TO01	定时器 01 输出
	EC0	定时器 00 输入和定时器 01 输入
1	TO10	定时器 10 输出
	TO11	定时器 11 输出
	EC1	定时器 10 输入和定时器 11 输入

表 14.3-2 8/16 位多功能定时器的通道和对应寄存器 (MB95560H 系列)

通道	寄存器缩写	寄存器全称
0	T00CR0	8/16 位多功能定时器 00 状态控制寄存器 0
	T01CR0	8/16 位多功能定时器 01 状态控制寄存器 0
	T00CR1	8/16 位多功能定时器 00 状态控制寄存器 1
	T01CR1	8/16 位多功能定时器 01 状态控制寄存器 1
	T00DR	8/16 位多功能定时器 00 数据寄存器
	T01DR	8/16 位多功能定时器 01 数据寄存器
	TMCR0	8/16 位多功能定时器 00/01 定时器模式控制寄存器
1	T10CR0	8/16 位多功能定时器 10 状态控制寄存器 0
	T11CR0	8/16 位多功能定时器 11 状态控制寄存器 0
	T10CR1	8/16 位多功能定时器 10 状态控制寄存器 1
	T11CR1	8/16 位多功能定时器 11 状态控制寄存器 1
	T10DR	8/16 位多功能定时器 10 数据寄存器
	T11DR	8/16 位多功能定时器 11 数据寄存器
	TMCR1	8/16 位多功能定时器 10/11 定时器模式控制寄存器

在本章的以下各节中，仅详细介绍 8/16 位多功能定时器的通道 0。

通道 0 和通道 1 完全相同。引脚名称和寄存器名称中的 2 位数值分别对应通道和定时器。第 1 位数值代表通道，第 2 位数值代表定时器。

MB95570H/580H 系列有一路通道的 8/16 位多功能定时器。

一路通道中有两个 8 位计数器。计数器可用作两个 8 位定时器或一个 16 位定时器。下表列出了对应通道的外部引脚和寄存器。

表 14.3-3 8/16 位多功能定时器的通道和对应外部引脚 (MB95570H/580H 系列)

通道	引脚名称	引脚功能
0	TO00	定时器 00 输出
	TO01	定时器 01 输出
	EC0	定时器 00 输入和定时器 01 输入

表 14.3-4 8/16 位多功能定时器的通道和对应寄存器 (MB95570H/580H 系列)

通道	寄存器缩写	寄存器全称
0	T00CR0	8/16 位多功能定时器 00 状态控制寄存器 0
	T01CR0	8/16 位多功能定时器 01 状态控制寄存器 0
	T00CR1	8/16 位多功能定时器 00 状态控制寄存器 1
	T01CR1	8/16 位多功能定时器 01 状态控制寄存器 1
	T00DR	8/16 位多功能定时器 00 数据寄存器
	T01DR	8/16 位多功能定时器 01 数据寄存器
	TMCR0	8/16 位多功能定时器 00/01 定时器模式控制寄存器

引脚名称和寄存器名称中的 2 位数值分别对应通道和定时器。第 1 位数值代表通道，第 2 位数值代表定时器。

MB95560H/570H/580H 系列

14.4 8/16 位多功能定时器的引脚

本节介绍 8/16 位多功能定时器的相关引脚。

■ 8/16 位多功能定时器的相关引脚

8/16 位多功能定时器的相关外部引脚有 TO00、TO01、TO10、TO11、EC0 和 EC1。
TI10 用于片内连接。

● TO00 引脚

TO00:

该引脚在 8 位工作模式下用作定时器 00 的定时器输出引脚、在 16 位工作模式下用作定时器 00 和 01 的定时器输出引脚。使用间隔定时器功能、PWM 定时器功能或 PWC 定时器功能时使能输出 (T00CR1:OE = 1) 后, 与端口方向寄存器 (DDR0:bit5) 无关, 该引脚自动变为输出引脚, 用作定时器输出 TO00 引脚。

使用输入捕捉功能时使能输出后, 输出变为不定。

● TO01 引脚

TO01:

该引脚在 8 位工作模式下用作定时器 01 的定时器输出引脚。使用间隔定时器功能、PWM 定时器功能 (固定周期模式) 或 PWC 定时器功能时使能输出 (T01CR1:OE = 1) 后, 与端口方向寄存器 (DDR0:bit6) 无关, 该引脚自动变为输出引脚, 用作定时器输出 TO01 引脚。

在 16 位工作模式下使用 PWM 定时器功能 (可变周期模式) 或输入捕捉功能时, 使能输出后, 输出变为不定。

● EC0 引脚

EC0 引脚连接到 EC00 和 EC01 内部引脚。

EC00 内部引脚:

使用间隔定时器或 PWM 定时器功能时, 该引脚用作定时器 00 的外部计数时钟输入引脚; 使用 PWC 定时器或输入捕捉功能时, 该引脚用作定时器 00 的信号输入引脚。选择 PWC 定时器或输入捕捉功能时, 该引脚不可设置为外部计数时钟输入引脚。

使用上述输入功能时, 须将端口方向寄存器中对应 EC0 的位清 "0" 以使该引脚成为输入口。

EC01 内部引脚:

使用间隔定时器或 PWM 定时器功能时, 该引脚用作定时器 01 的外部计数时钟输入引脚; 使用 PWC 定时器或输入捕捉功能时, 该引脚用作定时器 01 的信号输入引脚。使用 PWC 定时器或输入捕捉功能时, 该引脚不可用作外部计数时钟输入引脚。

16 位工作模式下, 该引脚的输入功能未被使用。若选择 PWM 定时器功能 (可变周期模式), 该引脚的输入功能也可使用。

使用上述输入功能时, 须将端口方向寄存器中对应 EC0 引脚的位清 "0" 以使该引脚用作输入口。

● TO10 引脚

TO10:

该引脚在 8 位工作模式下用作定时器 10 的定时器输出引脚、在 16 位工作模式下用作定时器 10 和 11 的定时器输出引脚。使用间隔定时器功能、PWM 定时器功能或 PWC 定时器功能时使能输出 (T10CR1:OE = 1) 后, 与端口方向寄存器 (DDR6:bit2) 无关, 该引脚自动变为输出引脚, 用作定时器输出 TO10 引脚。

使用输入捕捉功能时使能输出后, 输出变为不定。

● TO11 引脚

TO11:

该引脚在 8 位工作模式下用作定时器 11 的定时器输出引脚。使用间隔定时器功能、PWM 定时器功能 (固定周期模式) 或 PWC 定时器功能时使能输出 (T11CR1:OE = 1) 后, 与端口方向寄存器 (DDR6:bit3) 无关, 该引脚自动变为输出引脚, 用作定时器输出 TO11 引脚。

在 16 位工作模式下使用 PWM 定时器功能 (可变周期模式) 或输入捕捉功能时, 使能输出后, 输出变为不定。

● EC1 引脚

EC1 引脚连接到 EC10 和 EC11 内部引脚。

EC10 内部引脚:

使用间隔定时器或 PWM 定时器功能时, 该引脚用作定时器 10 的外部计数时钟输入引脚; 使用 PWC 定时器或输入捕捉功能时, 该引脚用作定时器 10 的信号输入引脚。选择 PWC 定时器或输入捕捉功能时, 该引脚不可设置为外部计数时钟输入引脚。

使用上述输入功能时, 须将端口方向寄存器中对应 EC1 的位清 "0" 以使该引脚成为输入口。

EC11 内部引脚:

使用间隔定时器或 PWM 定时器功能时, 该引脚用作定时器 11 的外部计数时钟输入引脚; 使用 PWC 定时器或输入捕捉功能时, 该引脚用作定时器 11 的信号输入引脚。使用 PWC 定时器或输入捕捉功能时, 该引脚不可用作外部计数时钟输入引脚。

16 位工作模式下, 该引脚的输入功能未被使用。若选择 PWM 定时器功能 (可变周期模式), 该引脚的输入功能也可使用。

使用上述输入功能时, 须将端口方向寄存器中对应 EC1 引脚的位清 "0" 以使该引脚用作输入口。

■ 8/16 位多功能定时器的引脚框图

图 14.4-1 8/16 位多功能定时器的引脚 EC0 (P12/EC0/DBG) 的框图

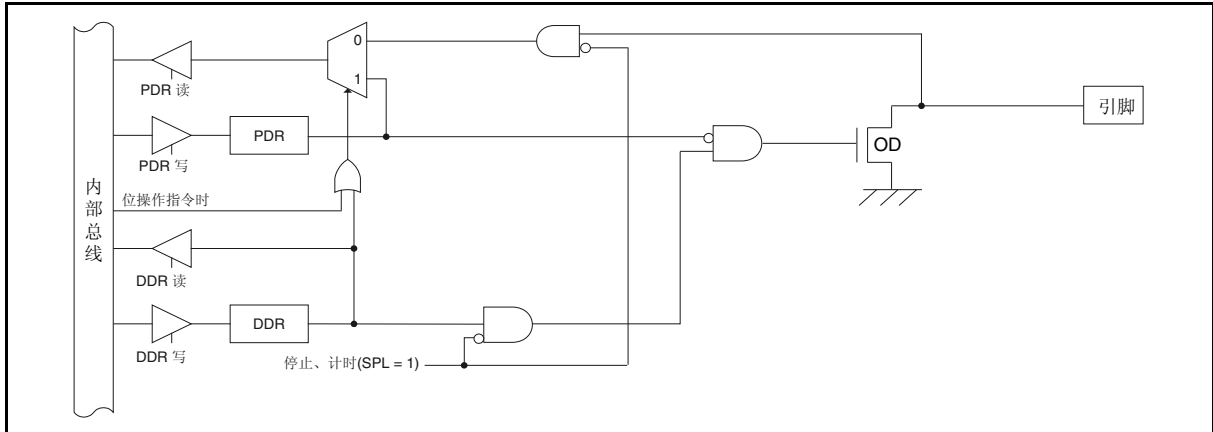


图 14.4-2 8/16 位多功能定时器的引脚 EC0 (P04/INT04/AN04/SIN/EC0) 的框图

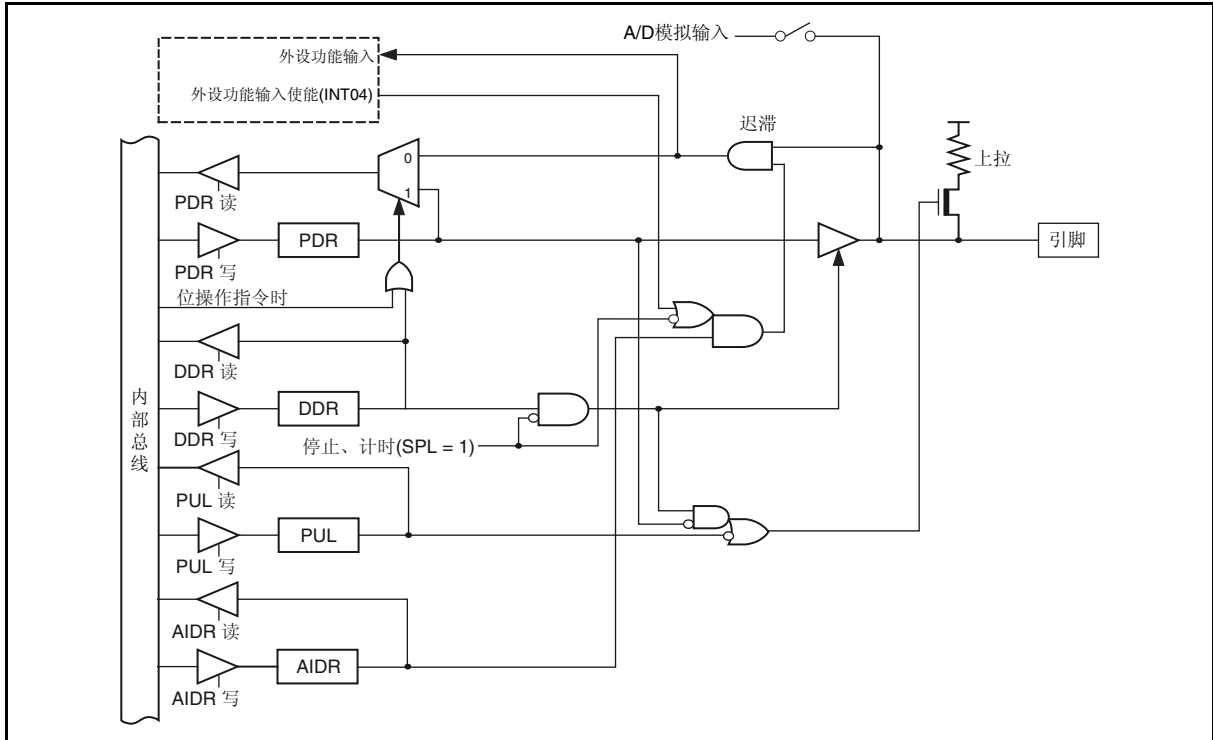


图 14.4-3 8/16 位多功能定时器的引脚 TO00 (P05/INT05/AN05/TO00) 的框图

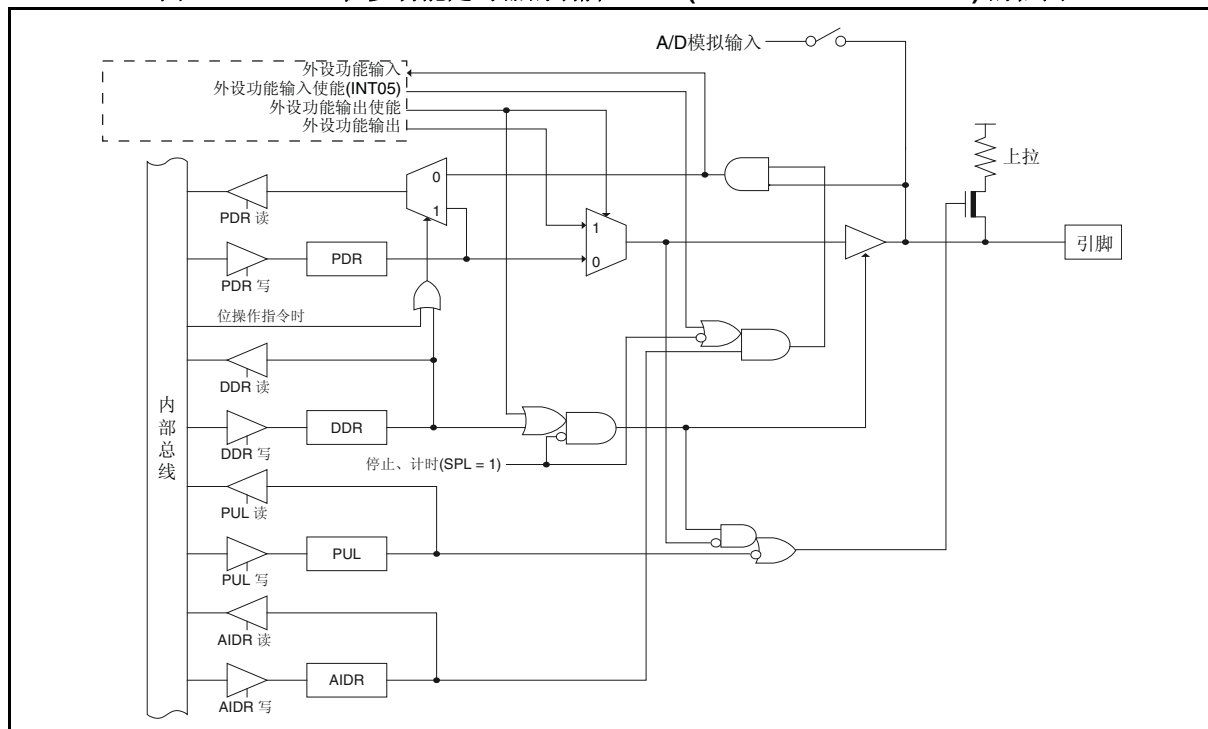


图 14.4-4 8/16 位多功能定时器的引脚 TO01 (P06/INT06/TO01) 的框图

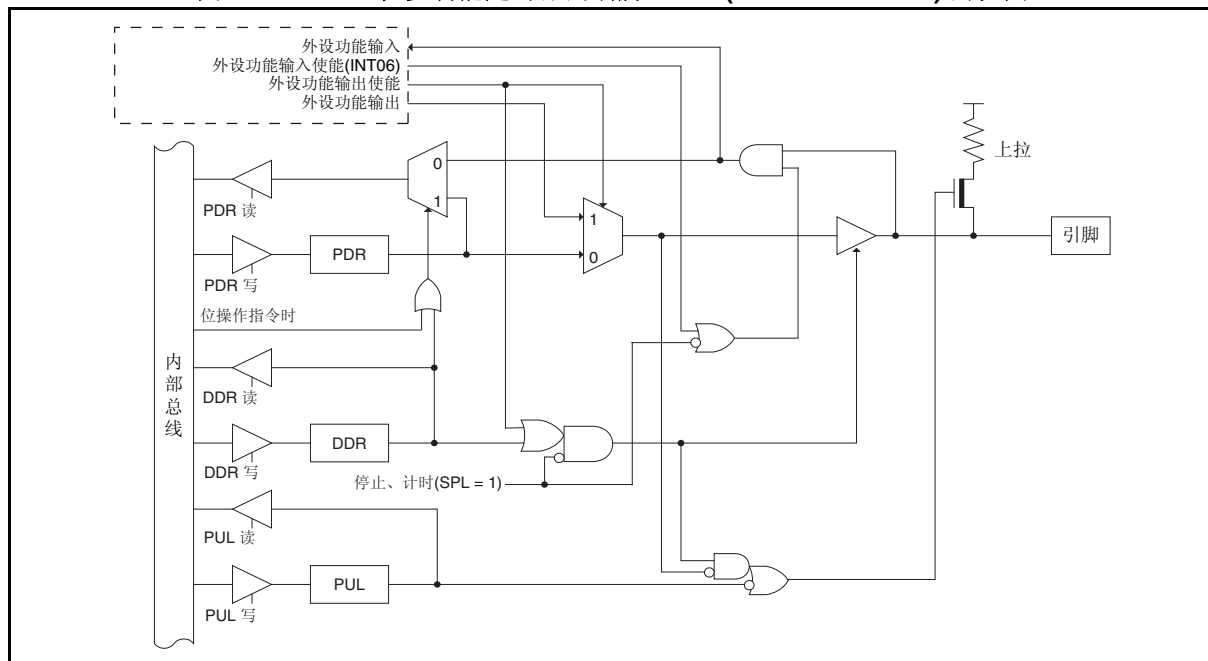


图 14.4-5 8/16 位多功能定时器的引脚 TO10, TO11 (P62/TO10, P63/TO11) 的框图

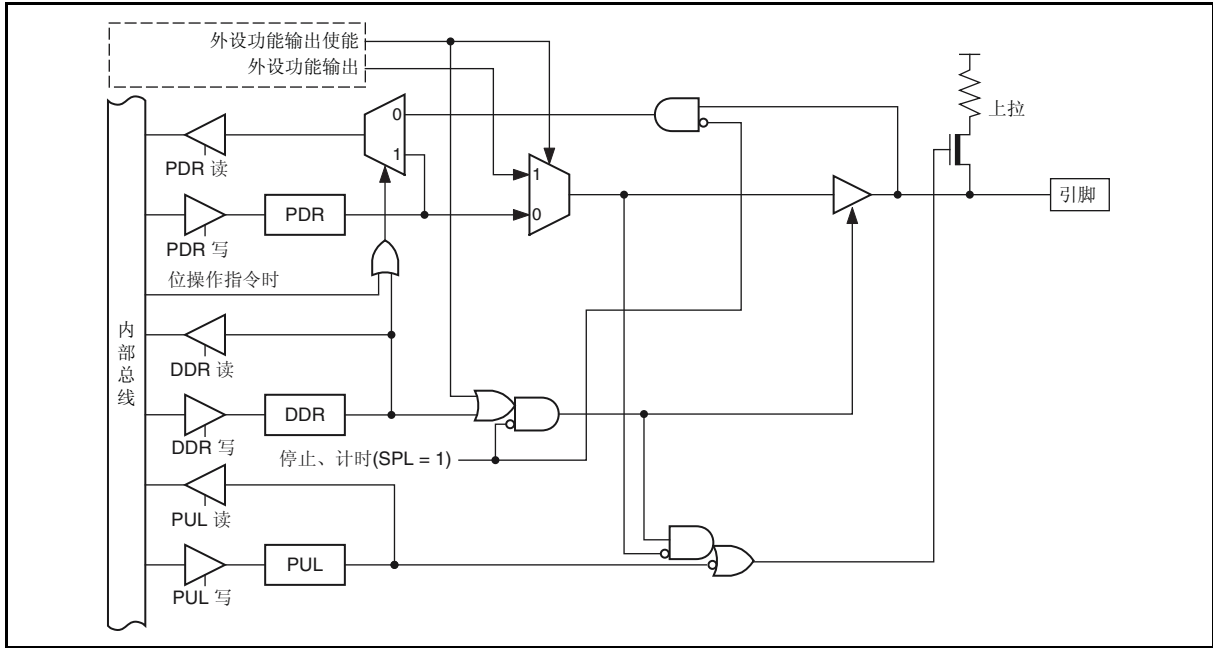
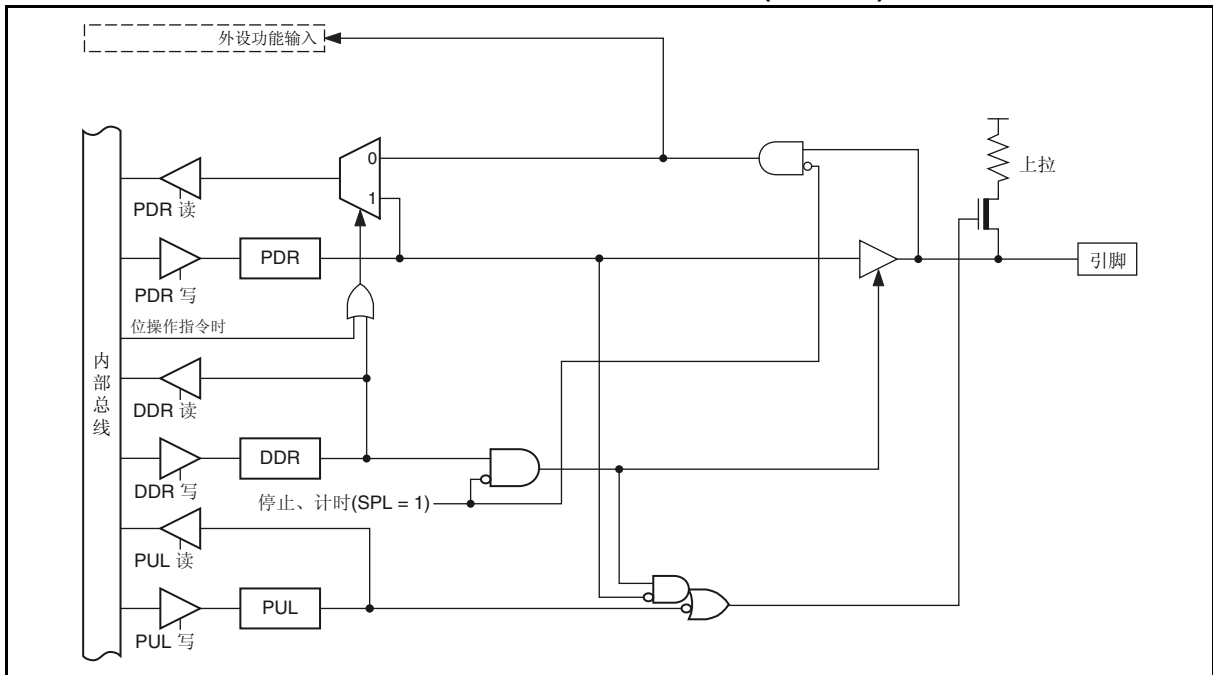


图 14.4-6 8/16 位多功能定时器的引脚 EC1 (P64/EC1) 的框图



14.5 8/16 位多功能定时器的寄存器

本节介绍与 8/16 位多功能定时器相关的寄存器。

■ 8/16 位多功能定时器 0 的寄存器

图 14.5-1 8/16 位多功能定时器 0 的寄存器

8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T01CR0	0F92 _H	IFE	C2	C1	C0	F3	F2	F1	F0	00000000 _B
T00CR0	0F93 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T01CR1	0036 _H	STA	HO	IE	IR	BF	IF	SO	OE	00000000 _B
T00CR1	0037 _H	R/W	R/W	R/W	R(RM1),W	R/WX	R(RM1),W	R/W	R/W	
8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T01DR	0F94 _H	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0	00000000 _B
T00DR	0F95 _H	R,W	R,W	R,W	R,W	R,W	R,W	R,W	R,W	
8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
	0F96 _H	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00	00000000 _B
		R/WX	R/WX	R/W	R/W	R/W	R/W	R/W	R/W	
<p>R/W : 读 / 写 (读值和写值相同。)</p> <p>R(RM1),W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)</p> <p>R/WX : 只读 (可读。写值无效。)</p> <p>R,W : 读 / 写 (读值和写值不同。)</p>										

■ 8/16 位多功能定时器 1 的寄存器

图 14.5-2 8/16 位多功能定时器 1 的寄存器

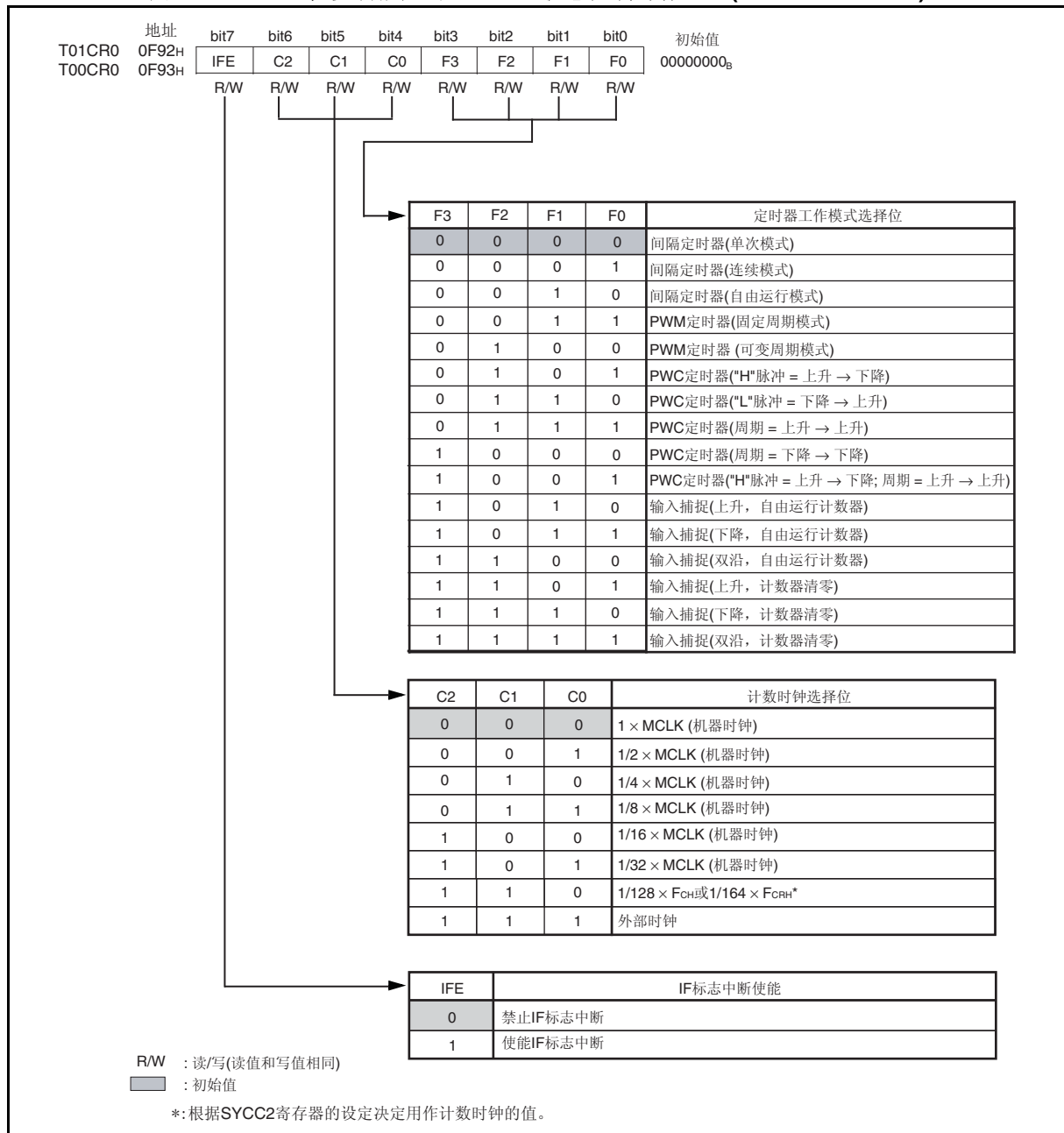
8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T11CR0	0F97 _H	IFE	C2	C1	C0	F3	F2	F1	F0	00000000 _B
T10CR0	0F98 _H	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T11CR1	0038 _H	STA	HO	IE	IR	BF	IF	SO	OE	00000000 _B
T10CR1	0039 _H	R/W	R/W	R/W	R(RM1),W	R/WX	R(RM1),W	R/W	R/W	
8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T11DR	0F99 _H	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0	00000000 _B
T10DR	0F9A _H	R,W	R,W	R,W	R,W	R,W	R,W	R,W	R,W	
8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
	0F9B _H	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00	00000000 _B
		R/WX	R/WX	R/W	R/W	R/W	R/W	R/W	R/W	
<p>R/W : 读 / 写 (读值和写值相同。)</p> <p>R(RM1),W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)</p> <p>R/WX : 只读 (可读。写值无效。)</p> <p>R,W : 读 / 写 (读值和写值不同。)</p>										

14.5.1 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)

8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0) 选择定时器工作模式和计数时钟，使能或禁止 IF 标志中断。T00CR0 和 T01CR0 寄存器分别对应定时器 00 和定时器 01。

■ 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)

图 14.5-3 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0)



MB95560H/570H/580H 系列

表 14.5-1 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0) 位功能 (1 / 2)

位名称		功能描述			
bit7	IFE: IF 标志中断使能	该位使能或禁止 IF 标志中断。 写 "0" : 禁止 IF 标志中断。 写 "1" : IE 位 (T00CR1/T01CR1:IE) 和 IF 标志 (T00CR1/T01CR1:IF) 都置 "1" 时, IF 标志中断请求输出。			
bit6 ~ bit4	C2, C1, C0: 计数时钟选择位	这些位选择计数时钟。 • 预分频器生成计数时钟。参考 "6.14 预分频器的操作说明"。 • 定时器运行 (T00CR1/T01CR1:STA = 1) 时, 对这些位写值无效。 • 16 位工作模式下, T01CR0 (定时器 01) 的时钟选择无效。 • 使用 PWC 功能或输入捕捉功能时, 这些位不可设置为 "111 _B "。使用 PWC 功能或输入捕捉功能时如果写入 "111 _B ", 这些位复位到 "000 _B "。定时器进入输入捕捉工作模式时, 将这些位设置为 "111 _B ", 这些位也复位到 "000 _B "。 • 这几个位设置为 "110 _B " 时, 自时基定时器的计数时钟将被用作计数时钟。根据 SYCC2 寄存器的设置, 自时基定时器的计数时钟可从主时钟或主 CR 时钟生成。使用自时基定时器的计数时钟作为计数时钟的场合, 对时基定时器控制寄存器 (TBTC:TCLR) 的时基定时器初始化位写 "1" 复位时基定时器会影响计数时间。			
		C2	C1	C0	计数时钟
		0	0	0	1 × MCLK (机器时钟)
		0	0	1	1/2 × MCLK (机器时钟)
		0	1	0	1/4 × MCLK (机器时钟)
		0	1	1	1/8 × MCLK (机器时钟)
		1	0	0	1/16 × MCLK (机器时钟)
		1	0	1	1/32 × MCLK (机器时钟)
		1	1	0	1/128 × F _{CH} 或 1/64 × F _{CRH}
		1	1	1	外部时钟

表 14.5-1 8/16 位多功能定时器 00/01 状态控制寄存器 0 (T00CR0/T01CR0) 位功能 (2 / 2)

位名称		功能描述				
bit3 ~ bit0	F3, F2, F1, F0: 定时器工作模式选择位	<p>这些位用于选择定时器工作模式。</p> <ul style="list-style-type: none"> • PWM 定时器功能 (可变周期模式; F3, F2, F1, F0 = 0100_B) 由 T00CR0(定时器 00) 寄存器或 T01CR0(定时器 01) 寄存器设置。当两个定时器中的一个开始运行 (T00CR1/T01CR1: STA= 1) 时, 另一个定时器的 F3, F2, F1, F0 位自动设置为 "0100_B"。 • 设定为 16 位工作模式 (TMCR0:MOD = 1) 的状态下, PWM 定时器功能 (可变周期模式) 开始运行 (T00CR1/T01CR1:STA = 1) 时, MOD 位自动清 "0"。 • 定时器运行 (T00CR1/T01CR1:STA = 1) 期间, 对这些位写值无效。 				
		F3	F2	F1	F0	定时器工作模式选择位
		0	0	0	0	间隔定时器 (单次模式)
		0	0	0	1	间隔定时器 (连续模式)
		0	0	1	0	间隔定时器 (自由运行模式)
		0	0	1	1	PWM 定时器 (固定周期模式)
		0	1	0	0	PWM 定时器 (可变周期模式)
		0	1	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降)
		0	1	1	0	PWC 定时器 ("L" 脉冲 = 下降 → 上升)
		0	1	1	1	PWC 定时器 (周期 = 上升 → 上升)
		1	0	0	0	PWC 定时器 (周期 = 下降 → 下降)
		1	0	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降; 周期 = 上升 → 上升)
		1	0	1	0	输入捕捉 (上升、自由运行计数器)
		1	0	1	1	输入捕捉 (下降、自由运行计数器)
		1	1	0	0	输入捕捉 (双沿、自由运行计数器)
		1	1	0	1	输入捕捉 (上升、计数器清零)
1	1	1	0	输入捕捉 (下降、计数器清零)		
1	1	1	1	输入捕捉 (双沿、计数器清零)		

MB95560H/570H/580H 系列

14.5.2 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)

8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0) 选择定时器工作模式和计数时钟，使能或禁止 IF 标志中断。T10CR0 和 T11CR0 寄存器分别对应定时器 10 和定时器 11。

■ 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)

图 14.5-4 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0)

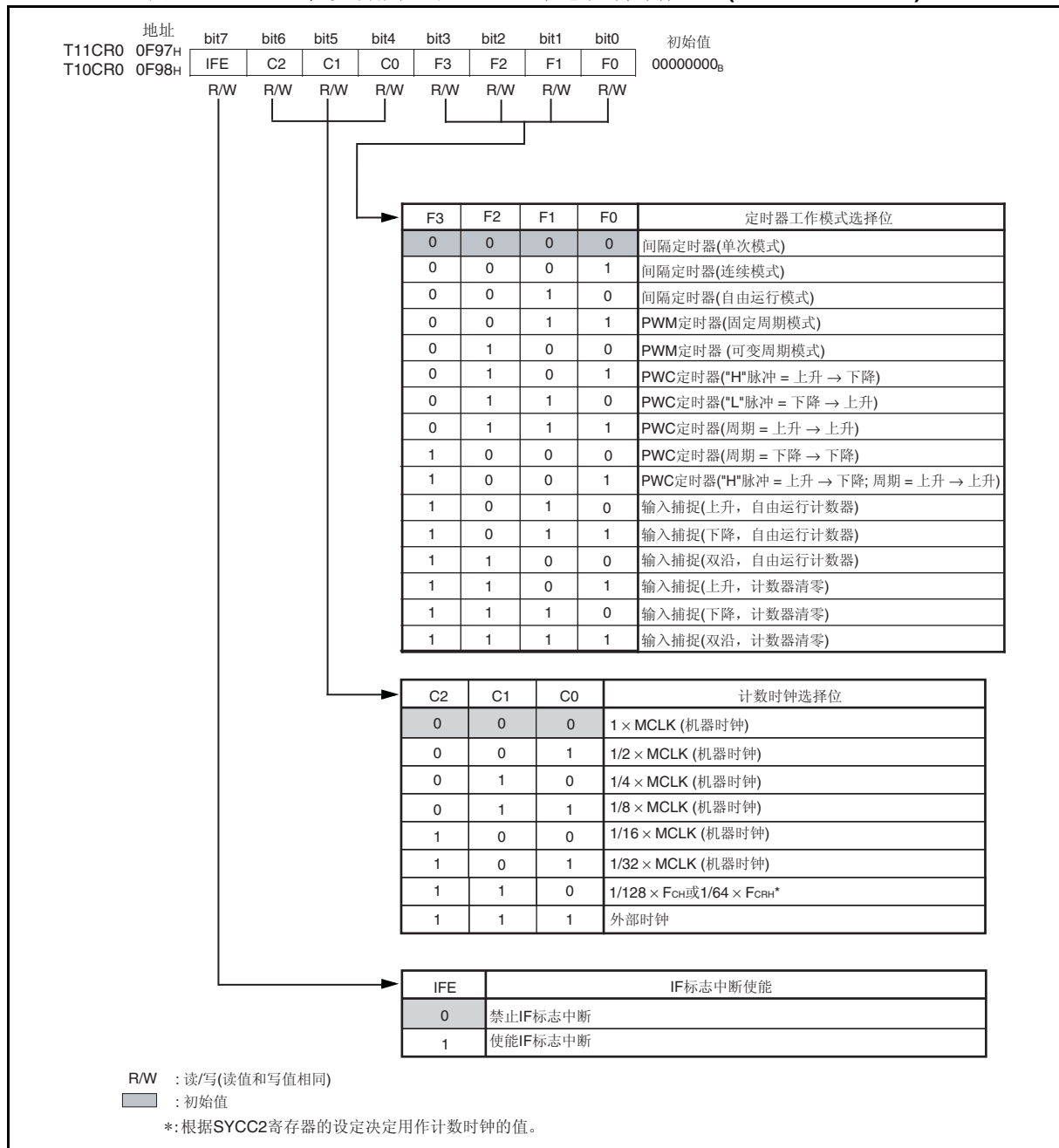


表 14.5-2 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0) 位功能 (1 / 2)

位名称		功能描述																																				
bit7	IFE: IF 标志中断使能	<p>该位使能或禁止 IF 标志中断。</p> <p>写 "0" : 禁止 IF 标志中断。</p> <p>写 "1" : IE 位 (T10CR1/T11CR1:IE) 和 IF 标志 (T10CR1/T11CR1:IF) 都置 "1" 时, IF 标志中断请求输出。</p>																																				
bit6 ~ bit4	C2, C1, C0: 计数时钟选择位	<p>这些位选择计数时钟。</p> <ul style="list-style-type: none"> • 预分频器生成计数时钟。参考 "6.14 预分频器的操作说明"。 • 定时器运行 (T10CR1/T11CR1:STA = 1) 时, 写入这些位无效。 • 16 位工作模式下, T11CR0 (定时器 11) 的时钟选择无效。 • 使用 PWC 功能或输入捕捉功能时, 这些位不可设置为 "111_B"。使用 PWC 功能或输入捕捉功能时如果写入 "111_B", 这些位复位到 "000_B"。定时器进入输入捕捉工作模式时, 将这些位设置为 "111_B", 这些位也复位到 "000_B"。 • 这几个位设置为 "110_B" 时, 自时基定时器的计数时钟将被用作计数时钟。根据 SYCC2 寄存器的设置, 自时基定时器的计数时钟可从主时钟或主 CR 时钟生成。使用自时基定时器的计数时钟作为计数时钟的场合, 对时基定时器控制寄存器 (TBTC:TCLR) 的时基定时器初始化位写 "1" 复位时基定时器会影响计数时间。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>C2</th> <th>C1</th> <th>C0</th> <th>计数时钟</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1 × MCLK (机器时钟)</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>1/2 × MCLK (机器时钟)</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>1/4 × MCLK (机器时钟)</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>1/8 × MCLK (机器时钟)</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1/16 × MCLK (机器时钟)</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>1/32 × MCLK (机器时钟)</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>1/128 × F_{CH} 或 1/64 × F_{CRH}</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>外部时钟</td> </tr> </tbody> </table>	C2	C1	C0	计数时钟	0	0	0	1 × MCLK (机器时钟)	0	0	1	1/2 × MCLK (机器时钟)	0	1	0	1/4 × MCLK (机器时钟)	0	1	1	1/8 × MCLK (机器时钟)	1	0	0	1/16 × MCLK (机器时钟)	1	0	1	1/32 × MCLK (机器时钟)	1	1	0	1/128 × F _{CH} 或 1/64 × F _{CRH}	1	1	1	外部时钟
C2	C1	C0	计数时钟																																			
0	0	0	1 × MCLK (机器时钟)																																			
0	0	1	1/2 × MCLK (机器时钟)																																			
0	1	0	1/4 × MCLK (机器时钟)																																			
0	1	1	1/8 × MCLK (机器时钟)																																			
1	0	0	1/16 × MCLK (机器时钟)																																			
1	0	1	1/32 × MCLK (机器时钟)																																			
1	1	0	1/128 × F _{CH} 或 1/64 × F _{CRH}																																			
1	1	1	外部时钟																																			

MB95560H/570H/580H 系列

表 14.5-2 8/16 位多功能定时器 10/11 状态控制寄存器 0 (T10CR0/T11CR0) 位功能 (2 / 2)

位名称		功能描述																																																																																					
bit3 ~ bit0	F3, F2, F1, F0: 定时器工作模式选择位	<p>这些位用于选择定时器工作模式。</p> <ul style="list-style-type: none"> • PWM 定时器功能 (可变周期模式: F3, F2, F1, F0 = 0100_B) 由 T10CR0 (定时器 10) 寄存器或 T11CR0 (定时器 11) 寄存器设置。当两个定时器中的一个开始运行 (T10CR1/T11CR1: STA= 1) 时, 另一个定时器的 F3, F2, F1, F0 位自动设置为 "0100_B"。 • 设定为 16 位工作模式 (TMCr1:MOD = 1) 的状态下, PWM 定时器功能 (可变周期模式) 开始运行 (T10CR1/T11CR1:STA = 1) 时, MOD 位自动清 "0"。 • 定时器运行 (T10CR1/T11CR1:STA = 1) 期间, 对这些位写值无效。 																																																																																					
		<table border="1"> <thead> <tr> <th>F3</th> <th>F2</th> <th>F1</th> <th>F0</th> <th>定时器工作模式选择位</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>间隔定时器 (单次模式)</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>间隔定时器 (连续模式)</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>间隔定时器 (自由运行模式)</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>PWM 定时器 (固定周期模式)</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>0</td> <td>PWM 定时器 (可变周期模式)</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>1</td> <td>PWC 定时器 ("H" 脉冲 = 上升 → 下降)</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>0</td> <td>PWC 定时器 ("L" 脉冲 = 下降 → 上升)</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>1</td> <td>PWC 定时器 (周期 = 上升 → 上升)</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>PWC 定时器 (周期 = 下降 → 下降)</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1</td> <td>PWC 定时器 ("H" 脉冲 = 上升 → 下降; 周期 = 上升 → 上升)</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>0</td> <td>输入捕捉 (上升、自由运行计数器)</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>1</td> <td>输入捕捉 (下降、自由运行计数器)</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>0</td> <td>输入捕捉 (双沿、自由运行计数器)</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>输入捕捉 (上升、计数器清零)</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>输入捕捉 (下降、计数器清零)</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>输入捕捉 (双沿、计数器清零)</td> </tr> </tbody> </table>	F3	F2	F1	F0	定时器工作模式选择位	0	0	0	0	间隔定时器 (单次模式)	0	0	0	1	间隔定时器 (连续模式)	0	0	1	0	间隔定时器 (自由运行模式)	0	0	1	1	PWM 定时器 (固定周期模式)	0	1	0	0	PWM 定时器 (可变周期模式)	0	1	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降)	0	1	1	0	PWC 定时器 ("L" 脉冲 = 下降 → 上升)	0	1	1	1	PWC 定时器 (周期 = 上升 → 上升)	1	0	0	0	PWC 定时器 (周期 = 下降 → 下降)	1	0	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降; 周期 = 上升 → 上升)	1	0	1	0	输入捕捉 (上升、自由运行计数器)	1	0	1	1	输入捕捉 (下降、自由运行计数器)	1	1	0	0	输入捕捉 (双沿、自由运行计数器)	1	1	0	1	输入捕捉 (上升、计数器清零)	1	1	1	0	输入捕捉 (下降、计数器清零)	1	1	1	1	输入捕捉 (双沿、计数器清零)
		F3	F2	F1	F0	定时器工作模式选择位																																																																																	
		0	0	0	0	间隔定时器 (单次模式)																																																																																	
		0	0	0	1	间隔定时器 (连续模式)																																																																																	
		0	0	1	0	间隔定时器 (自由运行模式)																																																																																	
		0	0	1	1	PWM 定时器 (固定周期模式)																																																																																	
		0	1	0	0	PWM 定时器 (可变周期模式)																																																																																	
		0	1	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降)																																																																																	
		0	1	1	0	PWC 定时器 ("L" 脉冲 = 下降 → 上升)																																																																																	
		0	1	1	1	PWC 定时器 (周期 = 上升 → 上升)																																																																																	
		1	0	0	0	PWC 定时器 (周期 = 下降 → 下降)																																																																																	
		1	0	0	1	PWC 定时器 ("H" 脉冲 = 上升 → 下降; 周期 = 上升 → 上升)																																																																																	
		1	0	1	0	输入捕捉 (上升、自由运行计数器)																																																																																	
		1	0	1	1	输入捕捉 (下降、自由运行计数器)																																																																																	
1	1	0	0	输入捕捉 (双沿、自由运行计数器)																																																																																			
1	1	0	1	输入捕捉 (上升、计数器清零)																																																																																			
1	1	1	0	输入捕捉 (下降、计数器清零)																																																																																			
1	1	1	1	输入捕捉 (双沿、计数器清零)																																																																																			

14.5.3 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)

8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1) 控制中断标志、定时器输出和定时器运行。T00CR1 和 T01CR1 寄存器对应定时器 00 和定时器 01。

■ 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)

图 14.5-5 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1)

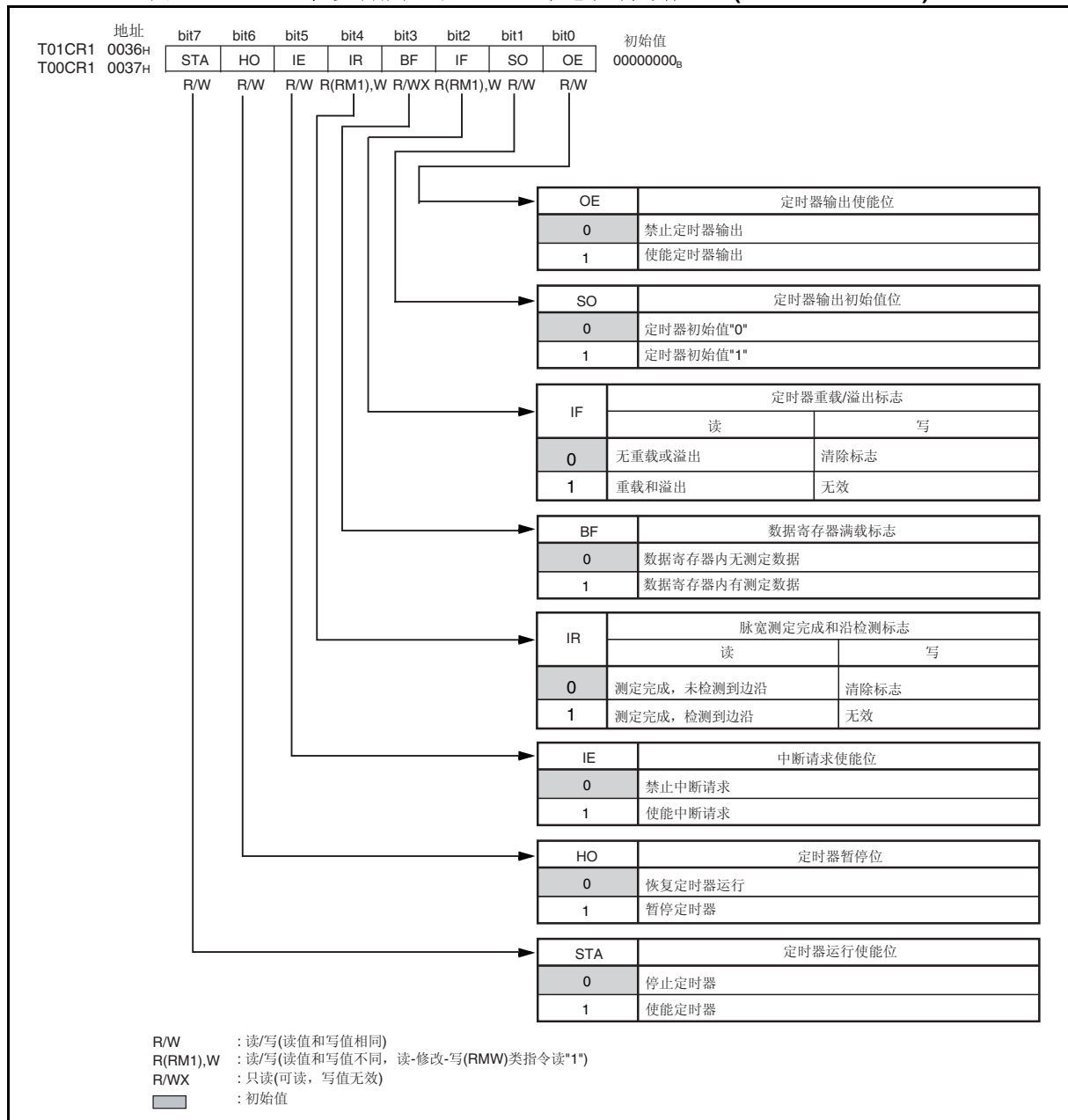


表 14.5-3 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1) 位功能 (1 / 2)

位名称		功能描述
bit7	STA: 定时器运行使能位	<p>该位使能 / 停止定时器运行。</p> <p>写 "0" : 停止定时器运行并将计数值设定为 "00_H"。</p> <ul style="list-style-type: none"> 选择 PWM 定时器功能(可变周期模式; T00CR0/T01CR0:F3, F2, F1, F0 = 0100_B) 时, 可使用 T00CR1(定时器 00) 寄存器或 T01CR1(定时器 01) 寄存器的 STA 位来使能 / 禁止定时器运行。若其中一个寄存器的 STA 位清 "0", 则另一个寄存器的 STA 位自动变成同样的值。 16 位工作模式 (TMCR0:MOD = 1) 下, 使用 T00CR1 (定时器 00) 寄存器的 STA 位使能 / 禁止定时器运行。若其中一个寄存器的 STA 位清 "0", 则另一个寄存器的 STA 位自动变成同样的值。 <p>写 "1" : 允许定时器从计数值 "00_H" 开始运行。</p> <ul style="list-style-type: none"> 该位置 "1" 前, 须先设置计数时钟选择位 (T00CR0/T01CR0:C2, C1, C0)、定时器运行选择位 (T00CR0/T01CR0:F3, F2, F1, F0)、定时器输出初始值位 (T00CR1/T01CR1:SO)、16 位模式使能位 (TMCR0:MOD) 和滤波器功能选择位 (TMCR0:FE11, FE10, FE01, FE00)。
bit6	HO: 定时器暂停位	<p>该位暂停 / 重启定时器运行。</p> <ul style="list-style-type: none"> 定时器运行期间, 该位置 "1" 可暂停定时器运行。 使能定时器运行 (T00CR1/T01CR1:STA = 1) 后, 清 "0" 该位可恢复定时器运行。 使用 PWM 定时器功能(可变周期模式; T00CR0/T01CR0:F3, F2, F1, F0 = 0100_B) 时, T00CR1(定时器 00) 或 T01CR1(定时器 01) 的 HO 位可暂停 / 恢复定时器运行。若其中一个寄存器的 HO 位置 "1" 或清 "0", 则另一个寄存器的 HO 位自动变成同样的值。 16 位工作模式 (TMCR0:MOD = 1) 下, 使用 T00CR1 (定时器 00) 寄存器的 HO 位暂停 / 恢复定时器运行。若其中一个寄存器的 HO 位置 "1" 或清 "0", 则另一个寄存器的 HO 位自动变成同样的值。
bit5	IE: 中断请求使能位	<p>该位使能 / 禁止中断请求的输出。</p> <p>写 "0" : 禁止中断请求。</p> <p>写 "1" : 脉宽测定完成 / 边沿检测标志 (T00CR1/T01CR1:IR) 或定时器重载 / 溢出标志 (T00CR1/T01CR1:IF) 置 "1" 时, 输出中断请求。</p> <p>除非 IF 标志中断使能位 (T00CR0/T01CR0:IFE) 也置 "1", 否则定时器重载 / 溢出标志 (T00CR1/T01CR1:IF) 的中断请求不被输出。</p>
bit4	IR: 脉宽测定完成 / 沿检测标志	<p>该位表示脉宽测定的完成或边沿的检测。</p> <ul style="list-style-type: none"> 选择 PWC 定时器功能时, 在脉宽测定完成后该位置 "1"。 选择输入捕捉功能时, 检测到边沿后该位置 "1"。 所选多功能定时器的功能既不是 PWC 定时器功能也不是输入捕捉功能时, 该位清 "0"。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终读 "1"。 16 位工作模式下, T01CR1 (定时器 01) 寄存器的 IR 位清 "0"。 对该位写 "0" 清 "0" 该位。 对该位写 "1" 被忽略。

表 14.5-3 8/16 位多功能定时器 00/01 状态控制寄存器 1 (T00CR1/T01CR1) 位功能 (2 / 2)

位名称		功能描述
bit3	BF: 数据寄存器满载标志	<ul style="list-style-type: none"> 使用 PWC 定时器功能时, 脉宽测量完成后, 将计数值保存在 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 时, 该位置 "1"。 8 位工作模式下, 读取 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 时, 该位清 "0"。 该位置 "1" 时, 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 保持数据。该位置 "1" 时, 即使检测到下一个边沿, 计数值也不会传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR), 因此下一个测定结果丢失。作为例外, T00CR0/T01CR0 寄存器的 F3 ~ F0 位设为 1001_B 时, 即使该位置 "1", "H" 脉冲测定结果仍传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR), 而周期测定结果不传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)。因此, 为了实施周期测定, 必须在周期完成前读取 "H" 脉冲测定结果。另外, 如果不在下个 "H" 脉冲完成前读取 "H" 脉冲测定结果和周期测定结果, 则其数据将会丢失。 16 位工作模式下, 读取 T01DR (定时器 01) 寄存器时, T00CR1 (定时器 00) 寄存器的 BF 位清 "0"。 16 位工作模式下, T01CR1 (定时器 01) 寄存器的 BF 位清 "0"。 选择 PWC 定时器功能以外的其他定时器功能时, 该位清 "0"。 写值无效。
bit2	IF: 定时器重载 / 溢出标志	<p>该位用于检测计数值的匹配和计数器溢出。</p> <ul style="list-style-type: none"> 使用间隔定时器功能 (单次模式和连续模式) 或 PWM 定时器功能 (可变周期模式) 时, 若 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值匹配计数值, 该位置 "1"。 使用 PWC 或输入捕捉功能时, 如果计数器发生溢出, 该位置 "1"。 使用读 - 修改 - 写 (RMW) 类指令时, 该位始终读 "1"。 对该位写 "0" 清 "0" 该位。 对该位写 "1" 无效。 选择 PWM 功能 (可变周期模式) 时, 该位清 "0"。 16 位工作模式下, T01CR1 (定时器 01) 寄存器的 IF 位清 "0"。
bit1	SO: 定时器输出初始值位	<p>通过向该位写值来设置定时器输出 (TMCR0:TO1/TO0) 的初始值。定时器运行使能位 (T00CR1/T01CR1:STA) 由 "0" 变为 "1" 时, 该位的值反映到定时器输出。</p> <ul style="list-style-type: none"> 在 16 位工作模式 (TMCR0:MOD = 1) 下, 使用 T00CR1 (定时器 00) 寄存器的 SO 位设置定时器输出初始值。此时, 另一寄存器的 SO 位的值不影响运行。 定时器运行 (T00CR1/T01CR1:STA = 1) 期间, 对该位写值无效。但在 16 位工作模式下, 即使在定时器运行期间也可对 T01CR1 (定时器 01) 寄存器的 SO 位写值, 写值不直接影响定时器输出。 使用 PWM 定时器功能 (固定周期或可变周期模式) 或输入捕捉功能时, 该位的值无意义。
bit0	OE: 定时器输出使能位	<p>该位使能 / 禁止定时器输出。</p> <p>写 "0" : 禁止定时器输出到外部引脚。此时, 外部引脚为通用端口。</p> <p>写 "1" : 定时器输出 (TMCR0:TO1/TO0) 到外部引脚。</p>

MB95560H/570H/580H 系列

14.5.4 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)

8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1) 控制中断标志、定时器输出和定时器运行。T10CR1 和 T11CR1 寄存器分别对应定时器 10 和定时器 11。

■ 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)

图 14.5-6 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1)



表 14.5-4 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1) 位功能 (1 / 2)

位名称		功能描述
bit7	STA: 定时器运行使能位	<p>该位使能 / 停止定时器运行。</p> <p>写 "0": 停止定时器运行并将计数值设定为 "00_H"。</p> <ul style="list-style-type: none"> 选择 PWM 定时器功能 (可变周期模式; T10CR0/T11CR0:F3, F2, F1, F0 = 0100_B) 时, 可使用 T10CR1 (定时器 10) 寄存器或 T11CR1 (定时器 11) 寄存器的 STA 位来使能 / 禁止定时器运行。若其中一个寄存器的 STA 位清 "0", 则另一个寄存器的 STA 位自动变成同样的值。 16 位工作模式 (TMCR1:MOD = 1) 下, 使用 T10CR1 (定时器 10) 寄存器的 STA 位使能 / 禁止定时器运行。若其中一个寄存器的 STA 位清 "0", 则另一个寄存器的 STA 位自动变成同样的值。 <p>写 "1": 允许定时器从计数值 "00_H" 开始运行。</p> <ul style="list-style-type: none"> 该位置 "1" 前, 事先设置计数时钟选择位 (T10CR0/T11CR0:C2, C1, C0)、定时器运行选择位 (T10CR0/T11CR0:F3, F2, F1, F0)、定时器输出初始值位 (T10CR1/T11CR1:SO)、16 位模式使能位 (TMCR1:MOD) 和滤波器功能选择位 (TMCR1:FE11, FE10, FE01, FE00)。
bit6	HO: 定时器暂停位	<p>该位暂停 / 重启定时器运行。</p> <ul style="list-style-type: none"> 定时器运行期间, 该位置 "1" 可暂停定时器运行。 使能定时器运行 (T10CR1/T11CR1:STA = 1) 后, 清 "0" 该位以重启定时器运行。 选择 PWM 定时器功能 (可变周期模式; T10CR0/T11CR0:F3, F2, F1, F0 = 0100_B) 时, T10CR1 (定时器 10) 或 T11CR1 (定时器 11) 的 HO 位可暂停 / 重启定时器运行。若其中一个寄存器的 HO 位置 "1" 或清 "0", 则另一个寄存器的 HO 位自动变成同样的值。 16 位工作模式 (TMCR1:MOD = 1) 下, 使用 T10CR1 (定时器 10) 寄存器的 HO 位暂停 / 重启定时器运行。若其中一个寄存器的 HO 位置 "1" 或清 "0", 则另一个寄存器的 HO 位自动变成同样的值。
bit5	IE: 中断请求使能位	<p>该位使能 / 禁止中断请求的输出。</p> <p>写 "0": 禁止中断请求。</p> <p>写 "1": 脉宽测定完成 / 边沿检测标志 (T10CR1/T11CR1:IR) 或定时器重载 / 溢出标志 (T10CR1/T11CR1:IF) 置 "1" 时, 输出中断请求。 除非 IF 标志中断使能位 (T10CR0/T11CR0:IFE) 也置 "1", 否则定时器重载 / 溢出标志 (T10CR1/T11CR1:IF) 的中断请求不被输出。</p>
bit4	IR: 脉宽测定完成 / 沿检测标志	<p>该位表示脉宽测定的完成或边沿的检测。</p> <ul style="list-style-type: none"> 选择 PWC 定时器功能时, 在脉宽测定完成后该位置 "1"。 选择输入捕捉功能时, 检测到边沿后该位置 "1"。 所选多功能定时器的功能既不是 PWC 定时器功能也不是输入捕捉功能时, 该位清 "0"。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终读 "1"。 16 位工作模式下, T11CR1 (定时器 11) 寄存器的 IR 位清 "0"。 对该位写 "0" 清 "0" 该位。 对该位写 "1" 被忽略。
bit3	BF: 数据寄存器满载标志	<ul style="list-style-type: none"> 使用 PWC 定时器功能时, 脉宽测量完成后, 将计数值保存在 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 时, 该位置 "1"。 8 位工作模式下, 读取 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 时, 该位清 "0"。 该位置 "1" 时, 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 保持数据。该位置 "1" 时, 即使检测到下一个边沿, 计数值也不会传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR), 因此下一个测定结果丢失。作为例外, T10CR0/T11CR0 寄存器的 F3 ~ F0 位设为 1001_B 时, 即使该位置 "1", "H" 脉冲测定结果仍传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR), 而周期测定结果不传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)。因此, 为了实施周期测定, 必须在周期完成前读取 "H" 脉冲测定结果。另外, 如果不在下个 "H" 脉冲完成前读取 "H" 脉冲测定结果和周期测定结果, 则其数据将会丢失。 16 位工作模式下, 读取 T11DR1 (定时器 11) 寄存器时, T10CR1 (定时器 10) 寄存器的 BF 位清 "0"。 16 位工作模式下, T11CR1 (定时器 11) 寄存器的 BF 位清 "0"。 选择 PWC 定时器功能以外的其他定时器功能时, 该位清 "0"。 写值无效。

MB95560H/570H/580H 系列

表 14.5-4 8/16 位多功能定时器 10/11 状态控制寄存器 1 (T10CR1/T11CR1) 位功能 (2 / 2)

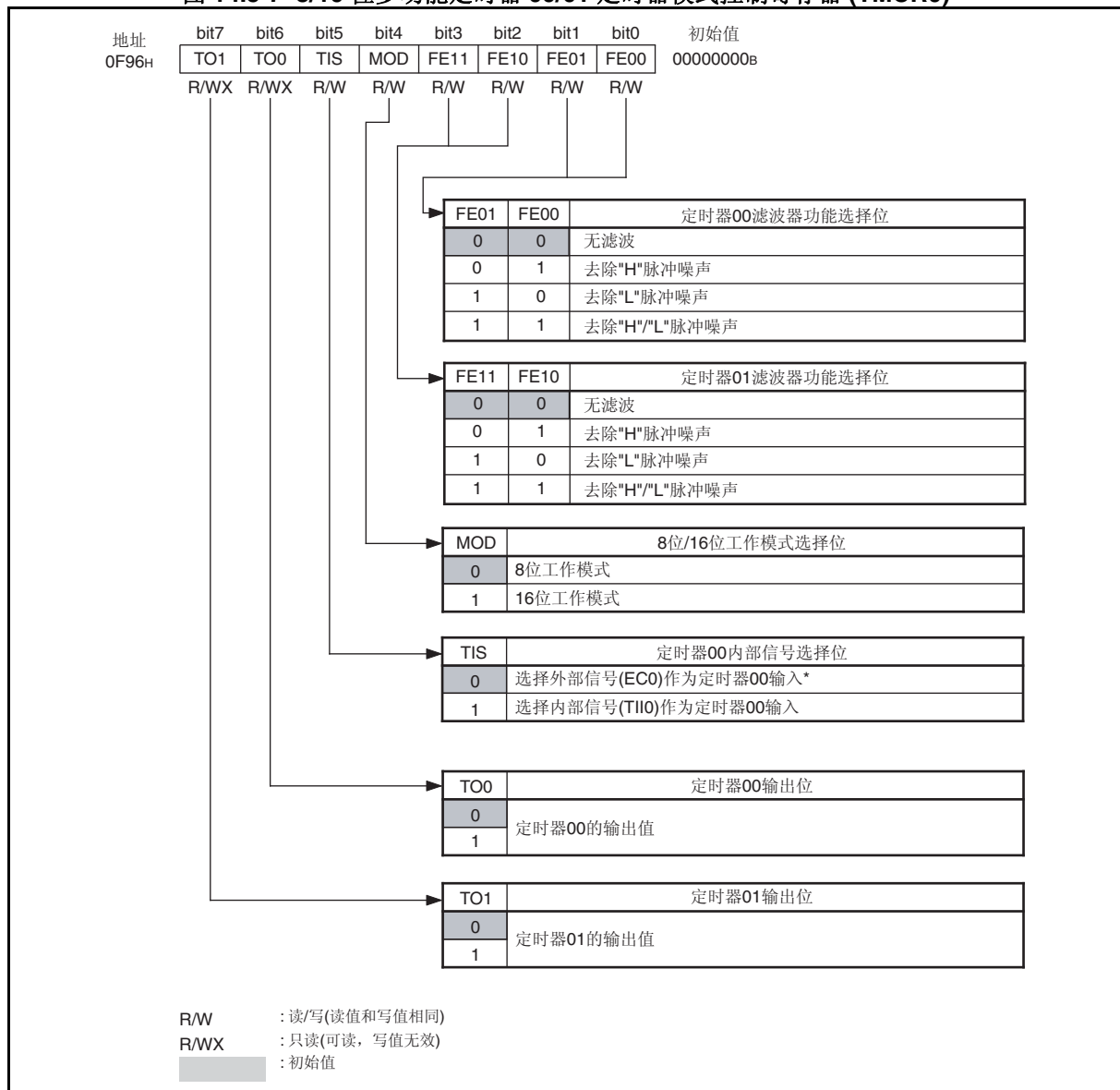
位名称		功能描述
bit2	IF: 定时器重载 / 溢出标志	<p>该位用于检测计数值的匹配和计数器溢出。</p> <ul style="list-style-type: none"> 使用间隔定时器功能 (单次模式和连续模式) 或 PWM 定时器功能 (可变周期模式) 时, 如果 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值匹配计数值, 该位置 "1"。 使用 PWM 定时器功能或输入捕捉功能时, 如果计数器发生溢出, 该位置 "1"。 使用读 - 修改 - 写 (RMW) 类指令时, 该位始终读 "1"。 对该位写 "0" 清 "0" 该位。 对该位写 "1" 无效。 选择 PWM 功能 (可变周期模式) 时, 该位清 "0"。 16 位工作模式下, T11CR1 (定时器 11) 寄存器的 IF 位清 "0"。
bit1	SO: 定时器输出初始值位	<p>通过向该位写值来设置定时器输出 (TMCR1:TO1/TO0) 的初始值。定时器运行使能位 (T10CR1/T11CR1:STA) 由 "0" 变为 "1" 时, 该位的值反映到定时器输出。</p> <ul style="list-style-type: none"> 在 16 位工作模式 (TMCR1:MOD = 1) 下, 使用 T10CR1 (定时器 10) 寄存器的 SO 位设置定时器输出初始值。此时, 另一寄存器的 SO 位的值不影响运行。 定时器运行 (T10CR1:STA = 1 或 T11CR1:STA = 1) 期间, 对该位写值无效。但在 16 位工作模式下, 即使在定时器运行期间也可对 T11CR1 (定时器 11) 寄存器的 SO 位写值, 写值不直接影响定时器输出。 使用 PWM 定时器功能 (固定周期模式或可变周期模式) 或输入捕捉功能时, 该位的值无意义。
bit0	OE: 定时器输出使能位	<p>该位使能 / 禁止定时器输出。</p> <p>写 "0" : 禁止定时器输出到外部引脚。此时, 外部引脚为通用端口。</p> <p>写 "1" : 定时器输出 (TMCR1:TO1/TO0) 到外部引脚。</p>

14.5.5 8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0)

8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0) 选择滤波器功能、8 位或 16 位工作模式和定时器 00 的信号输入，并显示定时器输出值。该寄存器对应定时器 00 和定时器 01。

■ 8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0)

图 14.5-7 8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0)



*: 通过设置 SYSC 寄存器可将 EC0 输入配置到 P12 或 P04。参考 "第 23 章 时钟和复位系统设定控制器"。

表 14.5-5 8/16 位多功能定时器 00/01 定时器模式控制寄存器 (TMCR0) 位功能

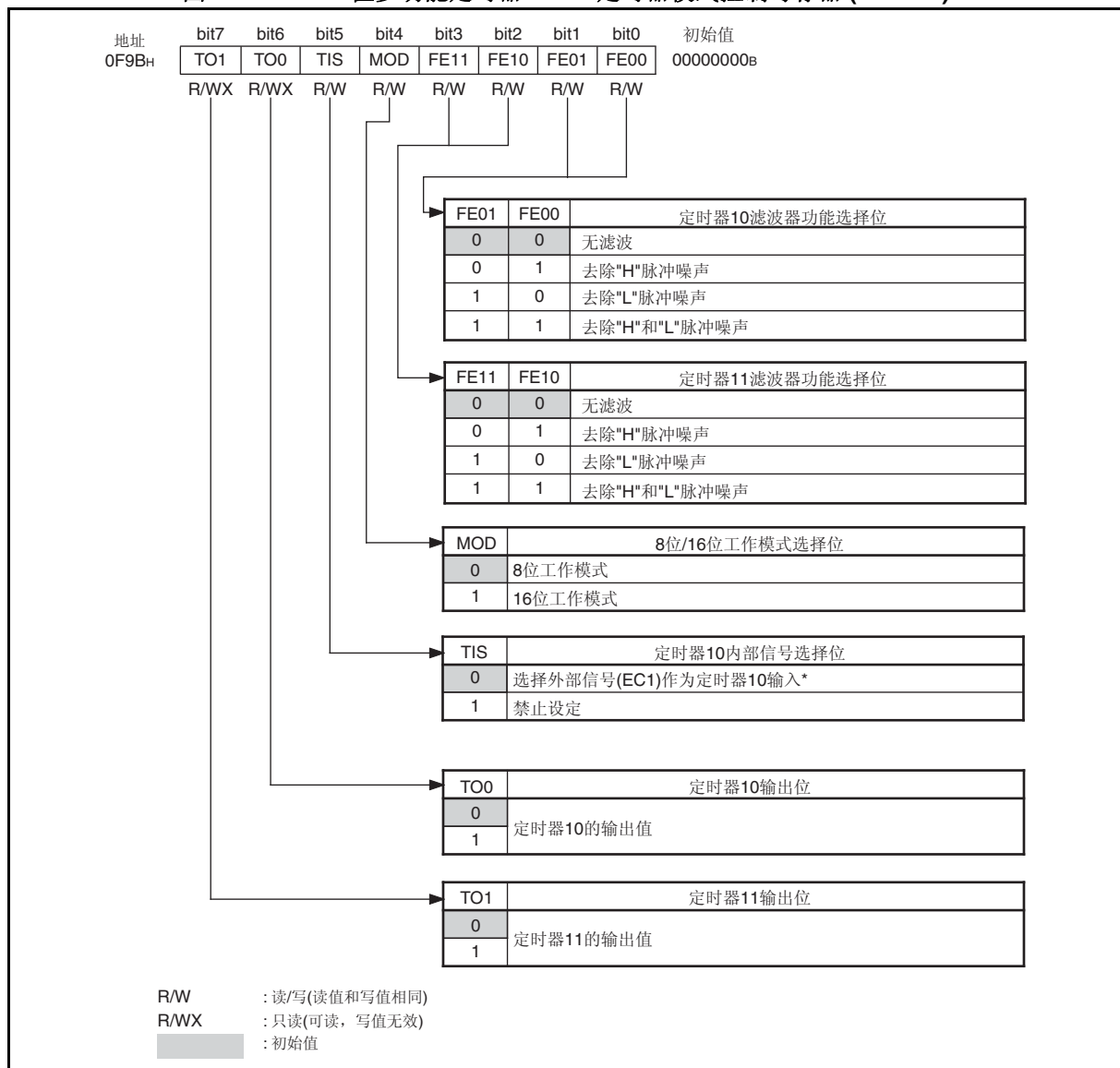
位名称		功能描述															
bit7	TO1: 定时器 01 输出位	<p>该位指示定时器 01 的输出值。定时器开始运行 (T00CR1/T01CR1:STA = 1) 时, 该位的值因所选定时器功能而异。</p> <ul style="list-style-type: none"> • 写值无效。 • 在 16 位工作模式下, 选择 PWM 定时器功能 (可变周期模式) 或输入捕捉功能时, 该位的值变为不确定。 • 选择间隔定时器功能或 PWC 定时器功能时, 如果定时器停止运行 (T00CR1/T01CR1:STA = 0), 该位保持最后的值。 • 选择 PWM 定时器功能 (可变周期模式) 时, 若定时器停止运行, 该位保持最后的值。 • 定时器停止期间, 修改定时器工作模式选择位 (T00CR0/T01CR0:F3, F2, F1, F0) 时, 如果已执行同样的定时器运行, 则该位指示定时器运行的最后值, 否则指示其初始值 "0"。 															
bit6	TO0: 定时器 00 输出位	<p>该位指示定时器 00 的输出值。定时器开始运行 (T00CR1/T01CR1:STA = 1) 时, 该位的值因所选定时器功能而异。</p> <ul style="list-style-type: none"> • 写值无效。 • 选择输入捕捉功能时, 该位的值变为不确定。 • 选择间隔定时器功能或 PWM 定时器功能 (可变周期模式) 或 PWC 定时器功能时, 如果定时器停止运行 (T00CR1/T01CR1:STA = 0), 该位保持最后的值。 • 选择 PWM 定时器功能 (可变周期模式) 时, 若定时器停止运行, 该位保持最后的值。 • 定时器停止运行期间, 修改定时器工作模式选择位 (T00CR0/T01CR0:F3, F2, F1, F0) 时, 如果已执行相同的定时器运行, 则该位指示定时器运行的最后值, 否则指示其初始值 "0"。 															
bit5	TIS: 定时器 00 内部信号选择位	<p>使用 PWC 定时器或输入捕捉功能时, 该位选择输入到定时器 00 的输入信号。</p> <p>写 "0": 选择外部信号 (EC0) 作为定时器 00 的输入信号。</p> <p>写 "1": 选择内部信号 (TI0) 作为定时器 00 的输入信号。</p> <p>通过设定 SYSC 寄存器可将 EC0 输入配置到 P12 或 P04。参考 "23.2 系统设定寄存器 (SYSC)"。</p>															
bit4	MOD: 8/16 位工作模式选择位	<p>该位选择 8 位 /16 位工作模式。</p> <p>写 "0": 允许定时器 00 和 01 分别作为 8 位定时器运行。</p> <p>写 "1": 允许定时器 00 和 01 作为 16 位定时器运行。</p> <ul style="list-style-type: none"> • 该位置 "1" 的状态下, PWM 定时器模式功能 (可变周期模式) 下定时器开始运行 (T00CR1/T01CR1:STA=1) 时, 该位自动清 "0"。 • 定时器运行 (T00CR1:STA = 1 或 T01CR1:STA = 1) 期间, 对该位写值无效。 															
bit3, bit2	FE11, FE10: 定时器 01 滤波器功能选择位	<p>选择 PWC 定时器功能或输入捕捉功能时, 这些位选择输入到定时器 01 的外部信号 (EC0) 的滤波器功能。</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>FE11</th> <th>FE10</th> <th>定时器 01 滤波器</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>无滤波。</td> </tr> <tr> <td>0</td> <td>1</td> <td>去除 "H" 脉冲噪声。</td> </tr> <tr> <td>1</td> <td>0</td> <td>去除 "L" 脉冲噪声。</td> </tr> <tr> <td>1</td> <td>1</td> <td>去除 "H" 和 "L" 脉冲噪声。</td> </tr> </tbody> </table> <ul style="list-style-type: none"> • 定时器运行 (T01CR1:STA = 1) 期间, 对该位写值无效。 • 选择间隔定时器或 PWM 定时器功能 (滤波器功能无效) 时, 这些位的设置无效。 	FE11	FE10	定时器 01 滤波器	0	0	无滤波。	0	1	去除 "H" 脉冲噪声。	1	0	去除 "L" 脉冲噪声。	1	1	去除 "H" 和 "L" 脉冲噪声。
FE11	FE10	定时器 01 滤波器															
0	0	无滤波。															
0	1	去除 "H" 脉冲噪声。															
1	0	去除 "L" 脉冲噪声。															
1	1	去除 "H" 和 "L" 脉冲噪声。															
bit1, bit0	FE01, FE00: 定时器 00 滤波器功能选择位	<p>选择 PWC 定时器功能或输入捕捉功能时, 这些位选择输入到定时器 00 的外部信号 (EC0) 的滤波器功能。</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>FE01</th> <th>FE00</th> <th>定时器 00 滤波器</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>无滤波。</td> </tr> <tr> <td>0</td> <td>1</td> <td>去除 "H" 脉冲噪声。</td> </tr> <tr> <td>1</td> <td>0</td> <td>去除 "L" 脉冲噪声。</td> </tr> <tr> <td>1</td> <td>1</td> <td>去除 "H" 和 "L" 脉冲噪声。</td> </tr> </tbody> </table> <ul style="list-style-type: none"> • 定时器运行 (T00CR1:STA = 1) 期间, 对该位写值无效。 • 选择间隔定时器功能或 PWM 定时器功能时 (滤波器功能无效), 这些位的设置无效。 	FE01	FE00	定时器 00 滤波器	0	0	无滤波。	0	1	去除 "H" 脉冲噪声。	1	0	去除 "L" 脉冲噪声。	1	1	去除 "H" 和 "L" 脉冲噪声。
FE01	FE00	定时器 00 滤波器															
0	0	无滤波。															
0	1	去除 "H" 脉冲噪声。															
1	0	去除 "L" 脉冲噪声。															
1	1	去除 "H" 和 "L" 脉冲噪声。															

14.5.6 8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1)

8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1) 选择滤波器功能、8 位或 16 位工作模式和定时器 10 的信号输入，并显示定时器输出值。该寄存器对应定时器 10 和定时器 11。

■ 8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1)

图 14.5-8 8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1)



*: EC1 输入配置到 P64。

表 14.5-6 8/16 位多功能定时器 10/11 定时器模式控制寄存器 (TMCR1) 位功能

位名称		功能描述															
bit7	TO1: 定时器 11 输出位	<p>该位显示定时器 11 的输出值。定时器开始运行 (T10CR1/T11CR1:STA = 1) 时, 该位的值因所选定时器功能而异。</p> <ul style="list-style-type: none"> • 写值无效。 • 在 16 位工作模式下, 选择 PWM 定时器功能 (可变周期模式) 或输入捕捉功能时, 该位的值变为不确定。 • 选择间隔定时器功能或 PWC 定时器功能时, 如果定时器停止运行 (T10CR1/T11CR1:STA = 0), 该位保持最后的值。 • 选择 PWM 定时器功能 (可变周期模式) 时, 若定时器停止运行, 该位保持最后的值。 • 定时器停止期间, 修改定时器工作模式选择位 (T10CR0/T11CR0:F3, F2, F1, F0) 时, 如果已执行同样的定时器运行, 则该位显示定时器运行的最后值, 否则指示其初始值 "0"。 															
bit6	TO0: 定时器 10 输出位	<p>该位显示定时器 10 的输出值。定时器开始运行 (T10CR1/T11CR1:STA = 1) 时, 该位的值因所选定时器功能而异。</p> <ul style="list-style-type: none"> • 写值无效。 • 选择输入捕捉功能时, 该位的值变为不确定。 • 选择间隔定时器功能或 PWM 定时器功能 (可变周期模式) 或 PWC 定时器功能时, 如果定时器停止运行 (T10CR1/T11CR1:STA = 0), 该位保持最后的值。 • 选择 PWM 定时器功能 (可变周期模式) 时, 若定时器停止运行, 该位保持最后的值。 • 定时器停止运行期间, 修改定时器工作模式选择位 (T10CR1/T11CR1:F3, F2, F1, F0) 时, 如果已执行相同的定时器运行, 则该位显示定时器运行的最后值, 否则指示其初始值 "0"。 															
bit5	TIS: 定时器 10 内部信号选择位	<p>使用 PWC 定时器或输入捕捉功能时, 该位选择输入到定时器 10 的输入信号。</p> <p>写 "0": 选择外部信号 (EC1) 作为定时器 10 的输入信号。</p> <p>写 "1": 禁止向 TIS 写 "1", 因为 TIS 选择内部信号 (TI10) 作为定时器 10 的信号输入而 ch.1 的 TI10 引脚内部固定在 "0"。</p> <p>EC1 输入配置到 P64。</p>															
bit4	MOD: 8/16 位工作模式选择位	<p>该位选择 8 位 /16 位工作模式。</p> <p>写 "0": 允许定时器 10 和 11 分别作为 8 位定时器运行。</p> <p>写 "1": 允许定时器 10 和 11 作为 16 位定时器运行。</p> <ul style="list-style-type: none"> • 该位置 "1" 的状态下, PWM 定时器模式功能 (可变周期模式) 下定时器开始运行 (T10CR1/T11CR1:STA=1) 时, 该位自动清 "0"。 • 定时器运行 (T10CR1:STA = 1 或 T11CR1:STA = 1) 期间, 对该位写值无效。 															
bit3, bit2	FE11, FE10: 定时器 11 滤波器功能选择位	<p>选择 PWC 定时器功能或输入捕捉功能时, 这些位选择输入到定时器 11 的外部信号 (EC1) 的滤波器功能。</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>FE11</th> <th>FE10</th> <th>定时器 11 滤波器</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>无滤波。</td> </tr> <tr> <td>0</td> <td>1</td> <td>去除 "H" 脉冲噪声。</td> </tr> <tr> <td>1</td> <td>0</td> <td>去除 "L" 脉冲噪声。</td> </tr> <tr> <td>1</td> <td>1</td> <td>去除 "H" 和 "L" 脉冲噪声。</td> </tr> </tbody> </table> <ul style="list-style-type: none"> • 定时器运行 (T11CR1:STA = 1) 期间, 对该位写值无效。 • 选择间隔定时器或 PWM 定时器功能 (滤波器功能无效) 时, 这些位的设置无效。 	FE11	FE10	定时器 11 滤波器	0	0	无滤波。	0	1	去除 "H" 脉冲噪声。	1	0	去除 "L" 脉冲噪声。	1	1	去除 "H" 和 "L" 脉冲噪声。
FE11	FE10	定时器 11 滤波器															
0	0	无滤波。															
0	1	去除 "H" 脉冲噪声。															
1	0	去除 "L" 脉冲噪声。															
1	1	去除 "H" 和 "L" 脉冲噪声。															
bit1, bit0	FE01, FE00: 定时器 10 滤波器功能选择位	<p>选择 PWC 定时器功能或输入捕捉功能时, 这些位选择输入到定时器 10 的外部信号 (EC1) 的滤波器功能。</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>FE01</th> <th>FE00</th> <th>定时器 10 滤波器</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>无滤波。</td> </tr> <tr> <td>0</td> <td>1</td> <td>去除 "H" 脉冲噪声。</td> </tr> <tr> <td>1</td> <td>0</td> <td>去除 "L" 脉冲噪声。</td> </tr> <tr> <td>1</td> <td>1</td> <td>去除 "H" 和 "L" 脉冲噪声。</td> </tr> </tbody> </table> <ul style="list-style-type: none"> • 定时器运行 (T10CR1:STA = 1) 期间, 对该位写值无效。 • 选择间隔定时器功能或 PWM 定时器功能时 (滤波器功能无效), 这些位的设置无效。 	FE01	FE00	定时器 10 滤波器	0	0	无滤波。	0	1	去除 "H" 脉冲噪声。	1	0	去除 "L" 脉冲噪声。	1	1	去除 "H" 和 "L" 脉冲噪声。
FE01	FE00	定时器 10 滤波器															
0	0	无滤波。															
0	1	去除 "H" 脉冲噪声。															
1	0	去除 "L" 脉冲噪声。															
1	1	去除 "H" 和 "L" 脉冲噪声。															

14.5.7 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于设置间隔定时器运行或 PWM 定时器运行时的计数上限值，读取 PWC 定时器运行或输入捕捉功能运行时的计数值。T00DR 和 T01DR 寄存器分别对应定时器 00 和定时器 01。

■ 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)

图 14.5-9 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)

	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T01DR	0F94 _H	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0	00000000 _B
T00DR	0F95 _H	R,W	R,W	R,W	R,W	R,W	R,W	R,W	R,W	
R,W		: 读 / 写 (读值和写值不同。)								

● 间隔定时器功能

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于设置间隔时间。定时器开始运行 (T00CR1/T01CR1:STA = 1) 时，该寄存器的值传输到 8 位比较器内的锁存器并且计数器开始计数。计数值匹配 8 位比较器内锁存器保存的值时，该寄存器的值再次传输到锁存器并且计数值回到 "00_H"，计数器继续计数。

从该寄存器可读取当前计数值。

间隔定时器功能时，禁止对该寄存器写 "00_H"。

16 位工作模式下，将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外，需要按照先 T01DR 后 T00DR 的顺序执行读写操作。

● PWM 定时器功能 (固定周期)

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于设置 "H" 脉宽时间。定时器开始运行 (T00CR1/T01CR1:STA=1) 时，该寄存器的值传输到 8 位比较器内的锁存器并且从定时器输出 "H" 起，计数器开始计数。计数值匹配锁存器保存的值时，定时器输出 "L"，计数器继续计数，直到计数值到达 "FF_H"。发生溢出时，该寄存器的值再次传输到 8 位比较器内的锁存器，计数器开始下一周期的计数。

从该寄存器可读取当前计数值。16 位工作模式下，将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外，需要按照先 T01DR 后 T00DR 的顺序执行读写操作。

● PWM 定时器功能 (可变周期)

8/16 位多功能定时器 00 数据寄存器 (T00DR) 和 8/16 位多功能定时器 01 数据寄存器 (T01DR) 分别用于设置 "L" 脉宽定时器和周期。定时器开始运行 (T00CR1/T01CR1:STA = 1) 时, 各寄存器的值传输到 8 位比较器内的锁存器并且两个计数器从定时器输出 "L" 起开始计数。传输到锁存器的 T00DR 值匹配定时器 00 计数器值时, 定时器开始输出 "H" 并且计数器继续计数, 直到传输到锁存器的 T01DR 值匹配定时器 01 计数器值。传输到 8 位比较器的锁存器的 T01DR 值匹配定时器 01 的计数器值时, T00DR 寄存器和 T01DR 寄存器的值再次传输到锁存器, 计数器开始执行下一个 PWM 计数周期。

从该寄存器可读取当前计数值。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外, 需要按照先 T01DR 后 T00DR 的顺序执行读取操作。

● PWC 定时器功能

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于读取 PWC 测定结果。PWC 测定完成后, 计数器的值传输到该寄存器且 BF 位置 "1"。

读取 8/16 位多功能定时器 00/01 数据寄存器时, BF 位清 "0"。BF 位置 "1" 时, 没有数据传输到 8/16 位多功能定时器 00/01 数据寄存器。

作为例外, T00CR0/T01CR0 寄存器的 F3 ~ F0 位设为 "1001_B" 时, 即 "BF" 位置 "1", "H" 脉冲测定结果仍传输到 8/16 位多功能定时器 00/01 数据寄存器, 而周期测定结果不传输到 8/16 位多功能定时器 00/01 数据寄存器。因此, 为了执行周期测定, 周期结束前必须读取 "H" 脉冲测定结果。另外, 如果下一个 "H" 脉冲完成前未读取 "H" 脉冲测定结果和周期测定结果, 数据将会丢失。

读取 8/16 位多功能定时器 00/01 数据寄存器时, 确保 BF 位不会意外清零。

若对 8/16 位多功能定时器 00/01 数据寄存器写入新数据, 保存的测定数据也更新为新数据。因此, 不可对寄存器写数据。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外, 需要按照先 T01DR 后 T00DR 的顺序执行读取操作。

● 输入捕捉功能

8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 用于读取输入捕捉结果。检测到指定沿时, 计数器值传输到 8/16 位多功能定时器 00/01 数据寄存器。

若对 8/16 位多功能定时器 00/01 数据寄存器写值, 保存的测定数据也更新为写值。因此, 不可对该寄存器写值。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T01DR 和 T00DR。此外, 需要按照先 T01DR 后 T00DR 的顺序执行读取操作。

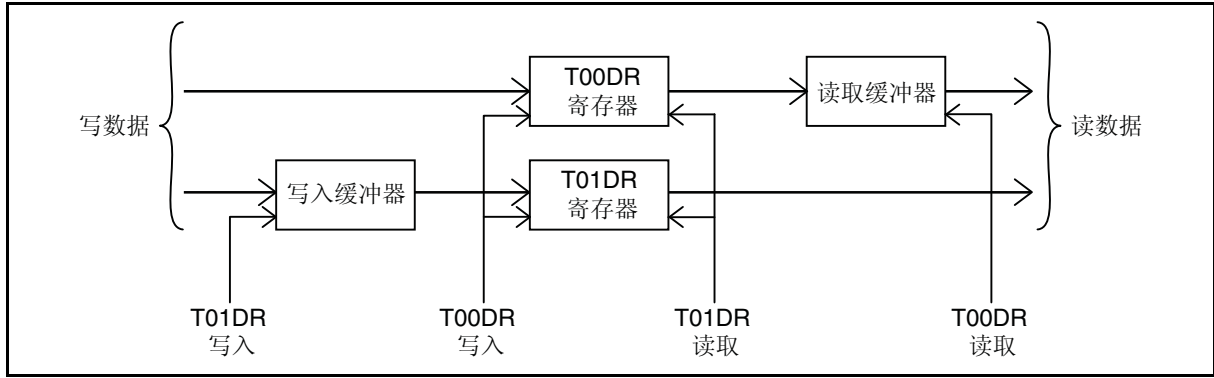
● 读 / 写操作

选择 16 位工作模式或 PWM 定时器功能 (可变周期) 时, 按照以下方法读 / 写 T00DR 和 T01DR。

- 读取 T01DR: 读访问 T01DR, 同时将 T00DR 的值保存到内部读取缓冲器。
- 读取 T00DR: 读访问内部读取缓冲器。
- 写入 T01DR: 对内部写入缓冲器写数据。
- 写入 T00DR: 写访问 T00DR, 同时将内部写入缓冲器的值保存到 T01DR。

图 14.5-10 是 16 位工作模式下 T00DR 和 T01DR 寄存器的读写操作。

图 14.5-10 16 位工作模式下读写 T00DR 和 T01DR 寄存器



MB95560H/570H/580H 系列

14.5.8 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于设置间隔定时器运行或 PWM 定时器运行时的计数上限值，读取 PWC 定时器运行或输入捕捉功能运行时的计数值。T10DR 和 T11DR 寄存器分别对应定时器 10 和定时器 11。

■ 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)

图 14.5-11 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)

	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
T11DR	0F99 _H	TDR7	TDR6	TDR5	TDR4	TDR3	TDR2	TDR1	TDR0	00000000 _B
T10DR	0F9A _H	R,W	R,W	R,W	R,W	R,W	R,W	R,W	R,W	
R,W	: 读 / 写 (读值和写值不同。)									

● 间隔定时器功能

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于设置间隔时间。定时器开始运行 (T10CR1/T11CR1:STA = 1) 时，该寄存器的值传输到 8 位比较器内的锁存器并且计数器开始计数。计数值匹配 8 位比较器内锁存器保存的值时，该寄存器的值再次传输到锁存器并且计数值回到 "00_H"，计数器继续计数。

从该寄存器可读取当前计数值。

间隔定时器功能时，禁止对该寄存器写 "00_H"。

16 位工作模式下，将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外，需要按照先 T11DR 后 T10DR 的顺序执行读写操作。

● PWM 定时器功能 (固定周期)

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于设置 "H" 脉宽时间。定时器开始运行 (T10CR1/T11CR1:STA=1) 时，该寄存器的值传输到 8 位比较器内的锁存器并且从定时器输出 "H" 起，计数器开始计数。计数值匹配锁存器保存的值时，定时器输出 "L"，计数器继续计数，直到计数值到达 "FF_H"。发生溢出时，该寄存器的值再次传输到 8 位比较器内的锁存器，计数器开始下一周期的计数。

从该寄存器可读取当前计数值。16 位工作模式下，将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外，需要按照先 T11DR 后 T10DR 的顺序执行读写操作。

● PWM 定时器功能 (可变周期)

8/16 位多功能定时器 10 数据寄存器 (T10DR) 和 8/16 位多功能定时器 11 数据寄存器 (T11DR) 分别用于设置 "L" 脉宽定时器和周期。定时器开始运行 (T10CR1/T11CR1:STA = 1) 时, 各寄存器的值传输到 8 位比较器内的锁存器并且两个计数器从定时器输出 "L" 起开始计数。传输到锁存器的 T10DR 值匹配定时器 10 计数器值时, 定时器开始输出 "H" 并且计数器继续计数, 直到传输到锁存器的 T11DR 值匹配定时器 11 计数器值。传输到 8 位比较器的锁存器的 T11DR 值匹配定时器 11 的计数器值时, T10DR 寄存器和 T11DR 寄存器的值再次传输到锁存器, 计数器开始执行下一个 PWM 计数周期。

从该寄存器可读取当前计数值。

16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外, 需要按照先 T11DR 后 T10DR 的顺序执行读取操作。

● PWC 定时器功能

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于读取 PWC 测定结果。PWC 测定完成后, 计数器的值传输到该寄存器且 BF 位置 "1"。

读取 8/16 位多功能定时器 10/11 数据寄存器时, BF 位清 "0"。BF 位置 "1" 时, 没有数据传输到 8/16 位多功能定时器 10/11 数据寄存器。

作为例外, T10CR0/T11CR0 寄存器的 F3 ~ F0 位设为 "1001_B" 时, 即 "BF" 位置 "1", "H" 脉冲测定结果仍传输到 8/16 位多功能定时器 10/11 数据寄存器, 而周期测定结果不传输到 8/16 位多功能定时器 10/11 数据寄存器。因此, 为了执行周期测定, 周期结束前必须读取 "H" 脉冲测定结果。另外, 如果下一个 "H" 脉冲完成前未读取 "H" 脉冲测定结果和周期测定结果, 数据将会丢失。

读取 8/16 位多功能定时器 10/11 数据寄存器时, 确保 BF 位不会意外清零。

若对 8/16 位多功能定时器 10/11 数据寄存器写值, 保存的测定数据也更新为写值。因此, 不可对寄存器写数据。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外, 需要按照先 T11DR 后 T10DR 的顺序执行读取操作。

● 输入捕捉功能

8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 用于读取输入捕捉结果。检测到指定沿时, 计数器值传输到 8/16 位多功能定时器 10/11 数据寄存器。

若对 8/16 位多功能定时器 10/11 数据寄存器写值, 保存的测定数据也更新为写值。因此, 不可对该寄存器写值。16 位工作模式下, 将高位定时器数据和低位定时器数据分别写到 T11DR 和 T10DR。此外, 需要按照先 T11DR 后 T10DR 的顺序执行读取操作。

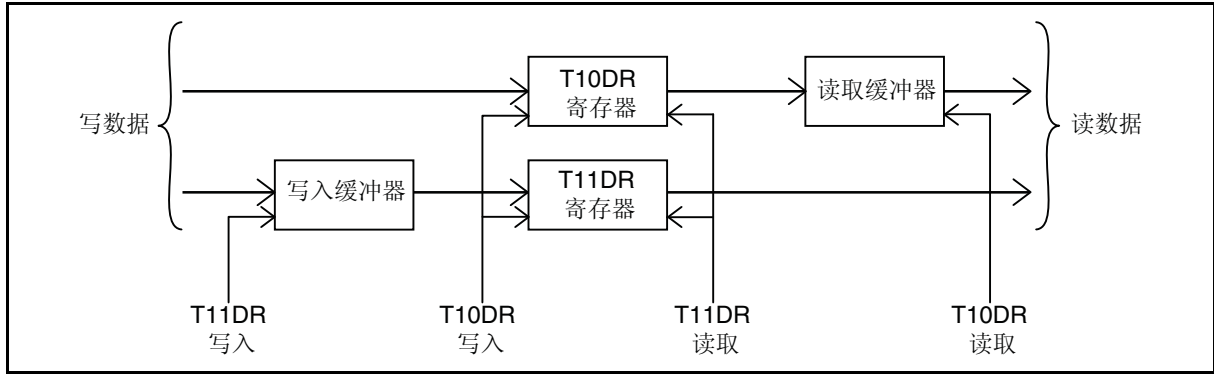
● 读 / 写操作

选择 16 位工作模式或 PWM 定时器功能 (可变周期) 时, 按照以下方法读 / 写 T10DR 和 T11DR。

- 读取 T11DR: 读访问 T11DR, 同时将 T10DR 的值保存到内部读取缓冲器。
- 读取 T10DR: 读访问内部读取缓冲器。
- 写入 T11DR: 对内部写入缓冲器写数据。
- 写入 T10DR: 写访问 T10DR, 同时将内部写入缓冲器的值保存到 T11DR。

图 14.5-12 是 16 位工作模式下 T10DR 和 T11DR 寄存器的读写操作。

图 14.5-12 16 位工作模式下读写 T10DR 和 T11DR 寄存器



14.6 8/16 位多功能定时器的中断

8/16 位多功能定时器生成以下中断。每个中断均有指定中断号和中断向量。

- 定时器 00 中断
- 定时器 01 中断
- 定时器 10 中断
- 定时器 11 中断

■ 定时器 00 中断

表 14.6-1 列出了定时器 00 中断和中断源。

表 14.6-1 定时器 00 中断

项目	说明		
中断发生条件	间隔定时器功能或 PWM 定时器功能 (可变周期模式) 时的比较匹配	PWC 定时器功能或输入捕捉功能时的溢出	PWC 定时器功能时的测定完成或输入捕捉功能时的沿检测
中断标志	T00CR1:IF	T00CR1:IF	T00CR1:IR
中断使能	T00CR1:IE 和 T00CR0:IFE	T00CR1:IE 和 T00CR0:IFE	T00CR1:IE

■ 定时器 01 中断

表 14.6-2 列出了定时器 01 中断和中断源。

表 14.6-2 定时器 01 中断

项目	说明		
中断发生条件	间隔定时器功能或 PWM 定时器功能 (可变周期模式) 时的比较匹配 16 位工作模式时除外	PWC 定时器功能或输入捕捉功能时的溢出 16 位工作模式时除外	PWC 定时器功能时的测定完成或输入捕捉功能时的沿检测 16 位工作模式时除外
中断标志	T01CR1:IF	T01CR1:IF	T01CR1:IR
中断使能	T01CR1:IE 和 T01CR0:IFE	T01CR1:IE 和 T01CR0:IFE	T01CR1:IE

■ 定时器 10 中断

表 14.6-3 介绍定时器 10 中断和中断源。

表 14.6-3 定时器 10 中断

项目	说明		
中断发生条件	间隔定时器功能或 PWM 定时器功能 (可变周期模式) 时的比较匹配	PWC 定时器功能或输入捕捉功能时的溢出	PWC 定时器功能时的测定完成或输入捕捉功能时的沿检测
中断标志	T10CR1:IF	T10CR1:IF	T10CR1:IR
中断使能	T10CR1:IE 和 T10CR0:IFE	T10CR1:IE 和 T10CR0:IFE	T10CR1:IE

MB95560H/570H/580H 系列

■ 定时器 11 中断

表 14.6-4 介绍定时器 11 中断和中断源。

表 14.6-4 定时器 11 中断

项目	说明		
中断发生条件	间隔定时器功能或 PWM 定时器功能 (可变周期模式) 时的比较匹配 16 位工作模式时除外	PWC 定时器功能或输入捕捉功能时的溢出 16 位工作模式时除外	PWC 定时器功能时的测定完成或输入捕捉功能时的沿检测 16 位工作模式时除外
中断标志	T11CR1:IF	T11CR1:IF	T11CR1:IR
中断使能	T11CR1:IE 和 T11CR0:IFE	T11CR1:IE 和 T11CR0:IFE	T11CR1:IE

■ 8/16 位多功能定时器中断相关的寄存器和向量表地址

表 14.6-5 MB95560H 系列 8/16 位多功能定时器中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
8/16 位多功能定时器 ch.0 (低位) 定时器 00	IRQ05	ILR1	L05	FFF0 _H	FFF1 _H
8/16 位多功能定时器 ch.0 (高位) 定时器 01	IRQ06	ILR1	L06	FFEE _H	FFEF _H
8/16 位多功能定时器 ch.1 (低位) 定时器 10	IRQ22	ILR5	L22	FFCE _H	FFCF _H
8/16 位多功能定时器 ch.1 (高位) 定时器 11	IRQ14	ILR3	L14	FFDE _H	FFDF _H

表 14.6-6 MB95570H/580H 系列 8/16 位多功能定时器中断相关的寄存器和向量表地址

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
8/16 位多功能定时器 ch.0 (低位) 定时器 00	IRQ05	ILR1	L05	FFF0 _H	FFF1 _H
8/16 位多功能定时器 ch.0 (高位) 定时器 01	IRQ06	ILR1	L06	FFEE _H	FFEF _H

关于外设功能的中断请求号和向量表, 参考 "附录 B 中断源一览表"。

14.7 间隔定时器功能的使用 (单次模式)

本节介绍 8/16 位多功能定时器的间隔定时器功能 (单次模式)。

■ 间隔定时器功能的使用 (单次模式)(定时器 0)

为使用间隔定时器功能，须如图 14.7-1 所示设定寄存器。

图 14.7-1 间隔定时器功能的设置 (单次模式)(定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	0	0
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T00DR/T01DR	设置间隔时间 (计数器比较值)							

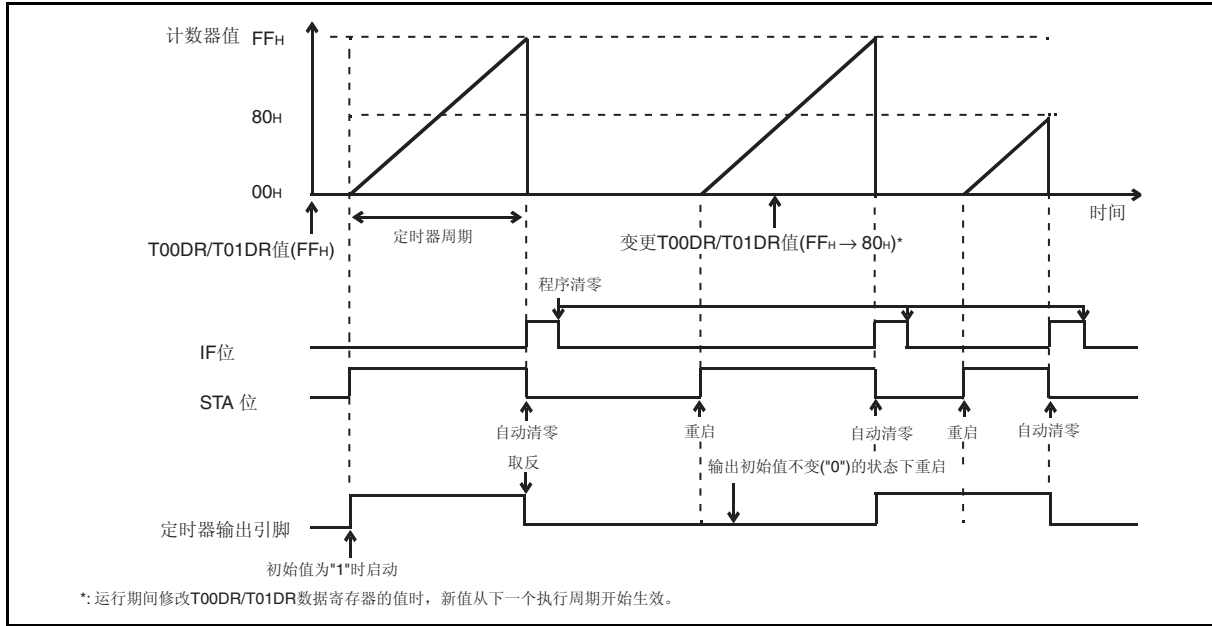
○: 使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

使用间隔定时器功能 (单次模式) 时，使能定时器运行 (T00CR1/T01CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值时，定时器输出 (TMCR0:TO0/TO1) 取反，且中断标志 (T00CR1/T01CR1:IF) 置 "1"，起始位 (T00CR1/T01CR1:STA) 清 "0"，然后计数器停止计数。

计数器开始计数时，8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值传输到比较器内的临时存储锁存器 (比较数据存储锁存器)。禁止对 8/16 位多功能定时器 00/01 数据寄存器写 "00_H"。

图 14.7-2 是 8 位工作模式下间隔定时器功能 (定时器 0) 的使用。

图 14.7-2 8 位工作模式下间隔定时器功能的使用 (单次模式) (定时器 0)



■ 间隔定时器功能的使用 (单次模式) (定时器 1)

为使用间隔定时器功能，须如图 14.7-3 所示设定寄存器。

图 14.7-3 间隔定时器功能的设置 (单次模式) (定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	0	0
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T10DR/T11DR	设置间隔时间 (计数器比较值)							

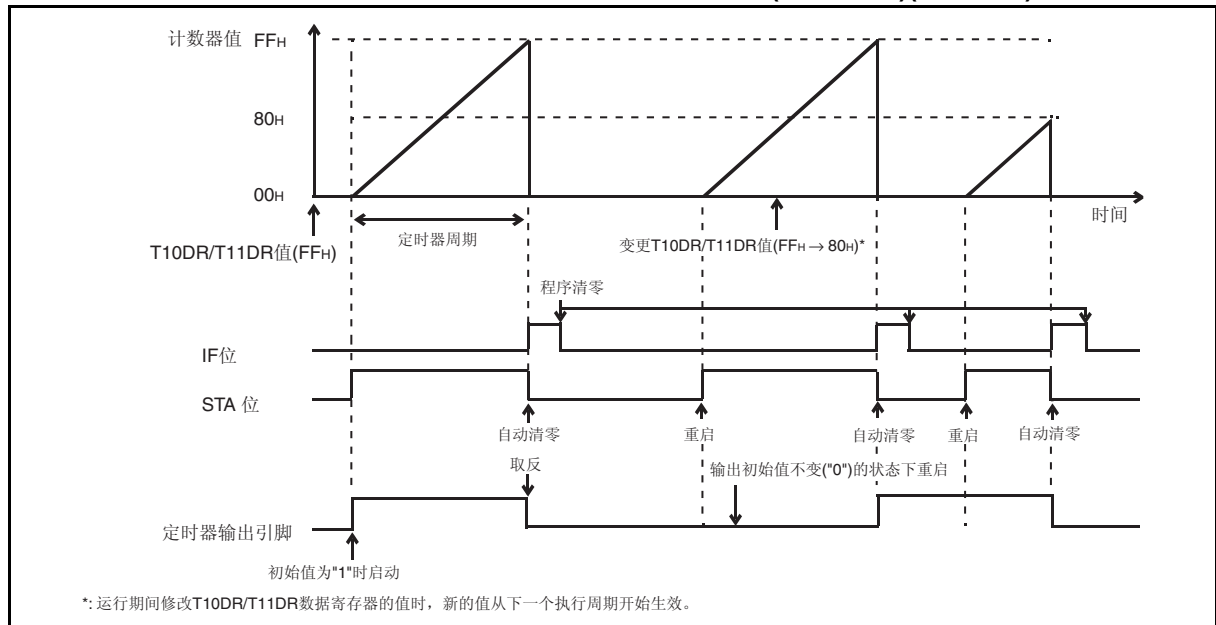
○: 使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

使用间隔定时器功能 (单次模式) 时，使能定时器运行 (T10CR1/T11CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值时，定时器输出 (TMCR1:TO0/TO1) 取反，且中断标志 (T10CR1/T11CR1:IF) 置 "1"，起始位 (T10CR1/T11CR1:STA) 清 "0"，然后计数器停止计数。

计数器开始计数时，8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值传输到比较器内的临时存储锁存器 (比较数据存储锁存器)。禁止对 8/16 位多功能定时器 10/11 数据寄存器写 "00_H"。

图 14.7-4 是 8 位工作模式下间隔定时器功能 (定时器 1) 的使用。

图 14.7-4 8 位工作模式下间隔定时器功能的使用 (单次模式) (定时器 1)



MB95560H/570H/580H 系列

14.8 间隔定时器功能的使用 (连续模式)

本节介绍 8/16 位多功能定时器的间隔定时器功能 (连续工作模式)。

■ 间隔定时器功能的使用 (连续模式) (定时器 0)

为使用间隔定时器功能 (连续模式)，须如图 14.8-1 所示设定寄存器。

图 14.8-1 间隔计数器功能的设置 (连续模式) (定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	0	1
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T00DR/T01DR	设置间隔时间 (计数器比较值)							

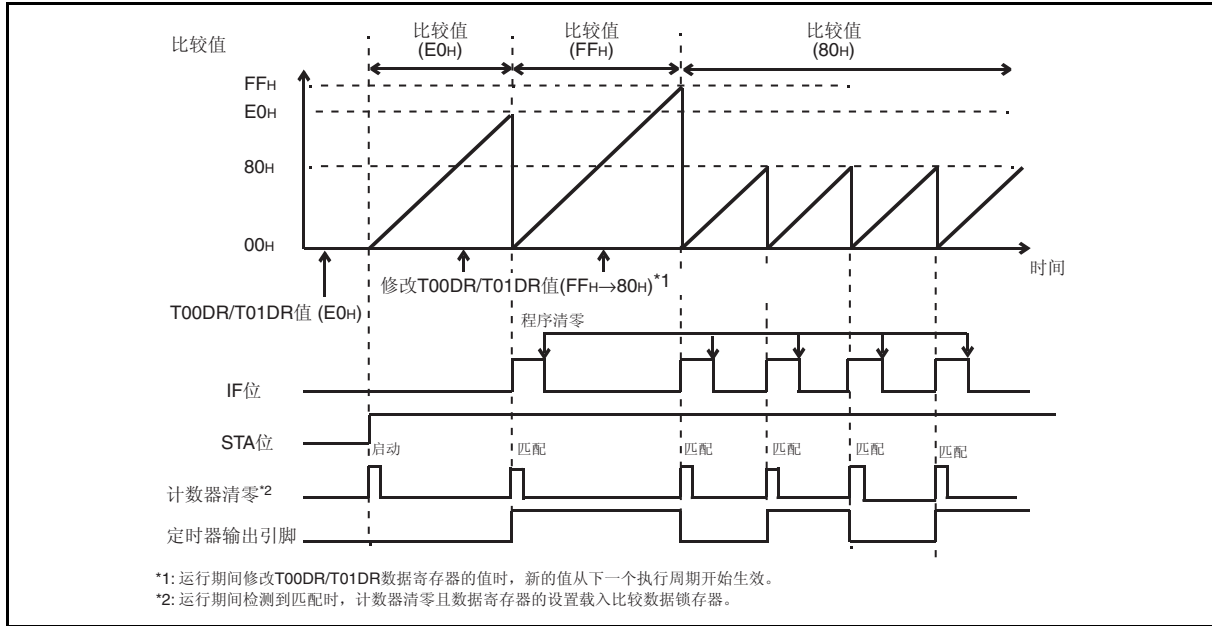
○: 使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

使用间隔定时器功能 (连续模式) 时，使能定时器运行 (T00CR1/T01CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值时，定时器输出位 (TMCR0:TO0/TO1) 取反且中断标志 (T00CR1/T01CR1:IF) 置 "1"，计数器回到 "00_H" 并重新开始计数。连续运行的结果是定时器输出方波。

计数器开始计数或检测出计数值比较匹配时，8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。计数器执行计数时，禁止对 8/16 位多功能定时器 00/01 数据寄存器写 "00_H"。

定时器停止运行时，定时器输出位 (TMCR0:TO0/TO1) 保留最后的值。

图 14.8-2 间隔定时器功能的使用示例 (连续模式)(定时器 0)



MB95560H/570H/580H 系列

■ 间隔定时器功能的使用 (连续模式) (定时器 1)

为使用间隔定时器功能 (连续模式), 须如图 14.8-3 所示设定寄存器。

图 14.8-3 间隔计数器功能的设置 (连续模式) (定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	0	1
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T10DR/T11DR	设置间隔时间 (计数器比较值)							

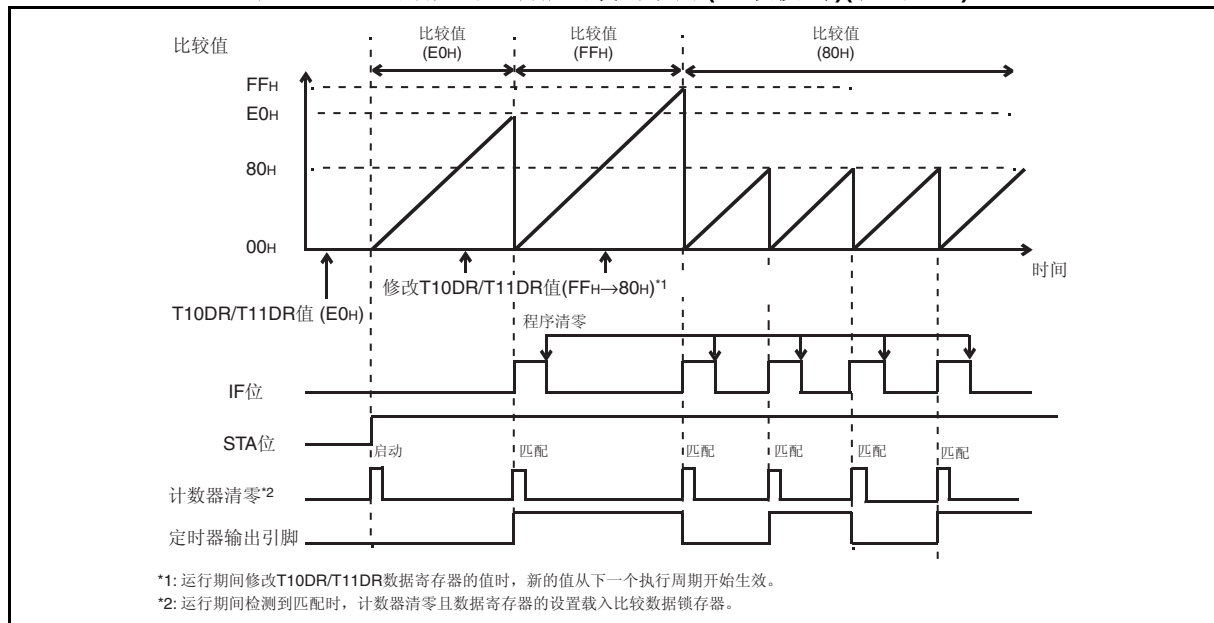
○: 使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

使用间隔定时器功能 (连续模式) 时, 使能定时器运行 (T10CR0/T11CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值时, 定时器输出位 (TMCR1:TO0/TO1) 取反且中断标志 (T10CR1/T11CR1:IF) 置 "1", 计数器回到 "00_H" 并重新开始计数。连续运行的结果是定时器输出方波。

计数器开始计数或检测出计数值比较匹配时, 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。计数器进行计数时, 禁止对 8/16 位多功能定时器 10/11 数据寄存器写 "00_H"。

定时器停止运行时, 定时器输出位 (TMCR1:TO0/TO1) 保留最后的值。

图 14.8-4 间隔定时器功能的使用示例 (连续模式) (定时器 1)



14.9 间隔定时器功能的使用 (自由运行模式)

本节介绍 8/16 位多功能定时器的间隔定时器功能 (自由运行模式)。

■ 间隔定时器功能的使用 (自由运行模式)(定时器 0)

为使用间隔定时器功能 (自由运行模式), 须如图 14.9-1 所示设置定时器。

图 14.9-1 间隔定时器功能的设置 (自由运行模式)(定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE ○	C2 ○	C1 ○	C0 ○	F3 0	F2 0	F1 1	F0 0
T00CR1/T01CR1	STA 1	HO ○	IE ○	IR x	BF x	IF ○	SO ○	OE ○
TMCR0	TO1 ○	TO0 ○	TIS x	MOD ○	FE11 ○	FE10 ○	FE01 ○	FE00 ○
T00DR/T01DR	设置间隔时间 (计数器比较值)							

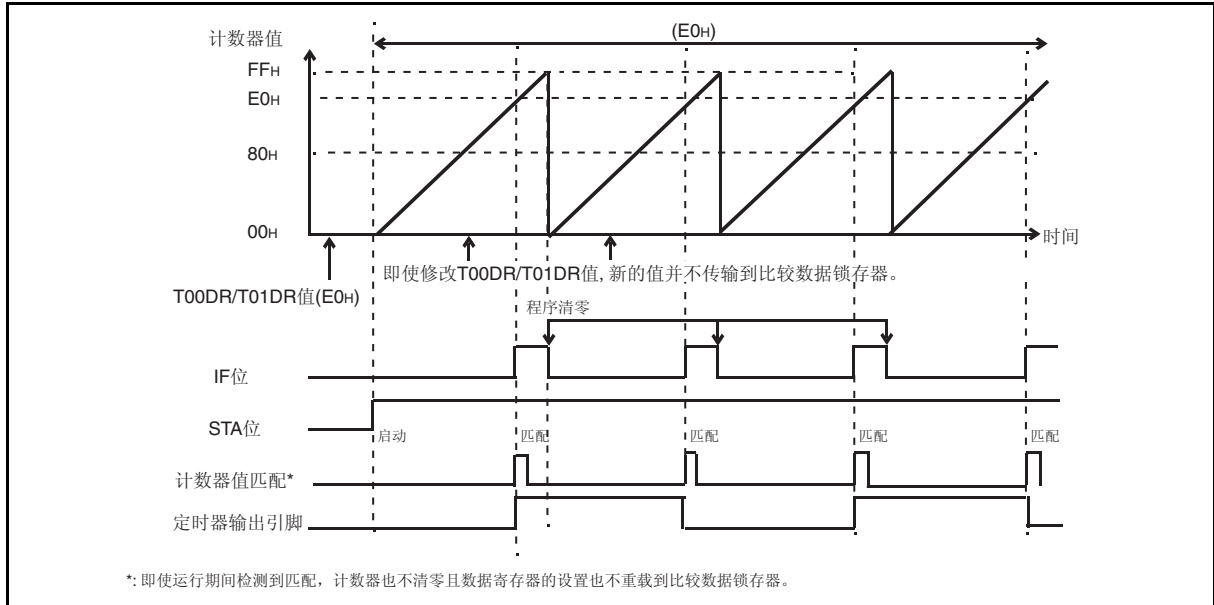
○: 使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

使用间隔定时器功能 (自由运行模式) 时, 使能定时器运行 (T00CR/T10CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00_H" 开始计数。计数器的值匹配 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值时, 定时器输出位 (TMCR0:TO0/TO1) 取反且中断标志 (T00CR1/T01CR1:IF) 置 "1"。若计数器在上述设置状态下继续计数且计数值到达 "FF_H", 则计数器回到 "00_H" 并重新开始计数。该连续运行的结果是定时器输出方波。

计数器开始计数或检测出计数器值比较匹配时, 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。禁止对 8/16 位多功能定时器 00/01 数据寄存器写 "00_H"。

定时器停止运行时, 定时器输出位 (TMCR0:TO0/TO1) 保留最后的值。

图 14.9-2 间隔定时器功能的使用示例 (自由运行模式) (定时器 0)



■ 间隔定时器功能的使用 (自由运行模式)(定时器 1)

为使用间隔定时器功能 (自由运行模式), 须如图 14.9-3 所示设置定时器。

图 14.9-3 间隔定时器功能的设置 (自由运行模式)(定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	0	1	0
T10CR1/T11CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	○	○
TMCR1	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	○	○	○	○	○
T10DR/T11DR	设置间隔时间 (计数器比较值)							

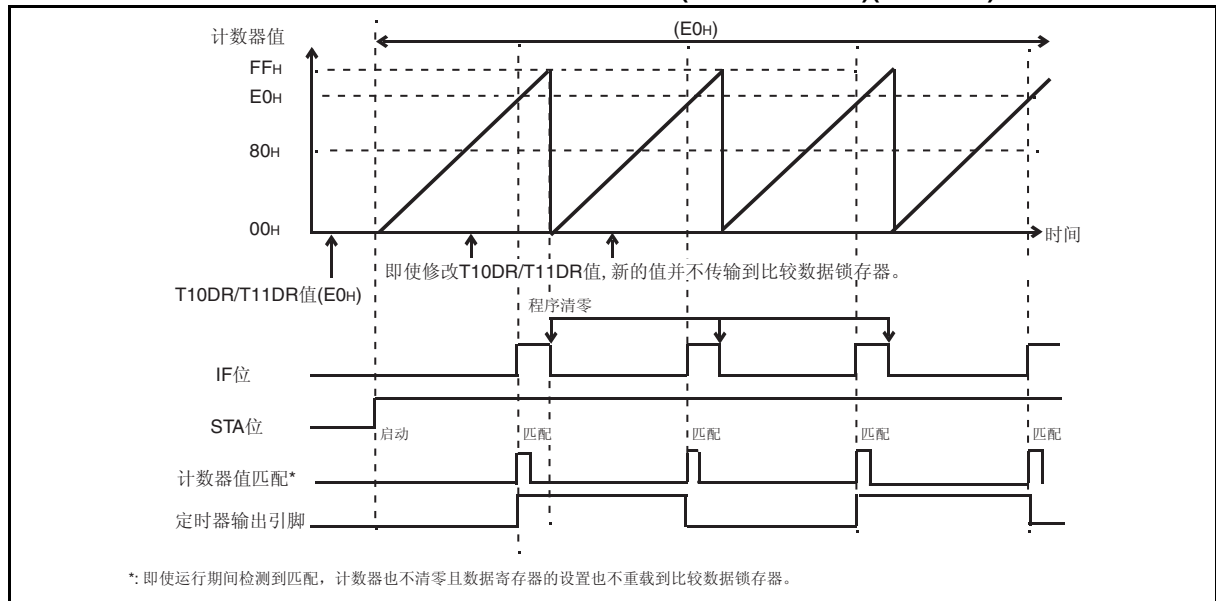
○: 使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

使用间隔定时器功能 (自由运行模式) 时, 使能定时器运行 (T10CR1/T10CR1:STA = 1) 可使计数器在所选计数时钟信号的上升沿从 "00H" 开始计数。计数器的值匹配 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值时, 定时器输出位 (TMCR1:TO0/TO1) 取反且中断标志 (T10CR1/T11CR1:IF) 置 "1"。若计数器在上述设置状态下继续计数且计数值到达 "FFH", 则计数器回到 "00H" 并重新开始计数。该连续运行的结果是定时器输出方波。

计数器开始计数或检测到计数器值比较匹配时, 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。禁止对 8/16 位多功能定时器 10/11 数据寄存器写 "00H"。

定时器停止运行时, 定时器输出位 (TMCR1:TO0/TO1) 保留最后的值。

图 14.9-4 间隔定时器功能的使用示例 (自由运行模式)(定时器 1)



14.10 PWM 定时器功能的使用 (固定周期模式)

本节介绍 8/16 位多功能定时器的 PWM 定时器功能 (固定周期模式)。

■ PWM 定时器功能的使用 (固定周期模式) (定时器 0)

为使用 PWM 定时器功能 (固定周期模式)，须如图 14.10-1 所示设置寄存器。

图 14.10-1 PWM 定时器功能的设置 (固定周期模式) (定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE ○	C2 ○	C1 ○	C0 ○	F3 0	F2 0	F1 1	F0 1
T00CR1/T01CR1	STA ○	HO ○	IE x	IR x	BF x	IF x	SO x	OE ○
TMCR0	TO1 ○	TO0 ○	TIS x	MOD ○	FE11 ○	FE10 ○	FE01 ○	FE00 ○
T00DR/T01DR	设置 "H" 脉宽 (比较值)							

○: 使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

使用 PWM 定时器功能 (固定周期模式) 时，定时器输出引脚 (TO00/TO01) 输出可变 "H" 脉宽和固定周期的 PWM 信号。8 位工作模式下周期固定在 "FF_H"；16 位工作模式下周期固定在 "FFFF_H"。时间由所选计数时钟决定。"H" 脉宽由 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值指定。

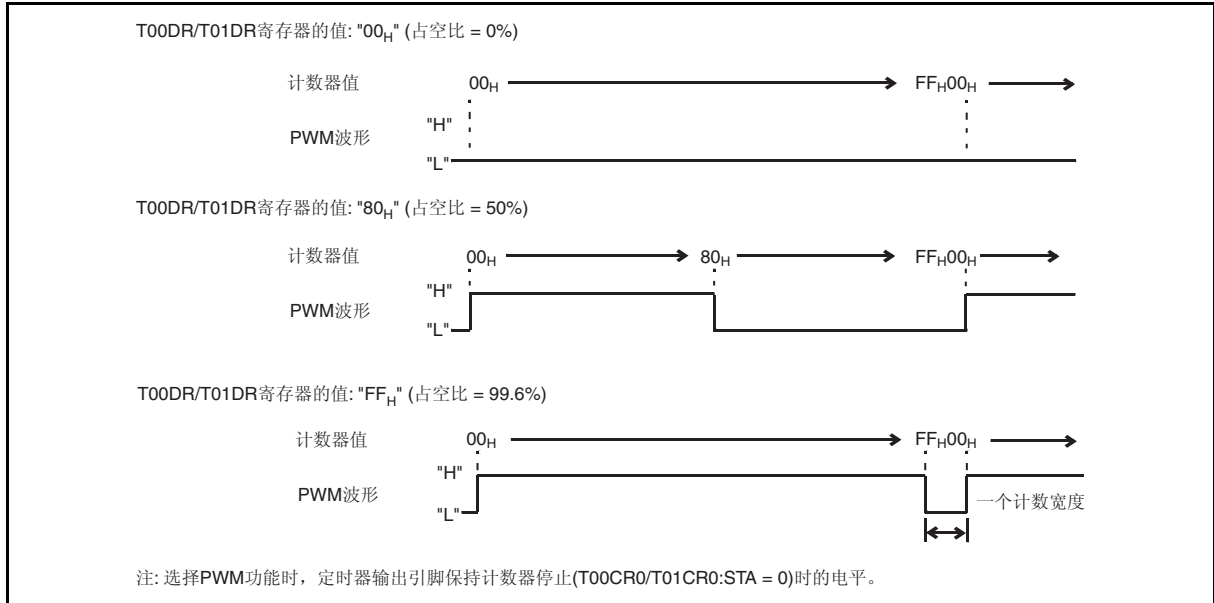
该功能对于中断标志 (T00CR1/T01CR1:IF) 无效。因为每个周期都始于 "H" 脉冲输出，定时器输出初始值设置位 (T00CR1/T01CR1:SO) 不影响运行。

计数器开始计数或检测出计数器值比较匹配时，8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。

定时器停止运行时，定时器输出位 (TMCR0:TO0/TO1) 保留最后的值。

定时器启动 (对 STA 位写 "1") 后的输出波形中，"H" 脉冲比设定值短一个计数时钟周期。"H" 脉冲比设定在 T00DR/T01DR 寄存器的值短一个计数时钟周期。

图 14.10-2 PWM 定时器功能的使用示例 (固定周期模式) (定时器 0)



■ PWM 定时器功能的使用 (固定周期模式)(定时器 1)

为使用 PWM 定时器功能 (固定周期模式), 须如图 14.10-3 所示设置寄存器。

图 14.10-3 PWM 定时器功能的设置 (固定周期模式)(定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE ○	C2 ○	C1 ○	C0 ○	F3 0	F2 0	F1 1	F0 1
T10CR1/T11CR1	STA ○	HO ○	IE x	IR x	BF x	IF x	SO x	OE ○
TMCR1	TO1 ○	TO0 ○	TIS x	MOD ○	FE11 ○	FE10 ○	FE01 ○	FE00 ○
T10DR/T11DR	设置 "H" 脉宽 (比较值)							

○: 使用位
x: 未使用位
1: 置 "1"
0: 清 "0"

使用 PWM 定时器功能 (固定周期模式) 时, 定时器输出引脚 (TO10/TO11) 输出可变 "H" 脉宽和固定周期的 PWM 信号。8 位工作模式下周期固定在 "FF_H"; 16 位工作模式下周期固定在 "FFFF_H"。时间由所选计数时钟决定。"H" 脉宽由 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值指定。

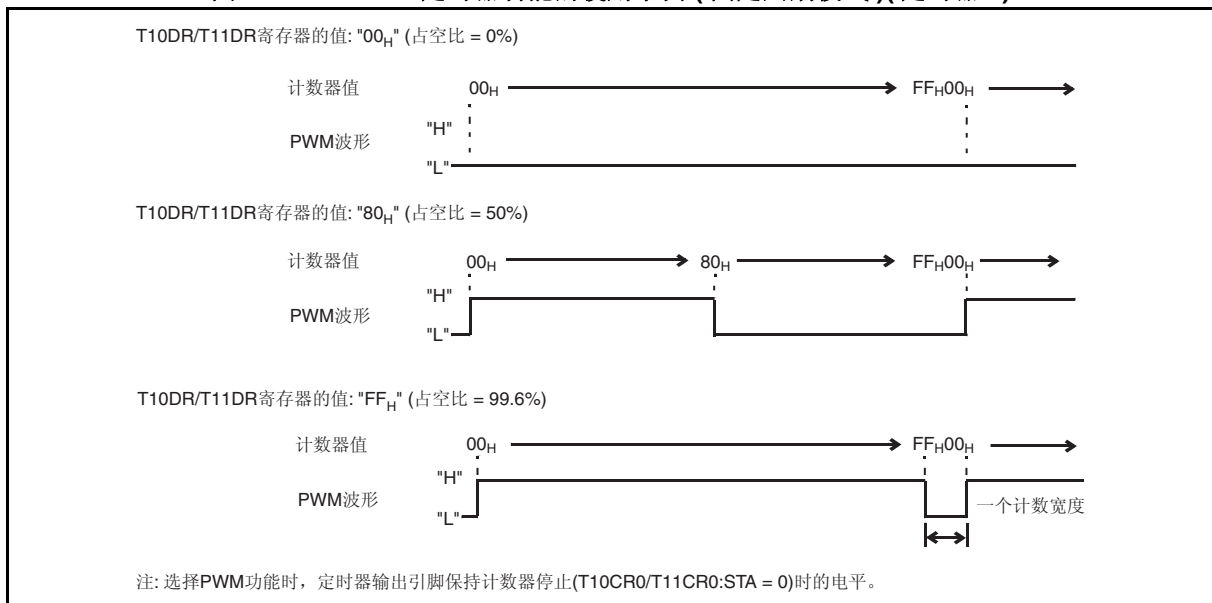
该功能对于中断标志 (T10CR1/T11CR1:IF) 无效。因为每个周期都始于 "H" 脉冲输出, 定时器输出初始值设置位 (T10CR1/T11CR1:SO) 不影响运行。

计数器开始计数或检测出计数器值比较匹配时, 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 的值传输到比较器中的临时存储锁存器 (比较数据存储锁存器)。

定时器停止运行时, 定时器输出位 (TMCR1:TO0/TO1) 保留最后的值。

定时器启动 (对 STA 位写 "1") 后的输出波形中, "H" 脉冲比设定值短一个计数时钟周期。"H" 脉冲比设定在 T10DR/T11DR 寄存器的值短一个计数时钟周期。

图 14.10-4 PWM 定时器功能的使用示例 (固定周期模式)(定时器 1)



14.11 PWM 定时器功能的使用 (可变周期模式)

本节介绍 8/16 位多功能定时器的 PWM 定时器功能 (可变周期模式)。

■ PWM 定时器功能的使用 (可变周期模式)(定时器 0)

为使用 PWM 定时器功能 (可变周期模式), 须如图 14.11-1 所示设置寄存器。

图 14.11-1 PWM 定时器功能的设置 (可变周期模式)(定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	0	1	0	0
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	x	x	○	x	x
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	○	○	x	x	○	○	○	○
T00DR	设置 "L" 脉宽 (比较值)							
T01DR	设置 PWM 波形周期 (比较值)							

○: 使用位
x: 未用位
1: 置 "1"
0: 清 "0"

在 PWM 定时器功能 (可变周期模式) 的模式下, 使用定时器 00 和定时器 01。定时器输出引脚 (TO00) 输出任意周期和任意占空比的 PWM 信号。周期由 8/16 位多功能定时器 01 数据寄存器 (T01DR) 指定, "L" 脉宽由 8/16 位多功能定时器 00 数据寄存器 (T00DR) 指定。

因该功能使用两个 8 位计数器, 所以多功能定时器不可构成一个 16 位计数器。

使能定时器运行 (设置 T00CR1:STA = 1 或 T01CR1:STA = 1) 清 "0" 模式位 (TMCR0:MOD)。因为第一个周期总是始于 "L" 脉冲输出, 定时器的初始值设置位 (T00CR1/T01CR1:SO) 无效。

对应中断标志的 8 位计数器匹配相应 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 的值时, 中断标志 (T00CR1/T01CR1:IF) 置位。

计数器开始计数或检测出计数值比较匹配时, 8/16 位多功能定时器 00/01 数据寄存器的值传输到比较器中的临时储存锁存器 (比较数据储存锁存器)。

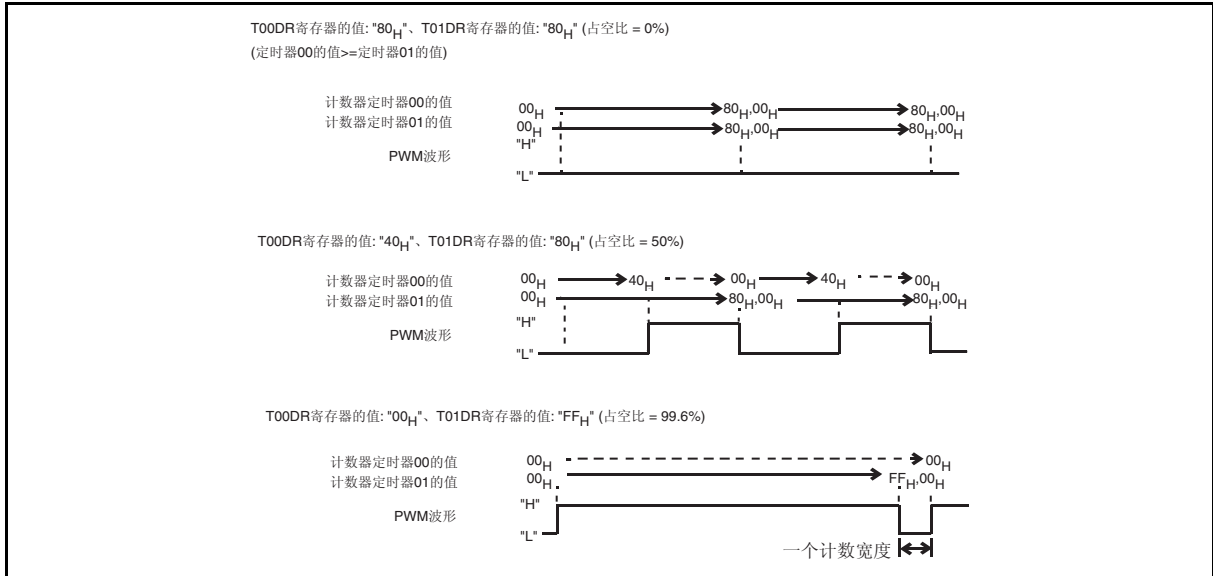
"L" 脉宽设定值比周期设定值大时, 不输出 "H"。

务必为定时器 00 和定时器 01 选择同一个计数时钟, 禁止为两个定时器选用不同的计数时钟。

定时器停止运行时, 定时器输出位 (TMCR0:TO0) 保留最后的输出值。

如果运行期间修改 8/16 位多功能定时器 00/01 数据寄存器的数据, 则写入的数据从检测到同步匹配后的周期开始生效。

图 14.11-2 PWM 定时器功能的使用示例 (可变周期模式) (定时器 0)



■ PWM 定时器功能的使用 (可变周期模式)(定时器 1)

为使用 PWM 定时器功能 (可变周期模式), 须如图 14.11-3 所示设置寄存器。

图 14.11-3 PWM 定时器功能的设置 (可变周期模式)(定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE ○	C2 ○	C1 ○	C0 ○	F3 0	F2 1	F1 0	F0 0
T10CR1/T11CR1	STA 1	HO ○	IE ○	IR x	BF x	IF ○	SO x	OE x
TMCR1	TO1 ○	TO0 ○	TIS x	MOD x	FE11 ○	FE10 ○	FE01 ○	FE00 ○
T10DR	设置 "L" 脉宽 (比较值)							
T11DR	设置 PWM 波形周期 (比较值)							

○: 使用位
x: 未用位
1: 置 "1"
0: 清 "0"

在 PWM 定时器功能 (可变周期模式) 的模式下, 使用定时器 10 和定时器 11。定时器输出引脚 (TO10) 输出任意周期和任意占空比的 PWM 信号。周期由 8/16 位多功能定时器 11 数据寄存器 (T11DR) 指定, "L" 脉宽由 8/16 位多功能定时器 10 数据寄存器 (T10DR) 指定。

因该功能使用两个 8 位计数器, 所以多功能定时器不可构成一个 16 位计数器。

使能定时器运行 (设置 T10CR1:STA = 1 或 T11CR1:STA = 1) 清 "0" 模式位 (TMCR1:MOD)。因为第一个周期总是始于 "L" 脉冲输出, 定时器的初始值设置位 (T10CR1/T11CR1:SO) 无效。

对应中断标志的 8 位计数器匹配相应 8/16 位多功能定时器 00/01 数据寄存器 (T10DR/T11DR) 的值时, 中断标志 (T10CR1/T11CR1:IF) 置位。

计数器开始计数或检测出计数值比较匹配时, 8/16 位多功能定时器 10/11 数据寄存器的值传输到比较器中的临时储存锁存器 (比较数据储存锁存器)。

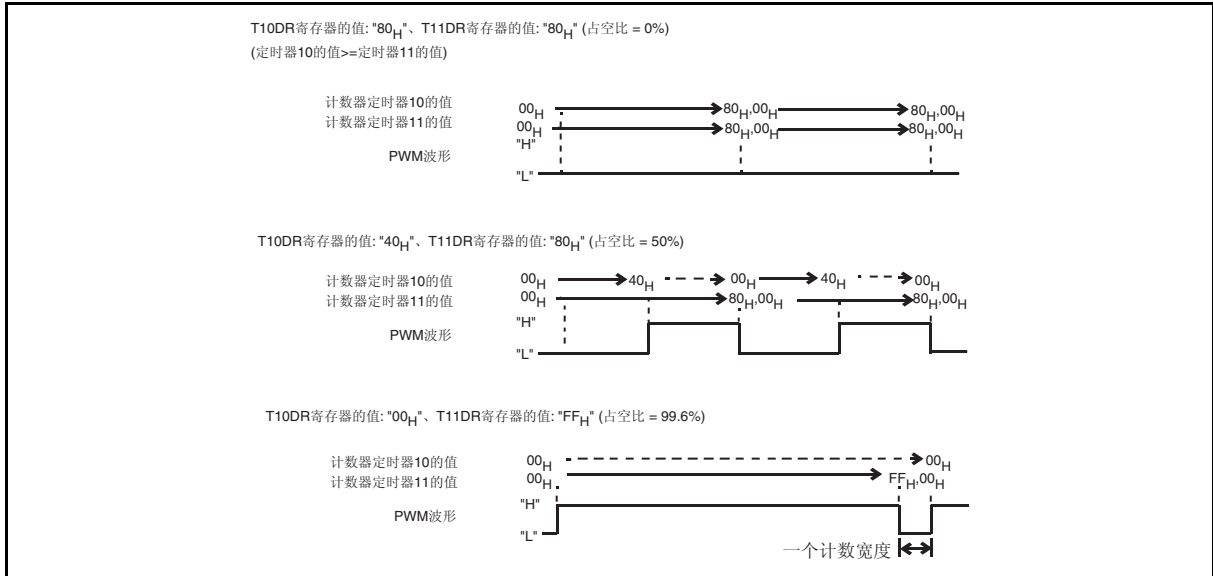
"L" 脉宽设定值比周期设定值大时, 不输出 "H"。

务必为定时器 10 和定时器 11 选择同一个计数时钟, 禁止为两个定时器选用不同的计数时钟。

定时器停止运行时, 定时器输出位 (TMCR1:TO0) 保留最后的输出值。

如果运行期间修改 8/16 位多功能定时器 10/11 数据寄存器的数据, 则写入的数据从检测到同步匹配后的周期开始生效。

图 14.11-4 PWM 定时器功能的使用示例 (可变周期模式) (定时器 1)



14.12 PWC 定时器功能的使用

本节介绍 8/16 位多功能定时器的 PWC 定时器功能。

■ PWC 定时器功能的使用 (定时器 0)

为使用 PWC 定时器功能，须如图 14.12-1 所示设置寄存器。

图 14.12-1 PWC 定时器功能的设置 (定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE ○	C2 ○	C1 ○	C0 ○	F3 ○	F2 ○	F1 ○	F0 ○
T00CR1/T01CR1	STA 1	HO ○	IE ○	IR ○	BF ○	IF ○	SO ○	OE x
TMCR0	TO1 ○	TO0 ○	TIS ○	MOD ○	FE11 ○	FE10 ○	FE01 ○	FE00 ○
T00DR/T01DR	保留脉宽测定值							

○: 使用位
x: 未用位
1: 置 "1"

选择 PWC 定时器功能时，可测定外部输入脉冲的宽度和周期。使用定时器工作模式设置位 (T00CR0/T01CR0:F3, F2, F1, F0) 选择计数开始和结束的边沿。

该工作模式下，检测到外部输入信号的指定计数开始沿后，计数器从 "00_H" 开始计数。检测到指定计数结束沿后，计数值传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)，并且中断标志 (T00CR1/T01CR1:IR) 和缓冲器满载标志 (T00CR1/T01CR1:BF) 置 "1"。读取 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR) 后，缓冲器满载标志清 "0"。

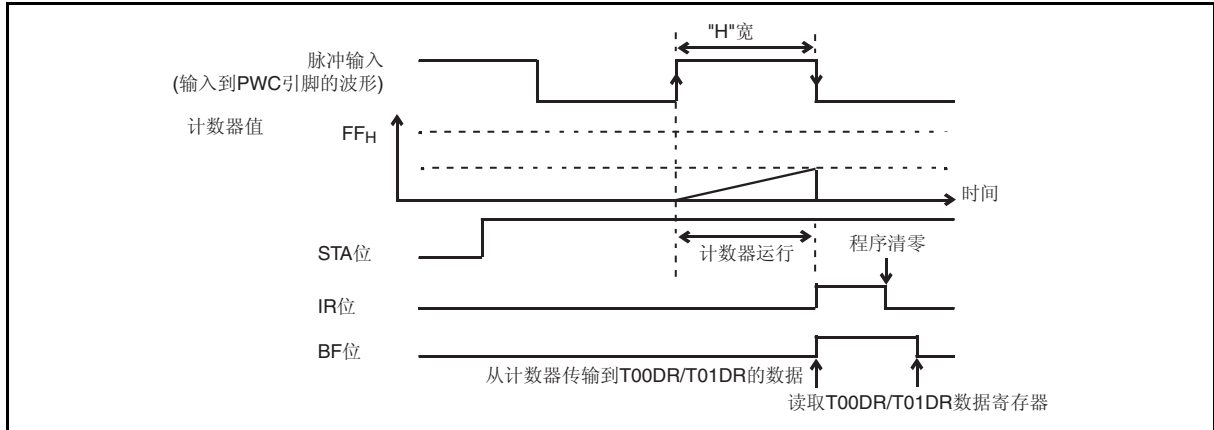
缓冲器满载标志置 "1" 时，8/16 位多功能定时器 00/01 数据寄存器保留数据。在此期间，即使检测到下一个边沿，由于计数值尚未传输到 8/16 位多功能定时器 00/01 数据寄存器，下一个测定结果将会丢失。

作为例外，T00CR0/T01CR0 寄存器的 F3 位 ~ F0 位设为 "1001_B" 时，即使 BF 位置 "1"，H 脉冲测定结果也会传输到 8/16 位多功能定时器 00/01 数据寄存器，而周期测定结果不会传输到 8/16 位多功能定时器 00/01 数据寄存器。因此为执行周期测定，务必在周期结束前读取 "H" 脉冲测定结果。如果在下一个 "H" 脉冲结束前未读取 "H" 脉冲测定结果和周期测定结果，则数据将会丢失。

要测定超出计数器范围的时间，可用软件计算计数器溢出次数。计数器发生溢出时，中断标志 (T00CR1/T01CR1:IF) 置 "1"。可使用中断服务程序计数溢出发生次数。此外，溢出发生时，定时器输出取反。可使用定时器输出初始值位 (T00CR1/T01CR1:SO) 设置定时器输出初始值。

定时器停止运行时，定时器输出位 (TMCR0:TO1/TO0) 保留最后的值。

图 14.12-2 PWC 定时器功能的使用示例 ("H" 脉宽测定例)(定时器 0)



■ PWC 定时器功能的使用 (定时器 1)

为使用 PWC 定时器功能, 须如图 14.12-3 所示设置寄存器。

图 14.12-3 PWC 定时器功能的设置 (定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE ○	C2 ○	C1 ○	C0 ○	F3 ○	F2 ○	F1 ○	F0 ○
T10CR1/T11CR1	STA 1	HO ○	IE ○	IR ○	BF ○	IF ○	SO ○	OE x
TMCR1	TO1 ○	TO0 ○	TIS ○	MOD ○	FE11 ○	FE10 ○	FE01 ○	FE00 ○
T10DR/T11DR	保留脉宽测定值							

○: 使用位
x: 未用位
1: 置 "1"

选择 PWC 定时器功能时, 可测定外部输入脉冲的宽度和周期。使用定时器工作模式设置位 (T10CR0/T11CR0:F3, F2, F1, F0) 选择计数开始和结束的边沿。

该工作模式下, 检测到外部输入信号的指定计数开始沿后, 计数器从 "00_H" 开始计数。检测到指定计数结束沿后, 计数值传输到8/16位多功能定时器10/11数据寄存器(T10DR/T11DR), 并且中断标志 (T10CR1/T11CR1:IR) 和缓冲器满载标志 (T10CR1/T11CR1:BF) 置 "1"。读取 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR) 后, 缓冲器满载标志清 "0"。

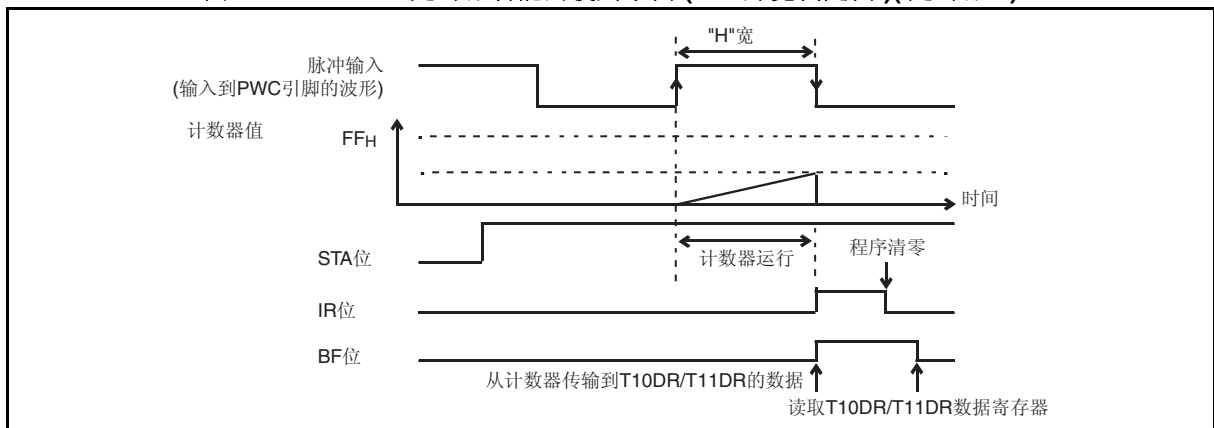
缓冲器满载标志置 "1" 时, 8/16 位多功能定时器 10/11 数据寄存器保留数据。在此期间, 即使检测到下一个边沿, 由于计数值尚未传输到 8/16 位多功能定时器 00/01 数据寄存器, 下一个测定结果将会丢失。

作为例外, T10CR0/T11CR0 寄存器的 F3 位 ~ F0 位设为 "1001_B" 时, 即使 BF 位置 "1", H 脉冲测定结果也会传输到 8/16 位多功能定时器 10/11 数据寄存器, 而周期测定结果不会传输到 8/16 位多功能定时器 10/11 数据寄存器。因此为执行周期测定, 务必在周期结束前读取 "H" 脉冲测定结果。如果在下一个 "H" 脉冲结束前未读取 "H" 脉冲测定结果和周期测定结果, 则数据将会丢失。

要测定超出计数器范围的时间, 可用软件计算计数器溢出次数。计数器发生溢出时, 中断标志 (T10CR1/T11CR1:IF) 置 "1"。可使用中断服务程序计数溢出发生次数。此外, 溢出发生时, 定时器输出取反。可使用定时器输出初始值位 (T10CR1/T11CR1:SO) 设置定时器输出初始值。

定时器停止运行时, 定时器输出位 (TMCR1:TO1/TO0) 保留最后的值。

图 14.12-4 PWC 定时器功能的使用示例 ("H" 脉宽测定例) (定时器 1)



MB95560H/570H/580H 系列

14.13 输入捕捉功能的使用

本节介绍 8/16 位多功能定时器的输入捕捉功能。

■ 输入捕捉功能的使用 (定时器 0)

为使用输入捕捉功能，须如图 14.13-1 所示设定寄存器。

图 14.13-1 输入捕捉功能的设置 (定时器 0)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T00CR0/T01CR0	IFE	C2	C1	C0	F3	F2	F1	F0
	○	○	○	○	○	○	○	○
T00CR1/T01CR1	STA	HO	IE	IR	BF	IF	SO	OE
	1	○	○	○	x	○	x	x
TMCR0	TO1	TO0	TIS	MOD	FE11	FE10	FE01	FE00
	x	x	○	○	○	○	○	○
T00DR/T01DR	保留脉宽测定值							

○: 使用位
x: 未用位
1: 置 "1"

选择输入捕捉功能时，检测到外部信号输入的边沿后，计数器的值保存到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)。定时器工作模式设置位 (T00CR0/T01CR0:F3, F2, F1, F0) 选择待检测的边沿。

该功能用于自由运行模式和清零模式，可通过设置定时器工作模式选择位进行选择。

清零模式下，计数器从 "00_H" 开始计数。检测出边沿时，计数器的值传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)，中断标志 (T00CR1/T01CR1:IR) 置 "1"，并且计数器重新从 "00_H" 开始计数。

自由运行模式下，检测出边沿时，计数器的值传输到 8/16 位多功能定时器 00/01 数据寄存器 (T00DR/T01DR)，中断标志 (T00CR1/T01CR1:IR) 置 "1"。此时，计数器不清零而是继续计数。

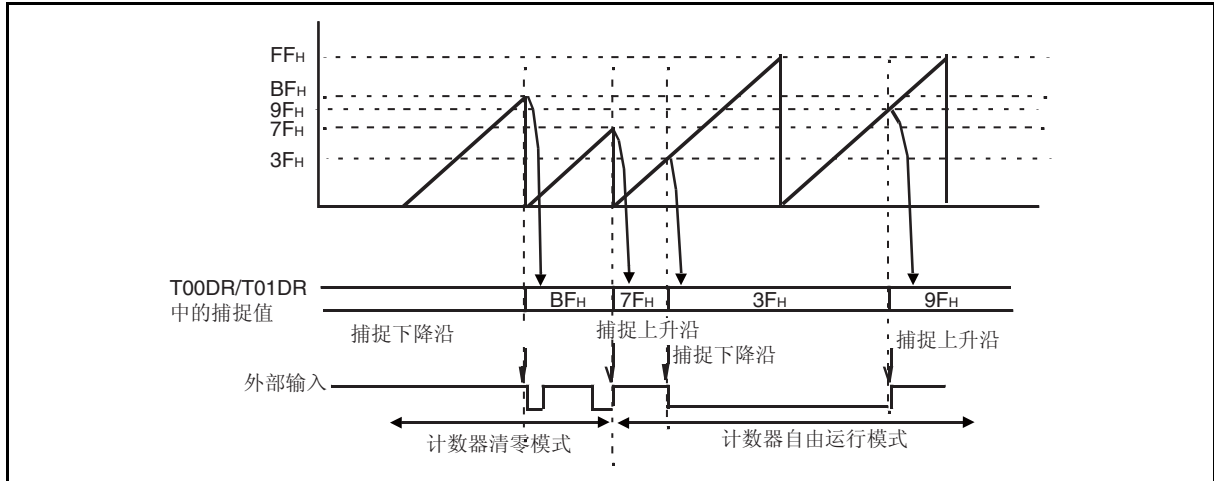
该功能对于缓冲器满载标志 (T00CR1/T01CR1:BF) 无效。

为测定超出计数器范围的时间，可用软件计算计数器溢出次数。计数器发生溢出时，中断标志 (T00CR1/T01CR1:IF) 置 "1"，因此可利用中断服务程序计数溢出发生次数。此外，溢出发生时，定时器输出取反。可使用定时器输出初始值位 (T00CR1/T01CR1:SO) 设置定时器输出初始值。

注：

关于输入捕捉功能的使用注意事项，参考 "14.16 8/16 位多功能定时器的使用注意事项"。

图 14.13-2 输入捕捉功能的使用示例 (定时器 0)



MB95560H/570H/580H 系列

■ 输入捕捉功能的使用 (定时器 1)

为使用输入捕捉功能, 须如图 14.13-3 所示设定寄存器。

图 14.13-3 输入捕捉功能的设置 (定时器 1)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
T10CR0/T11CR0	IFE ○	C2 ○	C1 ○	C0 ○	F3 ○	F2 ○	F1 ○	F0 ○
T10CR1/T11CR1	STA 1	HO ○	IE ○	IR ○	BF x	IF ○	SO x	OE x
TMCR1	TO1 x	TO0 x	TIS ○	MOD ○	FE11 ○	FE10 ○	FE01 ○	FE00 ○
T10DR/T11DR	保留脉宽测定值							

○: 使用位
x: 未用位
1: 置 "1"

选择输入捕捉功能时, 检测到外部信号输入的边沿后, 计数器的值保存到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR)。定时器工作模式设置位 (T10CR0/T11CR0:F3, F2, F1, F0) 选择待检测的边沿。

该功能用于自由运行模式和清零模式, 可通过设置定时器工作模式选择位进行选择。清零模式下, 计数器从 "00_H" 开始计数。检测出边沿时, 计数器的值传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR), 中断标志 (T10CR1/T11CR1:IR) 置 "1", 并且计数器重新从 "00_H" 开始计数。

自由运行模式下, 检测出边沿时, 计数器的值传输到 8/16 位多功能定时器 10/11 数据寄存器 (T10DR/T11DR), 中断标志 (T10CR1/T11CR1:IR) 置 "1"。此时, 计数器不清零而是继续计数。

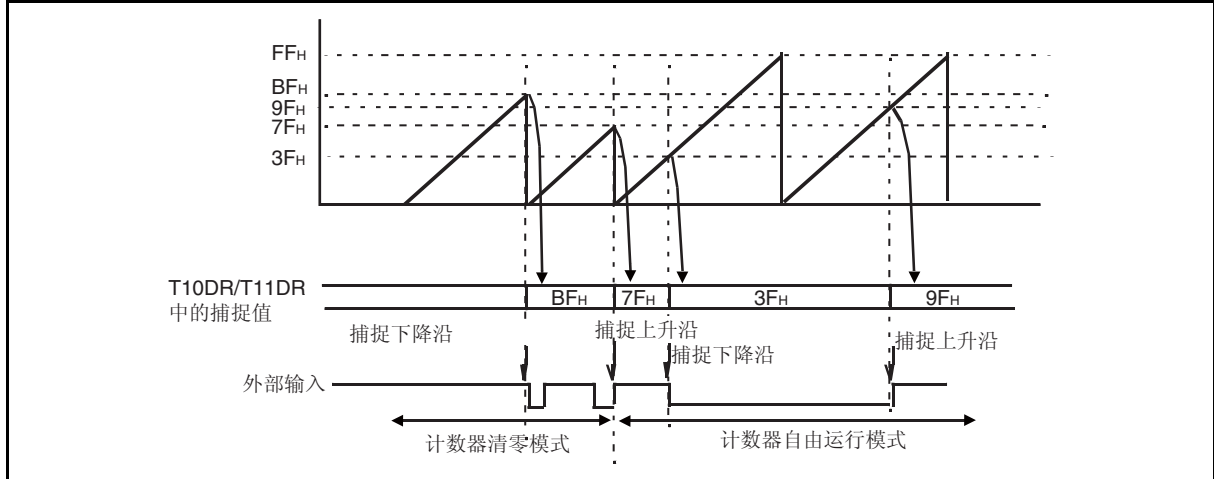
该功能对于缓冲器满载标志 (T10CR1/T11CR1:BF) 无效。

为测定超出计数器范围的时间, 可用软件计算计数器溢出次数。计数器发生溢出时, 中断标志 (T10CR1/T11CR1:IF) 置 "1", 因此可利用中断服务程序计数溢出发生次数。此外, 溢出发生时, 定时器输出取反。可使用定时器输出初始值位 (T10CR1/T11CR1:SO) 设置定时器输出初始值。

注:

关于输入捕捉功能的使用注意事项, 参考 "14.16 8/16 位多功能定时器的使用注意事项"。

图 14.13-4 输入捕捉功能的使用示例 (定时器 1)



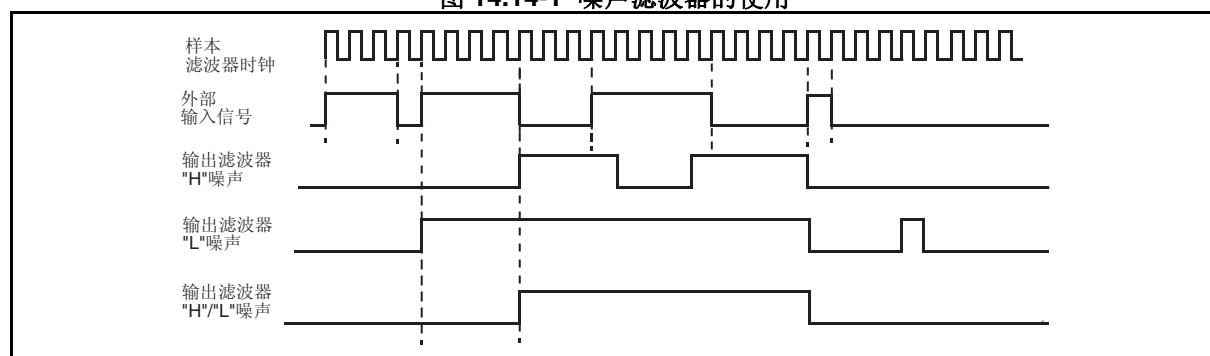
MB95560H/570H/580H 系列

14.14 噪声滤波器的使用

本节介绍 8/16 位多功能定时器的噪声滤波器。

选择输入捕捉功能或 PWC 定时器功能时，噪声滤波器可去除外部输入引脚 (EC0/EC1) 的信号脉冲噪声。设置 TMCRO/TMCR1 寄存器的 FE11 位、FE10 位、FE01 位和 FE00 位选择去除 "H" 脉冲、"L" 脉冲或 "H"/"L" 脉冲噪声。最大可去除噪声脉宽为三个机器时钟周期。滤波器功能有效时，信号输入将延迟四个机器时钟周期。

图 14.14-1 噪声滤波器的使用



14.15 运行中各模式的状态

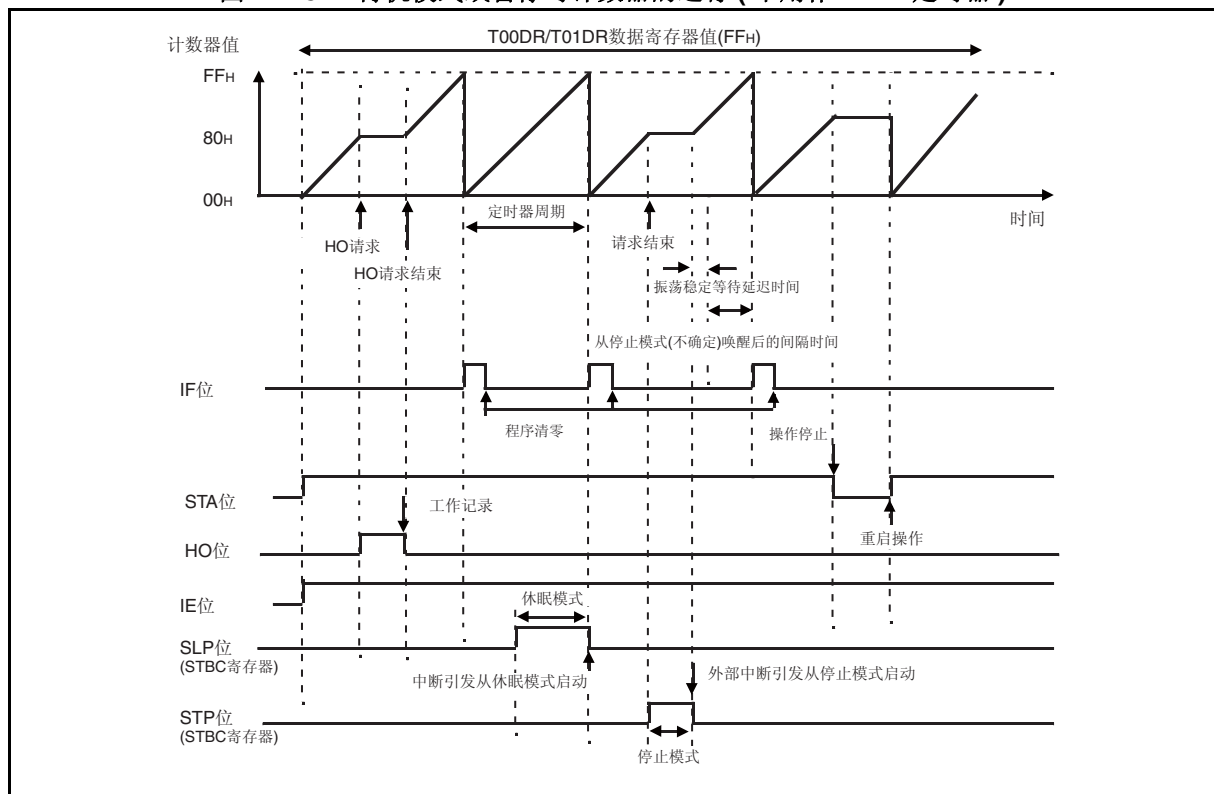
本节介绍 8/16 位多功能定时器运行期间，微控制器进入计时模式或停止模式时，或收到暂停 (T00CR1/T01CR1/T10CR1/T11CR1:HO = 1) 请求时的操作。

■ 选择间隔定时器、输入捕捉或 PWC 功能时

图 14.15-1 是 8/16 位多功能定时器运行期间，微控制器进入计时模式或停止模式，或收到暂停请求是，计数器的值的变化情况。

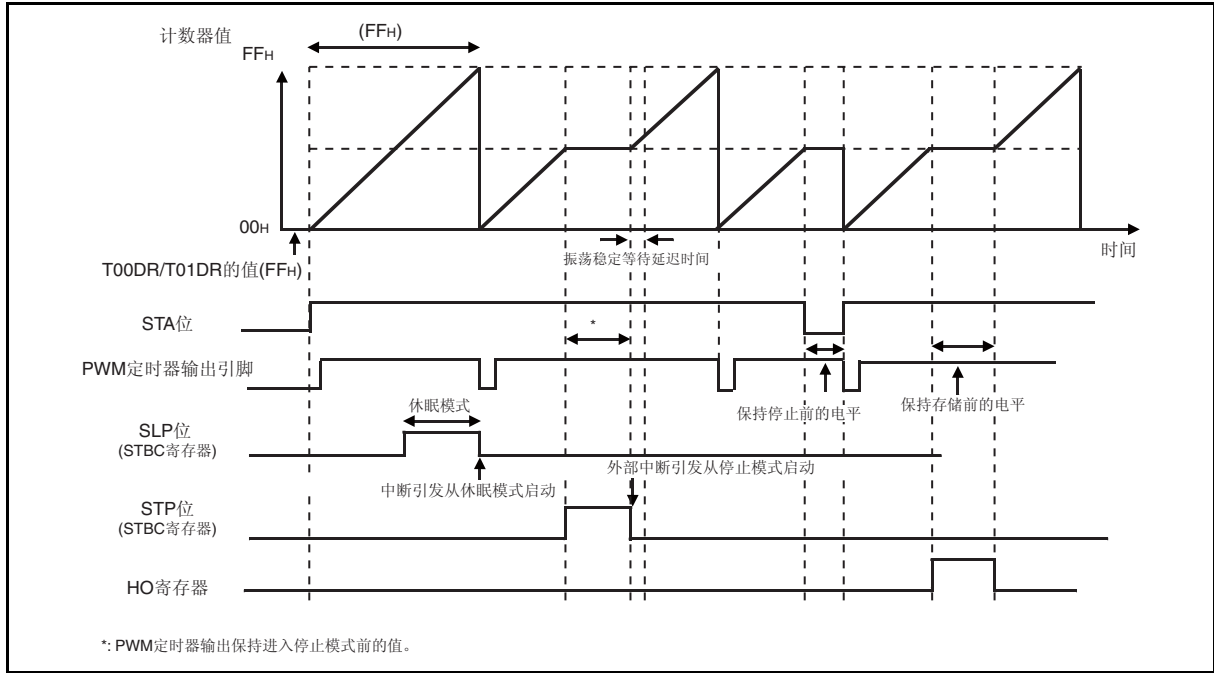
微控制器切换到停止模式或计时模式时，计数器停止运行但保留值。因中断退出停止模式或计时模式时，计数器从保留值开始恢复计数。因此，第一个间隔时间或初始外部时钟计数值并不正确。微控制器退出停止模式或计时模式后，务必初始化计数器的值。

图 14.15-1 待机模式或暂停时计数器的运行 (不用作 PWM 定时器)



MB9560H/570H/580H 系列

图 14.15-2 待机模式或暂停时计数器的运行 (用作 PWM 定时器)



14.16 8/16 位多功能定时器的使用注意事项

本节介绍 8/16 位多功能定时器的使用注意事项。

■ 8/16 位多功能定时器的使用注意事项

- 使用定时器工作模式选择位 (T00CR0/T01CR0/T10CR0/T11CR0:F3, F2, F1, F0) 切换定时器功能时, 首先停止定时器运行 (T00CR1/T01CR1/T10CR1/T11CR1:STA = 0), 然后清除中断标志 (T00CR1/T01CR1/T10CR1/T11CR1:IF,IR)、中断使能位 (T00CR1/T01CR1/T10CR1/T11CR1:IE, T00CR0/T01CR0/T10CR0/T11CR0:IFE) 和缓冲器满载标志 (T00CR1/T01CR1/T10CR1/T11CR1:BF)。
- 使用输入捕捉功能时, 当选择外部输入信号的双沿作为 8/16 位多功能定时器在 "H" 电平外部输入信号正在输入时捕捉计数器值 (T00CR0/T01CR0/T10CR0/T11CR0 的 F3, F2, F0 设定为 "1100_B" 或 "1111_B") 的时机, 第一个下降沿将被忽略, 计数器值不发送到数据寄存器 (T00DR/T01DR/T10DR/T11DR), 脉宽测定完成/沿检测标志 (T00CR0/T01CR0/T10CR0/T11CR0:IR) 也不置位。
 - 在计数器清零模式下, 计数器在第一个下降沿不被清零, 并且数据也不发送到数据寄存器。8/16 位多功能定时器在下一个上升沿启动输入捕捉操作。
 - 在计数器自由运行模式下, 数据在第一个下降沿不发送到数据寄存器。8/16 位多功能定时器在下一个上升沿启动输入捕捉操作。
- PWM 定时器功能 (可变周期模式) 的 8 位工作模式 (TMCR0/TMCR1:MOD=0) 下, 如果在计数器运行中修改 8/16 位多功能定时器 00/01 数据寄存器 ch.0 (T00DR/T01DR), 修改顺序为先 T01DR 后 T00DR。
此修改顺序的要求也适用于 8/16 位多功能定时器 10/11 数据寄存器 ch.1 (T10DR/T11DR)。

第 15 章

外部中断电路

本章介绍外部中断电路的功能和操作。

- 15.1 外部中断电路的概要
- 15.2 外部中断电路的构成
- 15.3 外部中断电路的通道
- 15.4 外部中断电路的引脚
- 15.5 外部中断电路的寄存器
- 15.6 外部中断电路的中断
- 15.7 外部中断电路的操作和设置方法示例
- 15.8 外部中断电路的使用注意事项
- 15.9 外部中断电路的设定示例

15.1 外部中断电路的概要

外部中断电路检测输入到外部中断引脚的信号沿、并对中断控制器发出中断请求。

■ 外部中断电路的功能

外部中断电路可用于检测输入至外部中断引脚的信号的任何边沿和产生发送至CPU的中断请求。该中断使微控制器从待机模式退出、回到正常工作状态。因此，信号输入到外部中断引脚，可改变工作模式。

MB95560H/570H/580H 系列

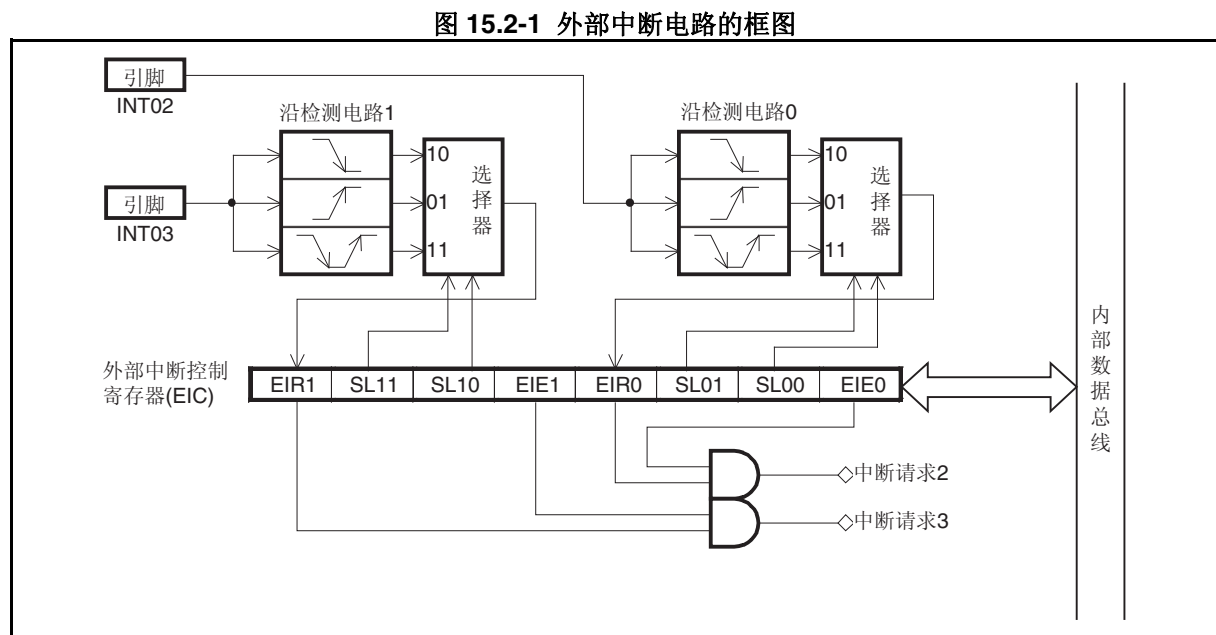
15.2 外部中断电路的构成

外部中断电路由以下部分构成：

- 边沿检测电路
- 外部中断控制寄存器

■ 外部中断电路的框图

图 15.2-1 是外部中断电路的框图。



● 沿检测电路

输入到外部中断的电路引脚 (INT) 的信号沿极性匹配中断控制寄存器 (EIC) 选择的沿极性时，对应的外部中断请求标志位 (EIR) 置 "1"。

● 外部中断控制寄存器 (EIC)

该寄存器用于选择边沿、允许或禁止中断请求、确认中断请求等。

15.3 外部中断电路的通道

本节介绍外部中断电路的通道。

■ 外部中断电路通道

MB95560H/580H 系列有三个外部中断电路单元。

表 15.3-1 和表 15.3-2 分别给出了外部中断电路的引脚和寄存器一览。

表 15.3-1 外部中断电路的引脚 (MB95560H/580H 系列)

单元	引脚名称	引脚功能
1	INT02	外部中断输入 ch.2
	INT03	外部中断输入 ch.3
2	INT04	外部中断输入 ch.4
	INT05	外部中断输入 ch.5
3	INT06	外部中断输入 ch.6
	INT07	外部中断输入 ch.7

表 15.3-2 外部中断电路的寄存器 (MB95560H/580H 系列)

单元	寄存器名称	对应寄存器 (本手册中的名称)
1	EIC10	EIC: 外部中断控制寄存器
2	EIC20	
3	EIC30	

MB95570H 系列有两个外部中断电路单元。

表 15.3-3 和表 15.3-4 分别给出了外部中断电路的引脚和寄存器一览。

表 15.3-3 外部中断电路的引脚 (MB95570H 系列)

单元	引脚名称	引脚功能
2	INT04	外部中断输入 ch.4
3	INT06	外部中断输入 ch.6

表 15.3-4 外部中断电路的寄存器 (MB95570H 系列)

单元	寄存器名称	对应寄存器 (本手册中的名称)
2	EIC20	EIC: 外部中断控制寄存器
3	EIC30	

以下各节只介绍单元 1 的外部中断电路。

其他单元与外部中断电路的单元 1 相同。

MB95560H/570H/580H 系列

15.4 外部中断电路的引脚

本节介绍与外部中断电路相关的引脚并给出了这些引脚的框图。

■ 外部中断电路相关引脚

MB95560H/580H 系列中，INT02 ~ INT07 是与外部中断电路有关的引脚。

● INT02 ~ INT07 引脚

这些引脚既是外部中断输入又是通用 I/O 口。

INT02 ~ INT07: 端口方向寄存器 (DDR) 将 INT02 ~ INT07 引脚中的对应引脚设置为输入口且外部中断控制寄存器 (EIC) 使能对应的外部中断输入时，该引脚可用作外部中断输入引脚 (INT02 ~ INT07)。

设置为输入口时，端口数据寄存器 (PDR) 可读取引脚的状态，但读 - 修改 - 写 (RMW) 指令读取的是 PDR 值。

MB95570H 系列中，INT04 和 INT06 是与外部中断电路有关的引脚。

● INT04 和 INT06 引脚

这些引脚既是外部中断输入又是通用 I/O 口。

INT04 和 INT06: 端口方向寄存器 (DDR) 将 INT04 和 INT06 引脚中的对应引脚设置为输入口且外部中断控制寄存器 (EIC) 使能对应的外部中断输入时，该引脚可用作外部中断输入引脚 (INT04 和 INT06)。

设置为输入口时，端口数据寄存器 (PDR) 可读取引脚的状态，但读 - 修改 - 写 (RMW) 类指令读取的是 PDR 值。

■ 外部中断电路相关引脚的框图

图 15.4-1 外部中断电路相关引脚 INT02,INT03,INT05 (P02/INT02/AN02/SCK, P03/INT03/AN03/SOT, P05/INT05/AN05/TO00) 框图

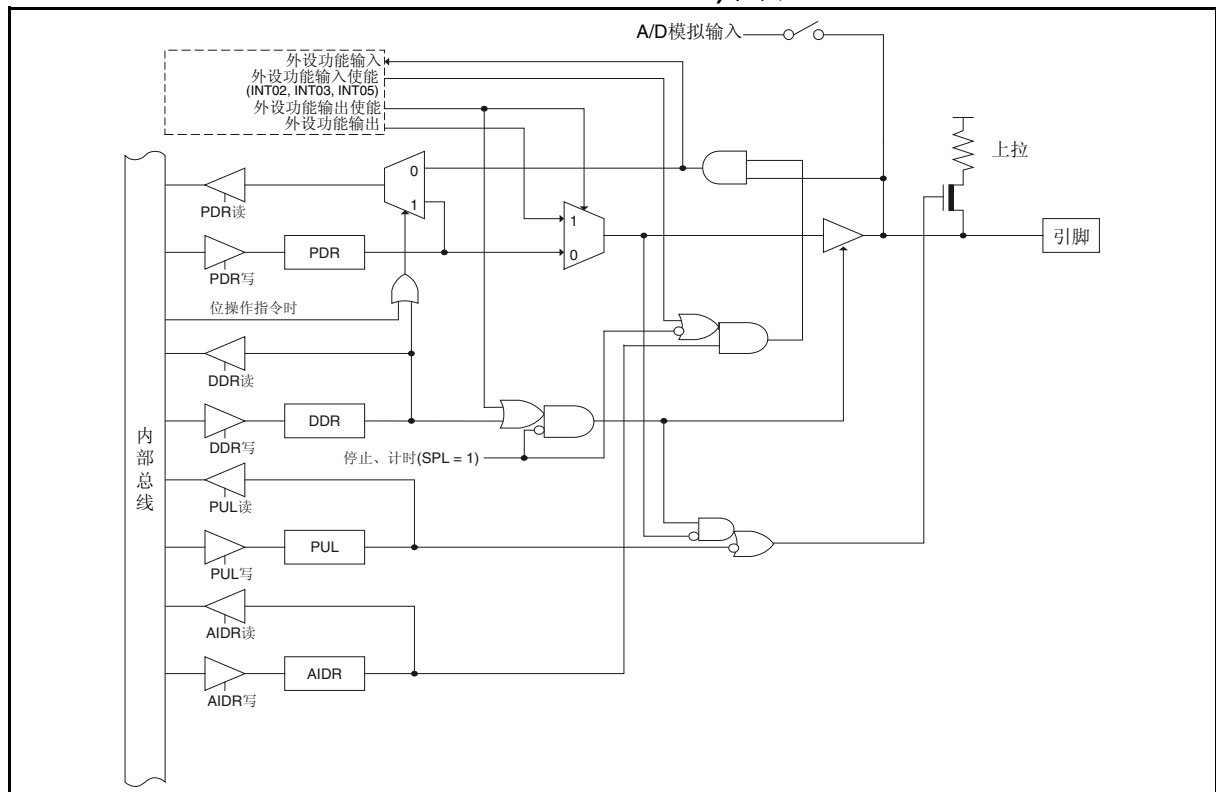


图 15.4-2 外部中断电路相关引脚 INT04 (P04/INT04/AN04/SIN/EC0) 框图

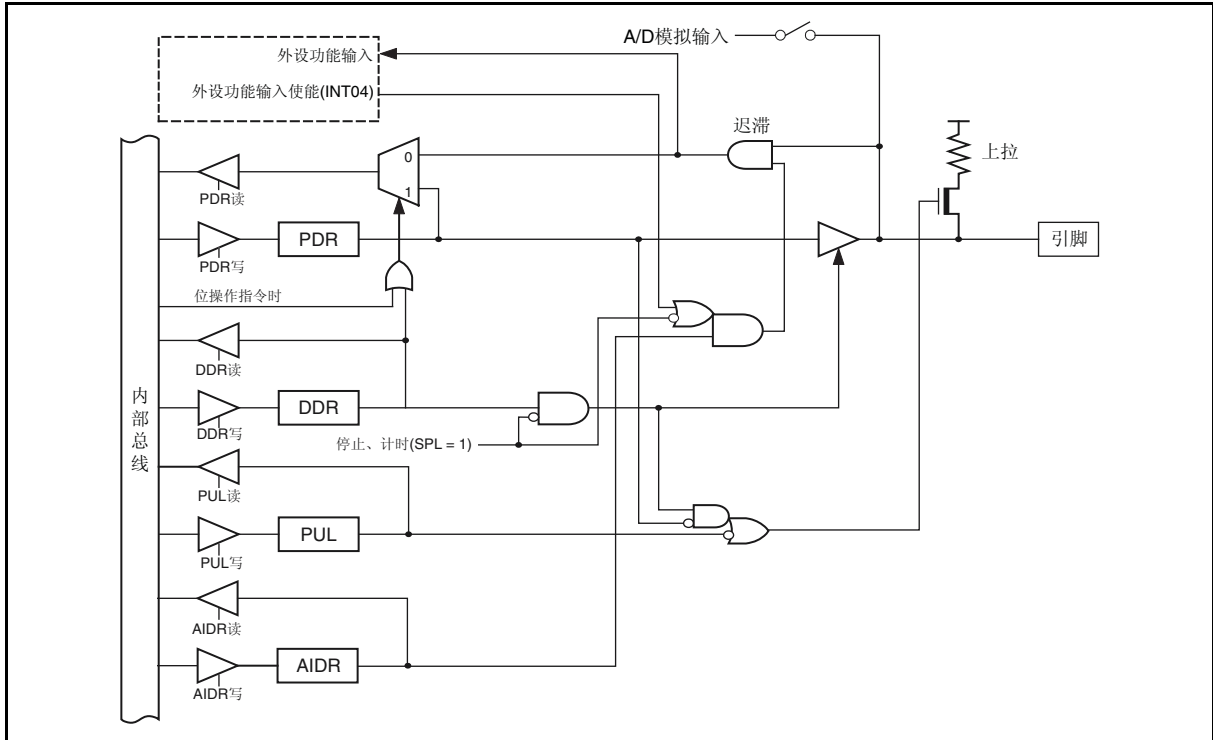


图 15.4-3 外部中断电路相关引脚 INT06 (P06/INT06/TO01) 框图

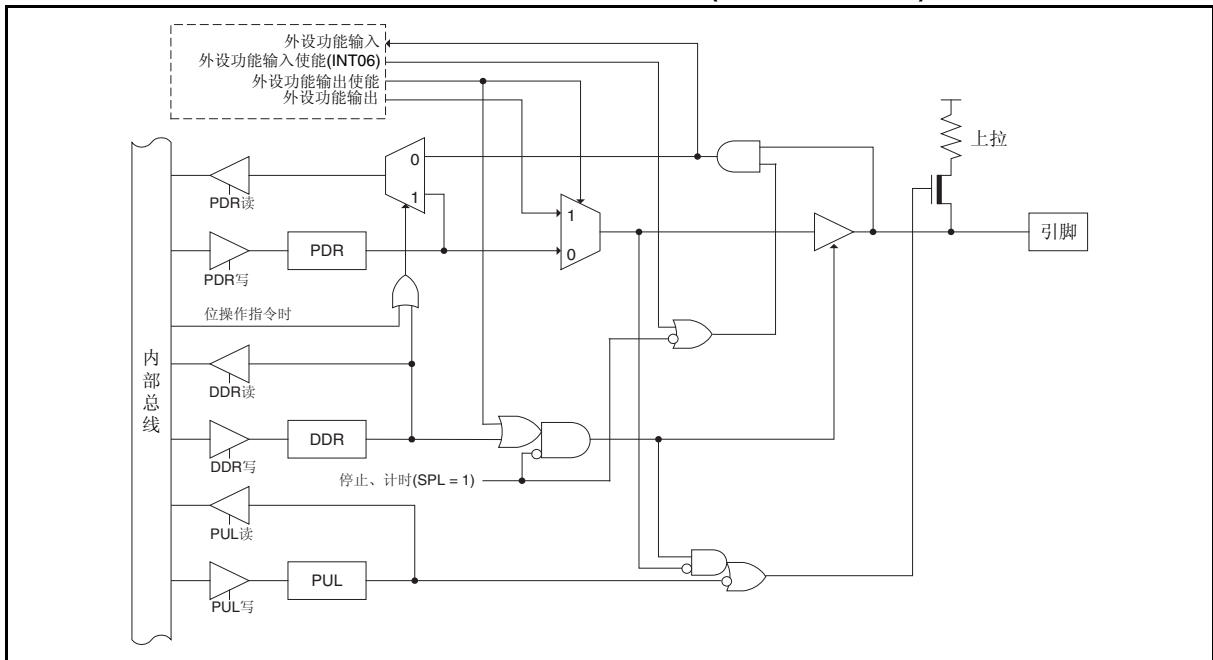
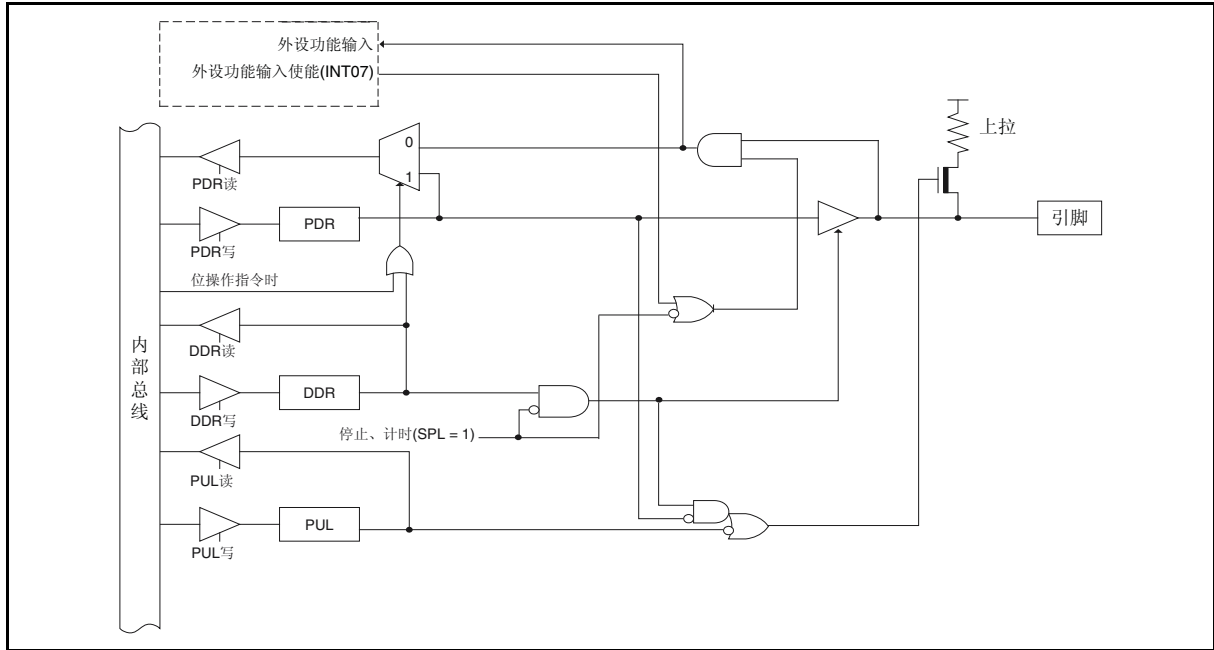


图 15.4-4 外部中断电路相关引脚 INT07 (P07/INT07) 框图



15.5 外部中断电路的寄存器

本节介绍外部中断电路的寄存器。

■ 外部中断电路的寄存器一览

图 15.5-1 给出了外部中断电路的寄存器。

图 15.5-1 外部中断电路的寄存器

外部中断控制寄存器 (EIC)										
	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
EIC10	0049 _H	EIR1	SL11	SL10	EIE1	EIR0	SL01	SL00	EIE0	00000000 _B
		R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	
EIC20	004A _H	EIR1	SL11	SL10	EIE1	EIR0	SL01	SL00	EIE0	00000000 _B
		R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	
EIC30	004B _H	EIR1	SL11	SL10	EIE1	EIR0	SL01	SL00	EIE0	00000000 _B
		R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	R/W	

R/W : 读 / 写 (读值和写值相同。)
R(RM1),W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)

15.5.1 外部中断控制寄存器 (EIC10)

外部中断控制寄存器 (EIC10) 用于选择外部中断输入的沿极性并控制中断。

■ 外部中断控制寄存器 (EIC10)

图 15.5-2 外部中断控制寄存器 (EIC10)

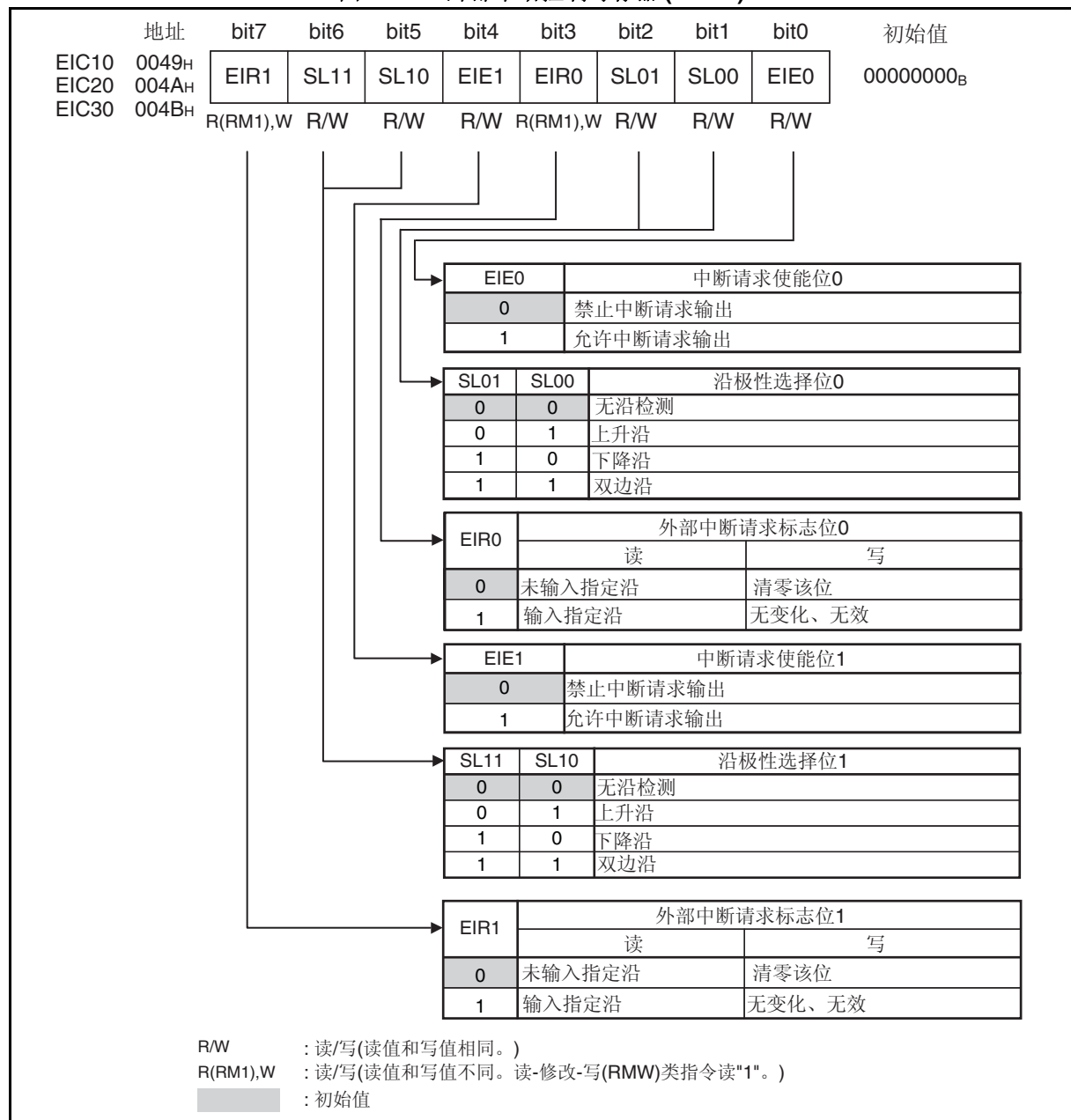


表 15.5-1 外部中断控制寄存器 (EIC10) 位功能

位名称		功能
bit7	EIR1: 外部中断请求标志位 1	沿极性选择位 (SL11, SL10) 所选边沿输入到外部中断引脚 INT03 时, 标志置 "1"。 <ul style="list-style-type: none"> 该位和中断请求使能位 1 (EIE1) 都置 "1" 时, 中断请求输出。 写 "0" 清零该位。写 "1" 无效。 用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终归 "1"。
bit6, bit5	SL11, SL10: 沿极性选择位 1	这两个位选择输入到外部中断引脚 INT03 的脉冲的沿极性。所选沿成为中断源。 <ul style="list-style-type: none"> 这两个位设置为 "00_B" 时, 不进行沿检测且不发出中断请求。 这两个位设置为 "01_B" 时, 检测出上升沿; 为 "10_B" 时, 检测出下降沿; 为 "11_B" 时, 检测出双沿。
bit4	EIE1: 中断请求使能位 1	该位用于允许或禁止中断请求输出到中断控制器。该位和外部中断请求标志位 1 (EIR1) 都置 "1" 时, 中断请求输出。 <ul style="list-style-type: none"> 使用外部中断引脚时, 对端口方向寄存器 (DDR) 的对应位写 "0", 使该引脚为输入。 与中断请求使能位的状态无关, 端口数据寄存器 (PFR) 可直接读取外部中断引脚的状态。
bit3	EIRO: 外部中断请求标志位 0	沿极性选择位 (SL01, SL00) 选择的边沿输入到外部中断引脚 INT02 时, 该标志置 "1"。 <ul style="list-style-type: none"> 该位和中断请求使能位 0 (EIE0) 都置 "1" 时, 中断请求输出。 写 "0" 清零该位。写 "1" 无效。 用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终归 "1"。
bit2, bit1	SL01, SL00: 沿极性选择位 0	这两个位选择输入到外部中断引脚 INT02 的脉冲的沿极性。所选沿成为中断源。 <ul style="list-style-type: none"> 这两个位设置为 "00_B" 时, 不进行沿检测且不发出中断请求。 这两个位设置为 "01_B" 时, 检测出上升沿; 为 "10_B" 时, 检测出下降沿; 为 "11_B" 时, 检测出双边沿。
bit0	EIE0: 中断请求使能位 0	该位用于允许或禁止中断请求输出到中断控制器。该位和外部中断请求标志位 0 (EIRO) 都置 "1" 时, 中断请求输出。 <ul style="list-style-type: none"> 使用外部中断引脚时, 对端口方向寄存器 (DDR) 的对应位写 "0", 使该引脚为输入。 与中断请求使能位的状态无关, 端口数据寄存器 (PFR) 可直接读取外部中断引脚的状态。

MB95560H/570H/580H 系列

15.6 外部中断电路的中断

外部中断电路的中断源包括输入到外部中断引脚的信号的指定沿检测。

■ 外部中断电路操作中的中断

检测到外部中断输入的指定沿时，对应的外部中断请求标志位 (EIC: EIR0, EIR1) 置 "1"。此时，如果允许对应外部中断请求标志位的中断请求使能位 (EIC: EIE0, EIE1=1)，中断请求发出到中断控制器。中断服务例程中，在对应中断请求的外部中断请求标志位写 "0" 以清除中断请求。

■ 外部中断电路中断相关的寄存器和向量表地址

表 15.6-1 MB95560H/580H 系列外部中断电路中断相关的寄存器和向量表地址

中断源	中断号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
外部中断 ch.4	IRQ00	ILR0	L00	FFFA _H	FFFB _H
外部中断 ch.5	IRQ01	ILR0	L01	FFF8 _H	FFF9 _H
外部中断 ch.2	IRQ02	ILR0	L02	FFF6 _H	FFF7 _H
外部中断 ch.6					
外部中断 ch.3	IRQ03	ILR0	L03	FFF4 _H	FFF5 _H
外部中断 ch.7					

表 15.6-2 MB95570H 系列外部中断电路中断相关的寄存器和向量表地址

中断源	中断号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
外部中断 ch.4	IRQ00	ILR0	L00	FFFA _H	FFFB _H
外部中断 ch.6	IRQ02	ILR0	L02	FFF6 _H	FFF7 _H

ch.: 通道

关于外设功能的中断请求号和向量表，参考 "附录 B 中断源一览表"。

15.7 外部中断电路的操作和设置方法示例

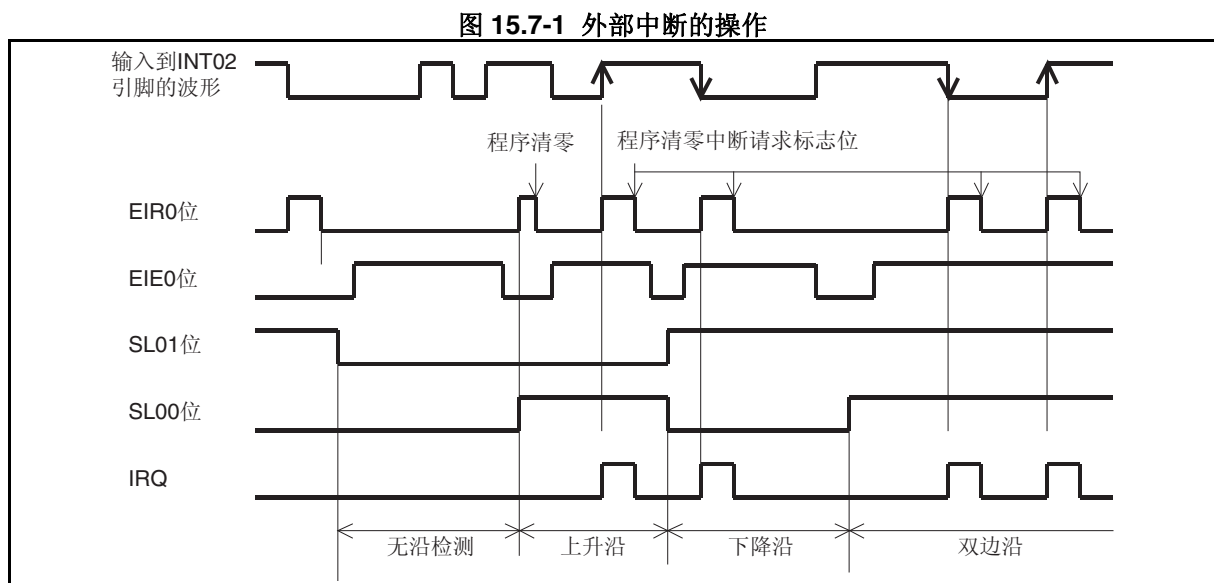
本节介绍外部中断电路的操作。

■ 外部中断电路的操作

外部中断引脚 (INT02, INT03) 之一输入的信号沿极性匹配外部中断控制寄存器 (EIC: SL01,SL00 或 EIC: SL11,SL10) 所选沿极性时, 相应外部中断请求标志位 (EIC: EIR0, EIR1) 置 "1" 且中断请求发生。不通过外部中断退出待机模式时, 应将中断使能位清 "0"。

设置沿极性选择位 (SL) 时, 须清 "0" 中断请求使能位 (EIE) 以防意外生成中断请求。改变沿极性后, 需清 "0" 中断请求标志位 (EIR)。

图 15.7-1 显示将 INT02 引脚设置为外部中断输入的操作。



■ 设置方法示例

以下是设置外部中断电路的方法示例。

● 初始设置

- 1) 设置中断级 (ILR0)
- 2) 选择沿极性 (EIC:SL01, SL00)
- 3) 允许中断请求 (EIC:EIE0 = 1)

● 中断处理

- 1) 清除中断请求标志 (EIC:EIR0 = 0)
- 2) 处理中断

注：

外部中断输入口和 I/O 口共用同一只引脚。因此, 将该引脚用作外部中断输入口时, 需将对应该引脚的端口方向寄存器 (DDR) 的位清 "0" (输入)。

MB95560H/570H/580H 系列

15.8 外部中断电路的使用注意事项

本节介绍使用外部中断电路时的注意事项。

■ 外部中断电路的使用注意事项

- 设置沿极性选择位 (SL) 前, 要清 "0" 中断请求使能位 (EIE) (禁止中断请求)。此外, 设置沿极性后, 还需清 "0" 外部中断请求标志位 (EIR)。
- 如果外部中断请求标志位是 "1" 且允许了中断请求使能位, 电路不能从中断服务例程退出。必须在中断服务例程中清零外部中断请求标志位。

15.9 外部中断电路的设定示例

本节介绍外部中断电路示例。

■ 设置方法示例

● 检测电平和设置方法

本产品有四个检测电平：无沿检测、上升沿、下降沿和双边沿。

通过设置检测电平位 (EIC: SL01, SL00 或 EIC: SL11, SL10) 决定检测电平。

工作模式	检测电平位 (SL01,SL00 或 SL11,SL10)
无沿检测	设置为 "00 _B "
检测上升沿	设置为 "01 _B "
检测下降沿	设置为 "10 _B "
检测双边沿	设置为 "11 _B "

● 如何使用外部中断引脚

清 "0" 对应的数据方向寄存器 (DDR0)。

功能	方向位 (P02 ~ P07)	设置
INT02 引脚用作外部中断	DDR0: P02	清 "0"
INT03 引脚用作外部中断	DDR0: P03	清 "0"
INT04 引脚用作外部中断	DDR0: P04	清 "0"
INT05 引脚用作外部中断	DDR0: P05	清 "0"
INT06 引脚用作外部中断	DDR0: P06	清 "0"
INT07 引脚用作外部中断	DDR0: P07	清 "0"

● 中断相关的寄存器

通过下表中的中断级设置寄存器设置中断级。

通道	中断级设置寄存器	中断向量
ch.2	中断级寄存器 (ILR0) 地址：00079 _H	#2 地址：0FFF6 _H
ch.3	中断级寄存器 (ILR0) 地址：00079 _H	#3 地址：0FFF4 _H
ch.4	中断级寄存器 (ILR0) 地址：00079 _H	#0 地址：0FFFA _H
ch.5	中断级寄存器 (ILR0) 地址：00079 _H	#1 地址：0FFF8 _H
ch.6	中断级寄存器 (ILR0) 地址：00079 _H	#2 地址：0FFF6 _H
ch.7	中断级寄存器 (ILR0) 地址：00079 _H	#3 地址：0FFF4 _H

● 允许 / 禁止 / 清除中断

中断请求使能位 (EIC00: EIE0 或 EIE1) 允许 / 禁止中断请求。

操作	中断使能位 (EIE0 或 EIE1)
禁止中断请求时	清 "0"
允许中断请求时	置 "1"

中断请求位 (EIC00: EIR0 或 EIR1) 清除中断请求。

操作	中断请求位 (EIR0 或 EIR1)
清除中断请求时	清 "0"

第 16 章

LIN-UART

本章介绍 LIN-UART 的功能和操作 (LIN-UART 仅安装在 MB95560H/580H 系列)。

- 16.1 LIN-UART 的概要
- 16.2 LIN-UART 的构成
- 16.3 LIN-UART 引脚
- 16.4 LIN-UART 的寄存器
- 16.5 LIN-UART 中断
- 16.6 LIN-UART 波特率
- 16.7 LIN-UART 的操作和设置方法
- 16.8 LIN-UART 的使用注意事项
- 16.9 LIN-UART 的设定示例

16.1 LIN-UART 的概要

LIN-UART 是与外部器件同步或异步 (启动 - 停止同步) 通信的通用串行数据通信接口。除了双向通信功能 (正常模式) 和主 / 从通信功能 (多处理器模式 : 既支持主控又支持从动操作), **LIN-UART** 还支持 LIN 总线使用的特殊功能。

■ LIN-UART 的功能

LIN-UART 是通用串行数据通信接口, 用来与其他 CPU 和外设器件交换串行数据。表 16.1-1 汇总了 LIN-UART 的功能。

表 16.1-1 LIN-UART 的功能

模块名称	功能描述
数据缓冲器	全双工双缓冲器
串行输入	LIN-UART 过采样接收数据五次, 以多数决定接收值 (仅异步模式)。
传输模式	<ul style="list-style-type: none"> • 时钟同步 (选择启 / 停同步、或启 / 停位) • 时钟异步 (可使用启 / 停位)
波特率	<ul style="list-style-type: none"> • 提供专用波特率生成器 (由 15 位重载计数器构成) • 可输入外部时钟。重载计数器还可用于调整外部时钟。
数据长	<ul style="list-style-type: none"> • 7 位 (同步或 LIN 模式以外) • 8 位
信号类型	NRZ (非归零)
启动位定时	异步模式下, 与启动位下降沿同步。
接收错误检测	<ul style="list-style-type: none"> • 帧错误 • 超时错误 • 奇偶校验错误 (工作模式 1 不支持)
中断请求	<ul style="list-style-type: none"> • 接收中断 (完成接收、检测出接收错误、检测出 LIN synch break) • 发送中断 (发送数据放空) • 对 T110 发出的中断请求 (检测出 LIN synch field: LSYN)
主 / 从模式通信功能 (多处理器模式)	可 1 (主控) 对 n (从动) 通信 (既支持主控系统又支持从动系统)
同步模式	串行时钟的发送端 / 接收端选择功能
引脚访问	可直接读取串行 I/O 引脚状态。
LIN 总线选项	<ul style="list-style-type: none"> • 主控器件运行 • 从动器件运行 • 检测 LIN synch break • 生成 LIN synch break • 检测连接到 8/16 位多功能定时器的 LIN synch field 的启 / 停沿
同步串行时钟	使用启 / 停位可连续输出到 SCK 引脚进行同步通信。
时钟延迟选项	延迟时钟的特殊同步时钟模式 (用于串行外设接口 (SPI))

MB95560H/570H/580H 系列

LIN-UART 具有四种工作模式。工作模式通过 LIN-UART 串行模式寄存器 (SMR) 的 MD0 位和 MD1 位来选择。工作模式 0 和工作模式 2 用于双向串行通信；工作模式 1 用于主 / 从通信；工作模式 3 用于 LIN 主 / 从通信。

表 16.1-2 LIN-UART 工作模式

工作模式	数据长		步调	停止位长	数据位格式
	无奇偶校验	有奇偶校验			
0	正常模式	7 位或 8 位		1 位或 2 位	LSB 优先 MSB 优先
1	多处理器模式	7 位或 8 位 +1*	-		
2	正常模式	8 位		无、1 位、2 位	
3	LIN 模式	8 位	-	1 位	LSB 优先

- : 不可设置

* : "+1" 是多处理器模式下用于通信控制的地址 / 数据选择位 (AD)。

LIN-UART 串行模式寄存器 (SMR) 的 MD0 和 MD1 位用于选择以下 LIN-UART 工作模式。

表 16.1-3 LIN-UART 工作模式

MD1	MD0	工作模式	类型
0	0	0	异步 (正常模式)
0	1	1	异步 (多处理器模式)
1	0	2	同步 (正常模式)
1	1	3	异步 (LIN 模式)

- 工作模式 1 支持多处理器模式下的主控操作和从动操作。
- 工作模式 3 的通信格式固定为 8 位数据、无奇偶校验、1 位停止位和 LSB 优先。

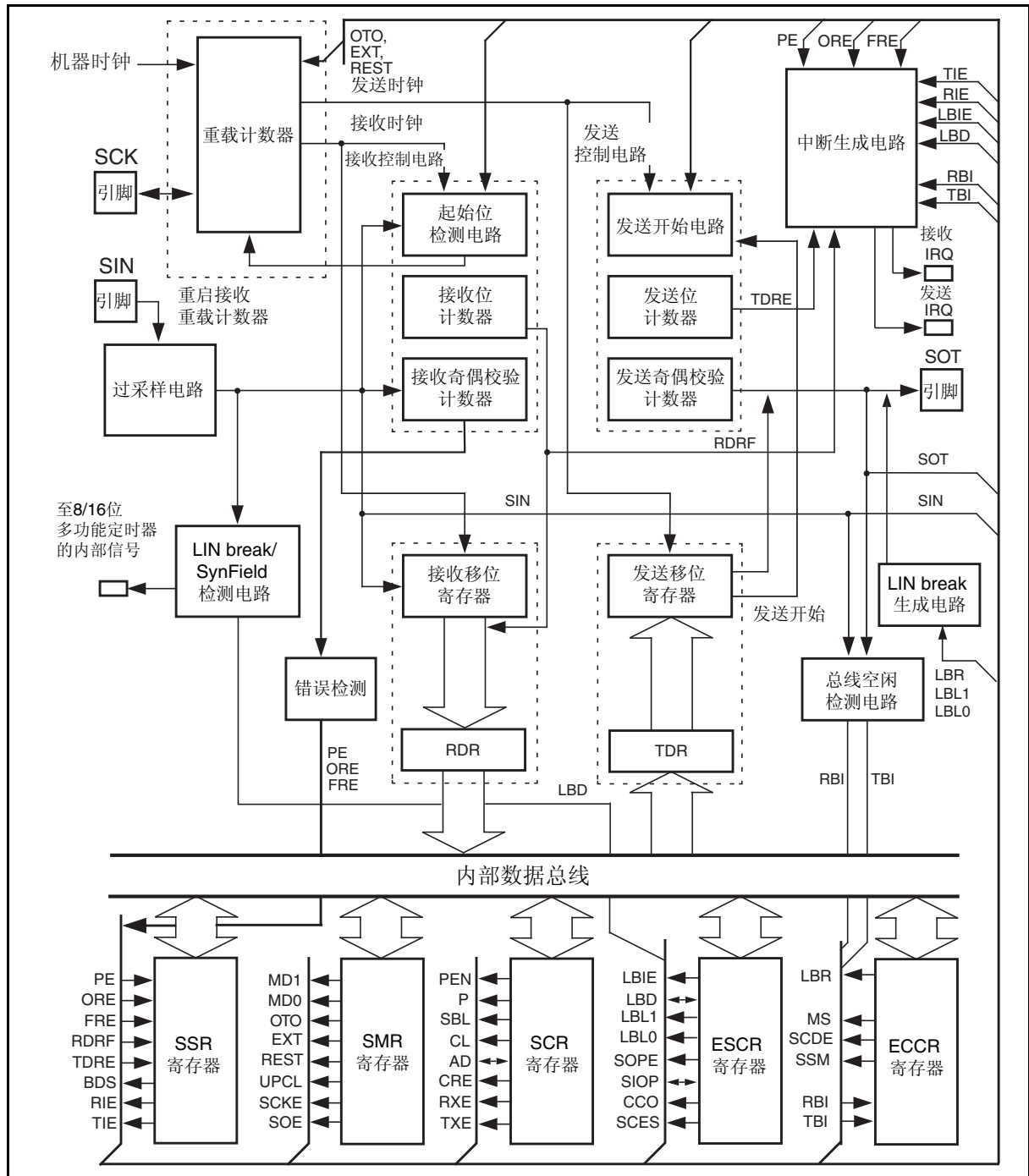
16.2 LIN-UART 的构成

LIN-UART 由以下部分构成：

- 重载计数器
 - 接收控制电路
 - 接收移位寄存器
 - **LIN-UART 接收数据寄存器 (RDR)**
 - 发送控制电路
 - 发送移位寄存器
 - **LIN-UART 发送数据寄存器 (TDR)**
 - 错误检测电路
 - 过采样电路
 - 中断生成电路
 - **LIN synch break/synch field 检测电路**
 - 总线空闲检测电路
 - **LIN-UART 串行控制寄存器 (SCR)**
 - **LIN-UART 串行模式寄存器 (SMR)**
 - **LIN-UART 串行状态寄存器 (SSR)**
 - **LIN-UART 扩展状态控制寄存器 (ESCR)**
 - **LIN-UART 扩展通信控制寄存器 (ECCR)**
-

■ LIN-UART 的框图

图 16.2-1 LIN-UART 的框图



● 重载计数器

该重载计数器是 15 位重载计数器，用作专用波特率生成器，由重载值专用的 15 位寄存器构成，从外部或内部时钟生成发送 / 接收时钟。从波特率生成器 1, 0 (BGR1 和 BGR0) 可读取发送重载计数器的计数值。

● 接收控制电路

该接收控制电路由接收位计数器、启动位检测电路和接收奇偶校验计数器构成。接收位计数器计数接收数据位并根据指定数据长完成一个数据接收时，在 LIN-UART 接收数据寄存器设置标志。此时，如果允许接收中断，接收中断请求发生。启动位检测电路检测串行输入信号中的启动位。检测出启动位时，该电路与启动位下降沿同步发送信号到重载计数器。接收奇偶校验计数器计算接收数据的奇偶校验。

● 接收移位寄存器

该电路在位移接收数据时捕捉自 SIN 引脚的接收数据。接收移位寄存器将接收到的数据传输到 RDR 寄存器。

● LIN-UART 接收数据寄存器 (RDR)

该寄存器保存接收的数据。串行输入数据被转换并保存在 LIN-UART 接收数据寄存器。

● 发送控制电路

该电路由发送位计数器、发送开始电路和发送奇偶校验计数器构成。发送位计数器计数发送数据位并根据指定数据长完成一个数据发送后在发送数据寄存器内设置标志。此时，如果允许发生中断，发送中断发生。发送开始电路在数据写入 TDR 时启动发送。如果数据已经过奇偶校验，发送奇偶校验计数器生成发送数据的奇偶校验位。

● 发送移位寄存器

写入 LIN-UART 发送数据寄存器 (TDR) 的数据传输到发送移位寄存器并在位移时输出到 SOT 引脚。

● LIN-UART 发送数据寄存器 (TDR)

该寄存器设置发送数据。写数据被转换为串行数据并输出。

● 错误检测电路

该电路在接收结束后检测是否有错误。如有错误发生，设置对应的错误标志。

● 过采样电路

异步模式下，LIN-UART 通过五次过采样接收数据，以采样值的多数判定接收值。LIN-UART 在同步模式下停止操作。

● 中断生成电路

该电路控制所有中断源。对应的中断使能位置位后，中断立即发生。

● LIN synch break/Synch Field 检测电路

LIN 主控节点发送报文头时，该电路检测 LIN synch break。检测出 LIN synch break 时，LBD 标志置位。为了检测 LIN Synch Field 的第一和第五下降沿、并测定主控节点发送的实际串行时钟同步，内部信号输出到 8/16 位多功能定时器。

MB95560H/570H/580H 系列

● LIN synch break 生成电路

该电路生成指定长度的 LIN synch break。

● 总线空闲检测电路

该电路检测未在进行发送 / 接收，并生成 TBI 和 RBI 标志位。

● LIN-UART 串行控制寄存器 (SCR)

该寄存器具有以下功能：

- 设置奇偶校验位的使用
- 选择奇偶校验位
- 设置停止位长
- 设置数据长
- 选择工作模式 1 下的帧数据格式
- 清除错误标志
- 允许 / 禁止发送
- 允许 / 禁止接收

● LIN-UART 串行模式寄存器 (SMR)

该寄存器具有以下功能：

- 选择 LIN-UART 工作模式
- 选择时钟输入源
- 选择外部时钟的一对一连接或重载计数器连接
- 复位专用重载定时器
- LIN-UART 软件复位 (保持寄存器的设置)
- 允许 / 禁止输出到串行数据引脚
- 允许 / 禁止输出到时钟引脚

● LIN-UART 串行状态寄存器 (SSR)

该寄存器具有以下功能：

- 确认发送 / 接收或错误状态
- 选择传输方向 (LSB 优先或 MSB 优先)
- 允许 / 禁止接收中断
- 允许 / 禁止发送中断

● 扩展状态控制寄存器 (ESCR)

该寄存器具有以下功能：

- 允许 / 禁止 LIN synch break 中断
- 检测 LIN synch break
- 选择 LIN synch break 长
- 直接访问 SIN 引脚和 SOT 引脚
- 设置 LIN-UART 同步时钟模式下的连续时钟输出
- 选择采样时钟沿

● LIN-UART 扩展通信控制寄存器 (ECCR)

该寄存器具有以下功能：

- 总线空闲检测
- 同步时钟设置
- 生成 LIN synch break

■ 输入时钟

LIN-UART 使用机器时钟或自 SCK 引脚的输入信号作为输入时钟。

输入时钟用作 LIN-UART 的收 / 发时钟源。

MB95560H/570H/580H 系列

16.3 LIN-UART 引脚

本节介绍 LIN-UART 的引脚。

■ LIN-UART 的引脚

LIN-UART 引脚也可用作通用端口。表 16.3-1 列出了 LIN-UART 的引脚功能和使用时的设置。

表 16.3-1 LIN-UART 引脚

引脚名称	引脚功能	使用引脚时所需设置
SIN	串行数据输入	设置为输入口 (DDR: 对应位 = 0)
SOT	串行数据输出	设置为输出使能 (SMR: SOE = 1)
SCK	串行时钟输入 / 输出	用作时钟输入时, 设置为输入口 (DDR: 对应位 = 0)
		用作时钟输出引脚时, 设置为输出使能 (SMR: SCKE = 1)

■ LIN-UART 的引脚框图

图 16.3-1 LIN-UART 相关引脚 SCK, SOT (P02/INT02/AN02/SCK, P03/INT03/AN03/SOT) 框图

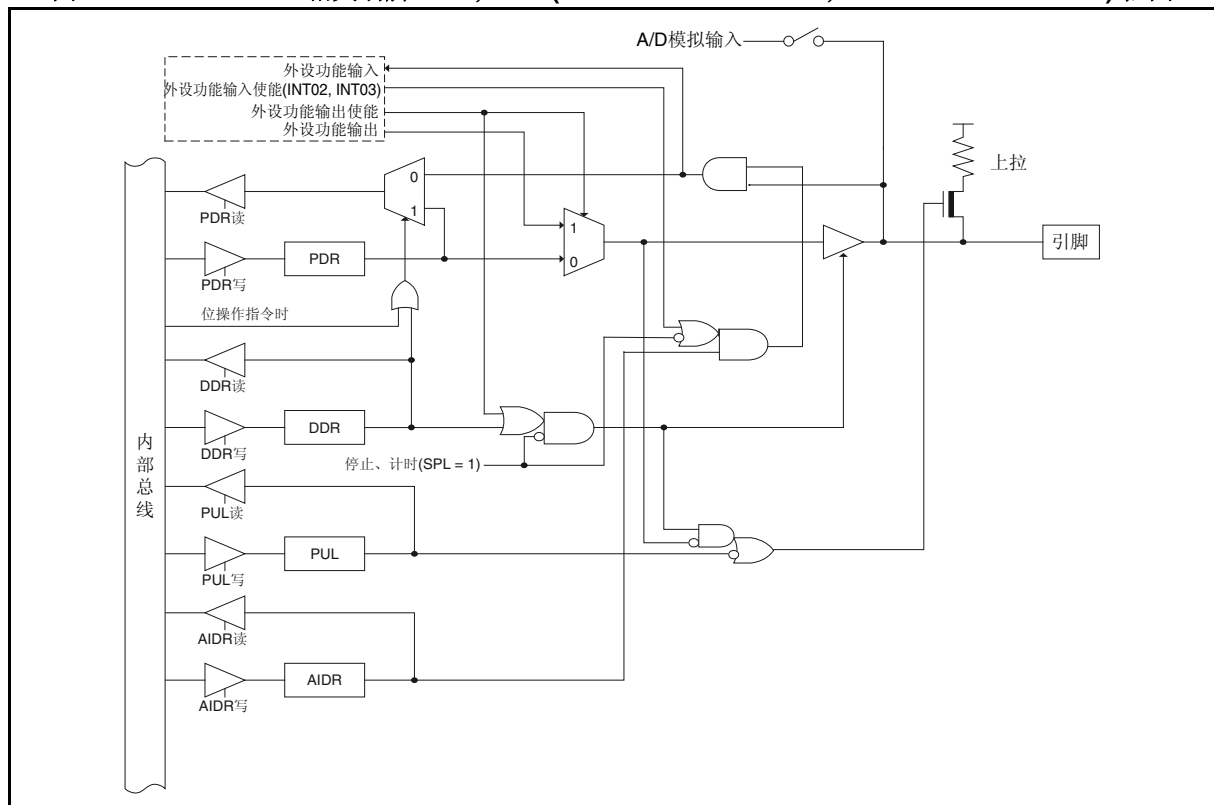
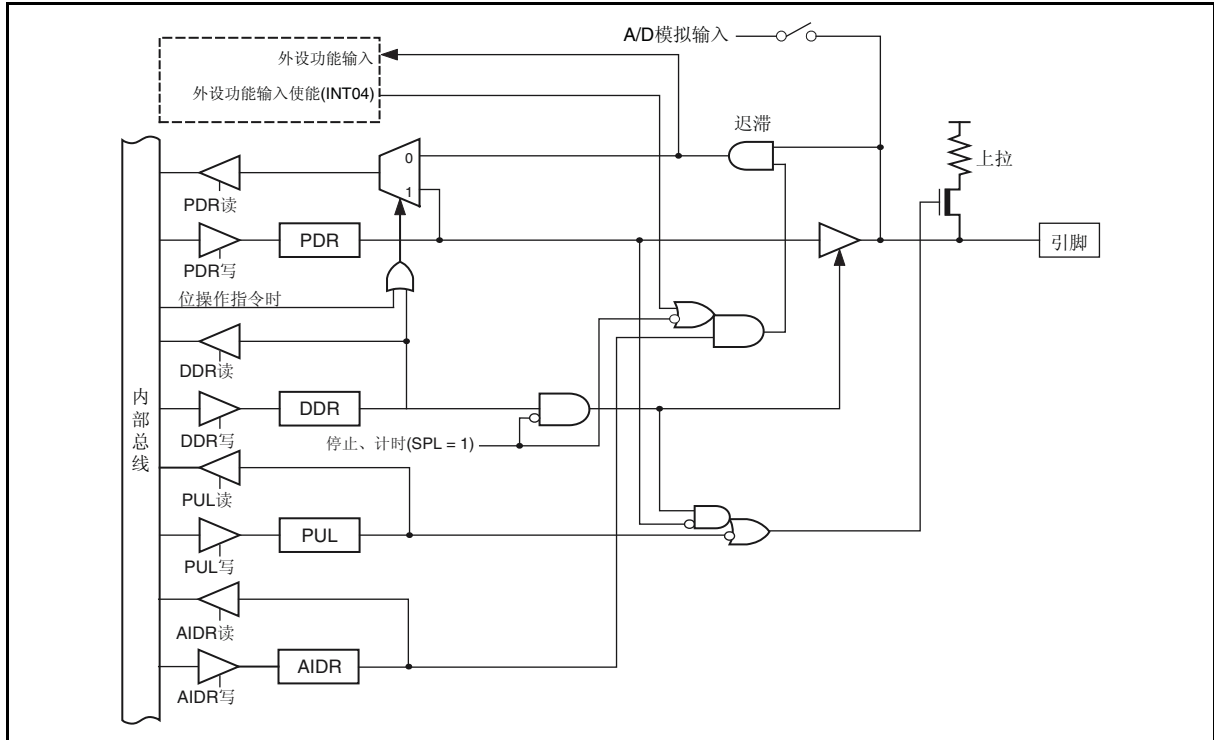


图 16.3-2 LIN-UART 相关引脚 SIN (P04/INT04/AN04/SIN/EC0) 框图



16.4 LIN-UART 的寄存器

本节介绍 LIN-UART 的寄存器。

■ LIN-UART 的寄存器一览

图 16.4-1 LIN-UART 的寄存器一览

LIN-UART 串行控制寄存器 (SCR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0050 _H	PEN	P	SBL	CL	AD	CRE	RXE	TXE	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R0,W	R/W	R/W	
LIN-UART 串行模式寄存器 (SMR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0051 _H	MD1	MD0	OTO	EXT	REST	UPCL	SCKE	SOE	00000000 _B
	R/W	R/W	R/W	R/W	R0,W	R0,W	R/W	R/W	
LIN-UART 串行状态寄存器 (SSR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0052 _H	PE	ORE	FRE	RDRF	TDRE	BDS	RIE	TIE	00001000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/W	R/W	R/W	
LIN-UART 接收数据寄存器 / 发送数据寄存器 (RDR/TDR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0053 _H	D7	D6	D5	D4	D3	D2	D1	D0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
LIN-UART 扩展状态控制寄存器 (ESCR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0054 _H	LBIE	LBD	LBL1	LBL0	SOPE	SIOP	CCO	SCES	00000100 _B
	R/W	R(RM1),W	R/W	R/W	R/W	R(RM1),W	R/W	R/W	
LIN-UART 扩展通信控制寄存器 (ECCR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0055 _H	保留	LBR	MS	SCDE	SSM	保留	RBI	TBI	000000XX _B
	RX,W0	R0,W	R/W	R/W	R/W	RX,W0	R/WX	R/WX	
LIN-UART 波特率发生器寄存器 1 (BGR1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FB _C _H	-	BGR14	BGR13	BGR12	BGR11	BGR10	BGR9	BGR8	00000000 _B
	R0,WX	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
LIN-UART 波特率发生器寄存器 0 (BGR0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FB _D _H	BGR7	BGR6	BGR5	BGR4	BGR3	BGR2	BGR1	BGR0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W : 读 / 写 (读值和写值相同。) R(RM1),W : 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。) R/WX : 只读 (可读。写值无效。) R0,W : 只写 (可写。读值为 "0"。) R0,WX : 读值始终为 "0"。写值无效。 RX,W0 : 读值不定; 写值为 "0"。 - : 未定义位									

16.4.1 LIN-UART 串行控制寄存器 (SCR)

LIN-UART 串行控制寄存器 (SCR) 用于设置奇偶校验、选择停止位长和数据长、选择工作模式 1 下的帧数据格式、清除接收错误标志、允许 / 禁止发送 / 接收。

■ LIN-UART 串行控制寄存器 (SCR)

图 16.4-2 LIN-UART 串行控制寄存器 (SCR)

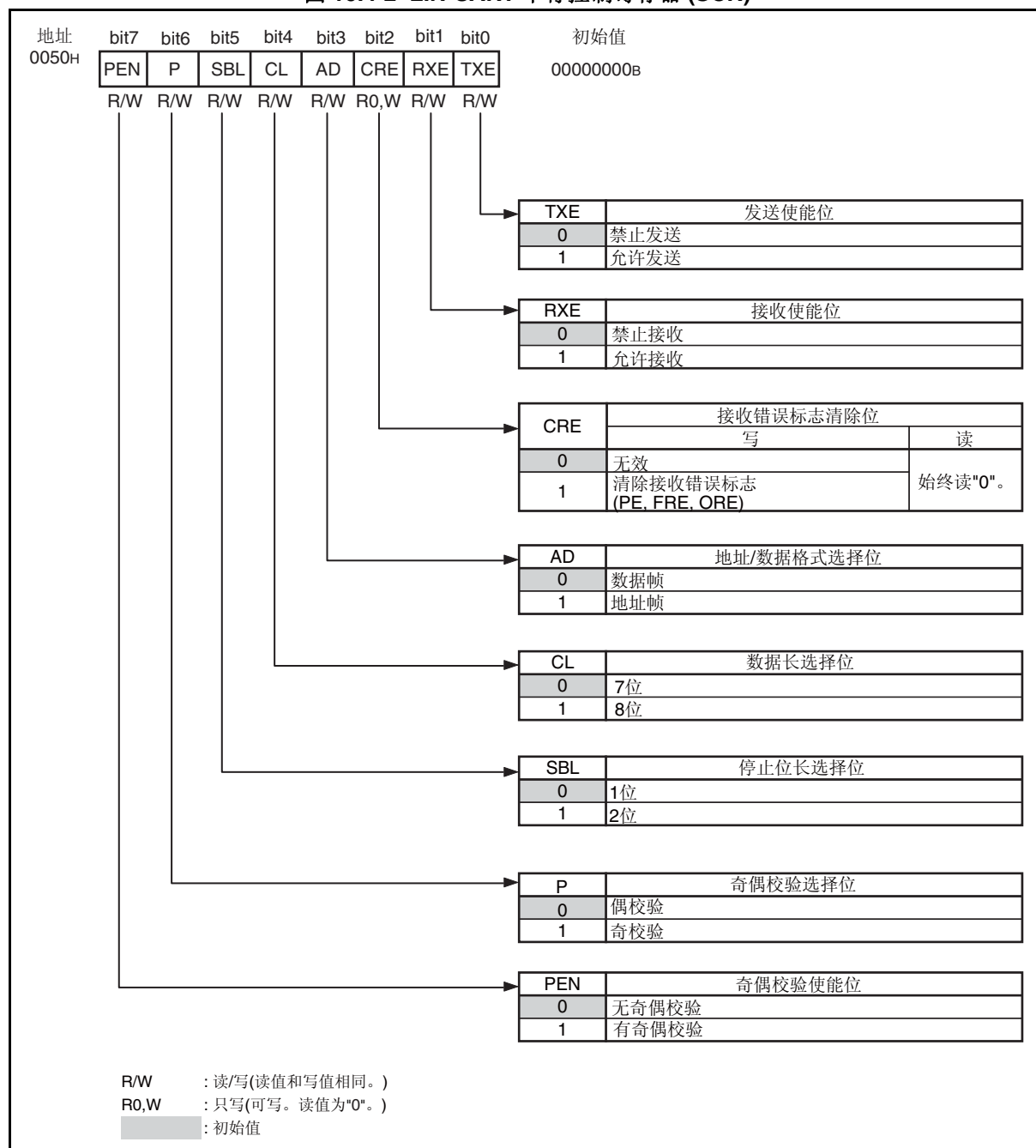


表 16.4-1 LIN-UART 串行控制寄存器 (SCR) 的位功能

位名称		功能描述
bit7	PEN: 奇偶校验使能位	该位指定是否增加 (发送时) 奇偶校验位、是否检测 (接收时) 奇偶校验位。 注: 在工作模式 0 或在同步数据格式上增加启 / 停位 (ECCR:SSM = 1) 的工作模式 2 时, 增加奇偶校验位。 工作模式 3(LIN) 时, 该位固定在 "0"。
bit6	P: 奇偶校验选择位	使能奇偶校验位 (SCR:PEN = 1) 时, 该位置 "1" 选择奇校验; 清 "0" 选择偶校验。
bit5	SBL: 停止位长选择位	工作模式 0、1(异步)、或在同步数据格式上增加启 / 停位 (ECCR:SSM = 1) 的工作模式 2 (同步) 时, 该位设置停止位 (发送数据中的帧结束标记) 的位长。 工作模式 3(LIN) 时, 该位固定在 "0"。
bit4	CL: 数据长选择位	该位指定发送和接收数据长。工作模式 2 和工作模式 3 时, 该位固定在 "1"。
bit3	AD: 地址 / 数据格式选择位	该位指定多处理器模式 (工作模式 1) 下发送和接收帧的数据格式。主控模式时写入该位; 从动模式时读取该位。主控模式下的操作如下: 写 "0": 数据帧用作数据格式。 写 "1": 地址数据帧用作数据格式。 读值是最后接收数据格式的值。 注: 关于该位的使用, 参考 "16.8 LIN-UART 的使用注意事项"。
bit2	CRE: 接收错误标志清除位	该位清除串行状态寄存器 (SSR) 的 FRE、ORE 和 PE 标志。 写 "0": 无效 写 "1": 清除错误标志。 该位始终读 "0"。
bit1	RXE: 接收使能位	该位允许或禁止接收 LIN-UART。 写 "0": 禁止数据帧的接收。 写 "1": 允许数据帧的接收。 该位的设定不影响工作模式 3 时的 LIN synch break 检测。 注: 若在接收期间禁止数据帧接收 (RXE = 0), 则接收立即停止。在这种情况下, 不能保证接收数据的完整。
bit0	TXE: 发送使能位	该位允许或禁止发送 LIN-UART。 写 "0": 禁止数据帧的发送。 写 "1": 允许数据帧的发送。 注: 若在发送期间禁止数据帧发送 (TXE = 0), 则发送立即停止。在这种情况下, 不能保证发送数据的完整。

16.4.2 LIN-UART 串行模式寄存器 (SMR)

LIN-UART 串行模式寄存器 (SMR) 用于选择工作模式、指定波特率时钟、允许 / 禁止输出到串行数据引脚和时钟引脚。

■ LIN-UART 串行模式寄存器 (SMR)

图 16.4-3 LIN-UART 串行模式寄存器 (SMR)

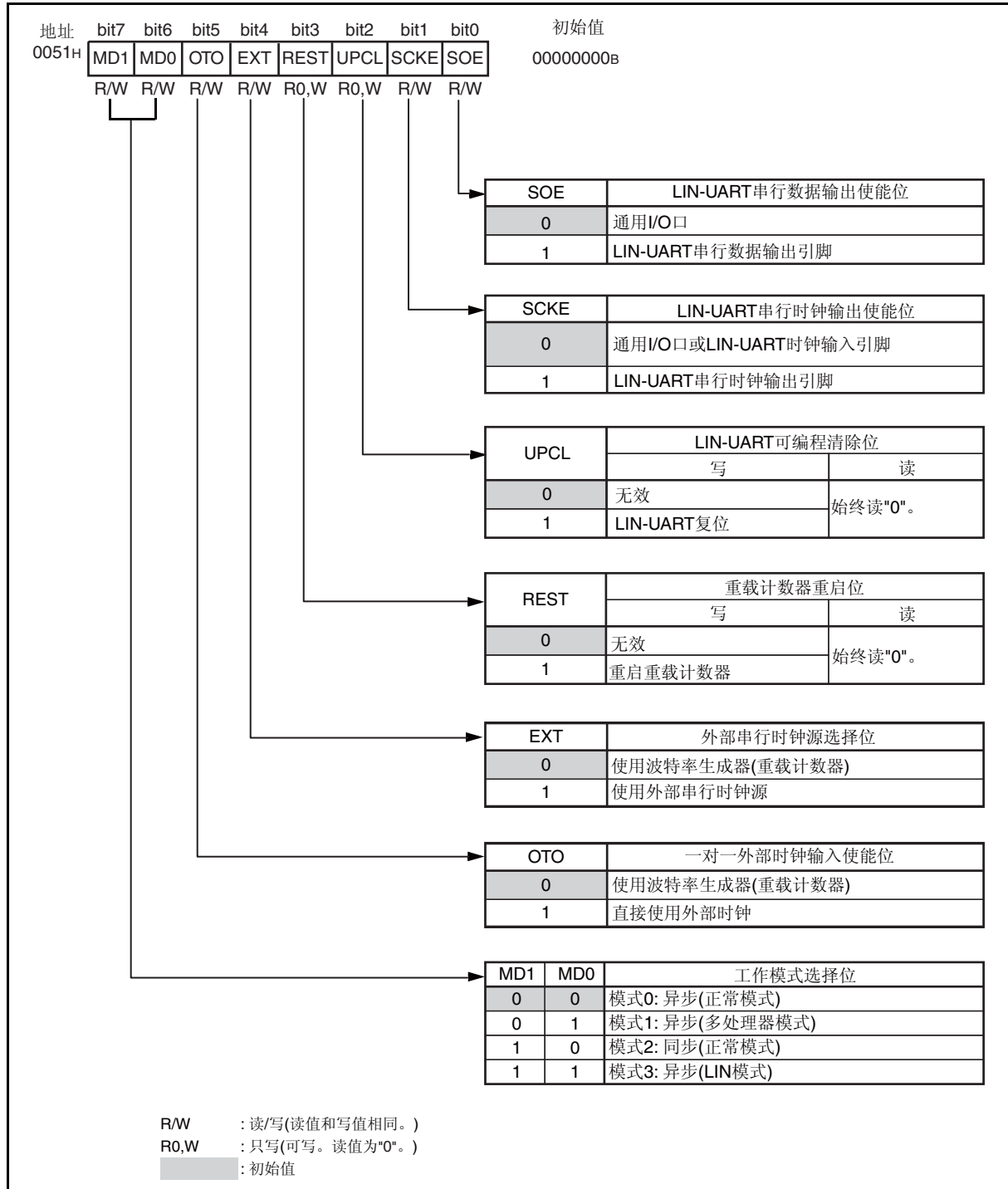


表 16.4-2 LIN-UART 串行模式寄存器 (SMR) 位功能

位名称		功能描述			
bit7, bit6	MD1, MD0: 工作模式选择位	设置工作模式。 注：如果在通信中改变模式，LIN-UART 暂停收 / 发，等待下一通信开始。			
		MD1	MD0	模式	类型
		0	0	0	异步 (正常模式)
		0	1	1	异步 (多处理器模式)
		1	0	2	同步 (正常模式)
1	1	3	异步 (LIN 模式)		
bit5	OTO: 一对一外部时钟输入使能位	写 "1" : 允许外部时钟直接用作 LIN-UART 串行时钟。 工作模式 2(同步) 下选择串行时钟接收端 (ECCR:MS = 1) 时使用。 EXT = 0 时, OTO 位固定在 "0"。			
bit4	EXT: 外部串行时钟源选择位	该位选择时钟输入。 写 "0" : 选择内部波特率生成器的时钟 (重载计数器)。 写 "1" : 选择外部串行时钟源。			
bit3	REST: 重载计数器重启位	该位重启重载计数器。 写 "0" : 无效。 写 "1" : 重启重载计数器。 该位始终读 "0"。			
bit2	UPCL: LIN-UART 可编程清除位 (LIN-UART 软件复位)	该位复位 LIN-UART。 写 "0" : 无效。 写 "1" : 立即复位 LIN-UART (LIN-UART 软件复位), 但寄存器的设置维持原样。此时, 发送和接收暂停。清除全部的收 / 发中断源 (TDRE, RDRF, LBD, PE, ORE, FRE)。 禁止中断和发送后, 复位 LIN-UART。 另外, 接收数据寄存器清零 (RDR = 00H), 重载计数器重启。 该位始终读 "0"。			
bit1	SCKE: LIN-UART 串行时钟输出使能位	该位控制串行时钟 I/O 口。 写 "0" : SCK 引脚用作通用 I/O 口或串行时钟输入引脚。 写 "1" : SCK 引脚用作串行时钟输出引脚, 并在工作模式 2 时 (同步) 输出时钟。 注: SCK 引脚用作串行时钟输入 (SCKE = 0) 时, 将通用 I/O 口的对应 DDR 位设置为输入口。此外, 使用时钟选择位选择外部时钟 (EXT = 1)。 SCK 引脚设置为串行时钟输出 (SCKE = 1) 时, 与和 SOT 使用相同引脚的通用 I/O 口的状态无关, SCK 引脚用作串行时钟输出 (SCK) 引脚。			
bit0	SOE: LIN-UART 串行数据输出使能位	该位允许或禁止串行数据输出。 写 "0" : SOT 引脚用作通用 I/O 口。 写 "1" : SOT 引脚用作串行数据输出引脚 (SOT)。 SOT 引脚设置为串行数据输出 (SOE = 1) 时, 与和 SOT 使用相同引脚的通用 I/O 口的状态无关, SOT 引脚用作串行数据输出 (SOT) 引脚。			

16.4.3 LIN-UART 串行状态寄存器 (SSR)

LIN-UART 串行状态寄存器 (SSR) 用于确认接收、发送和出错的状态，并允许或禁止中断。

■ LIN-UART 串行状态寄存器 (SSR)

图 16.4-4 LIN-UART 串行状态寄存器 (SSR)

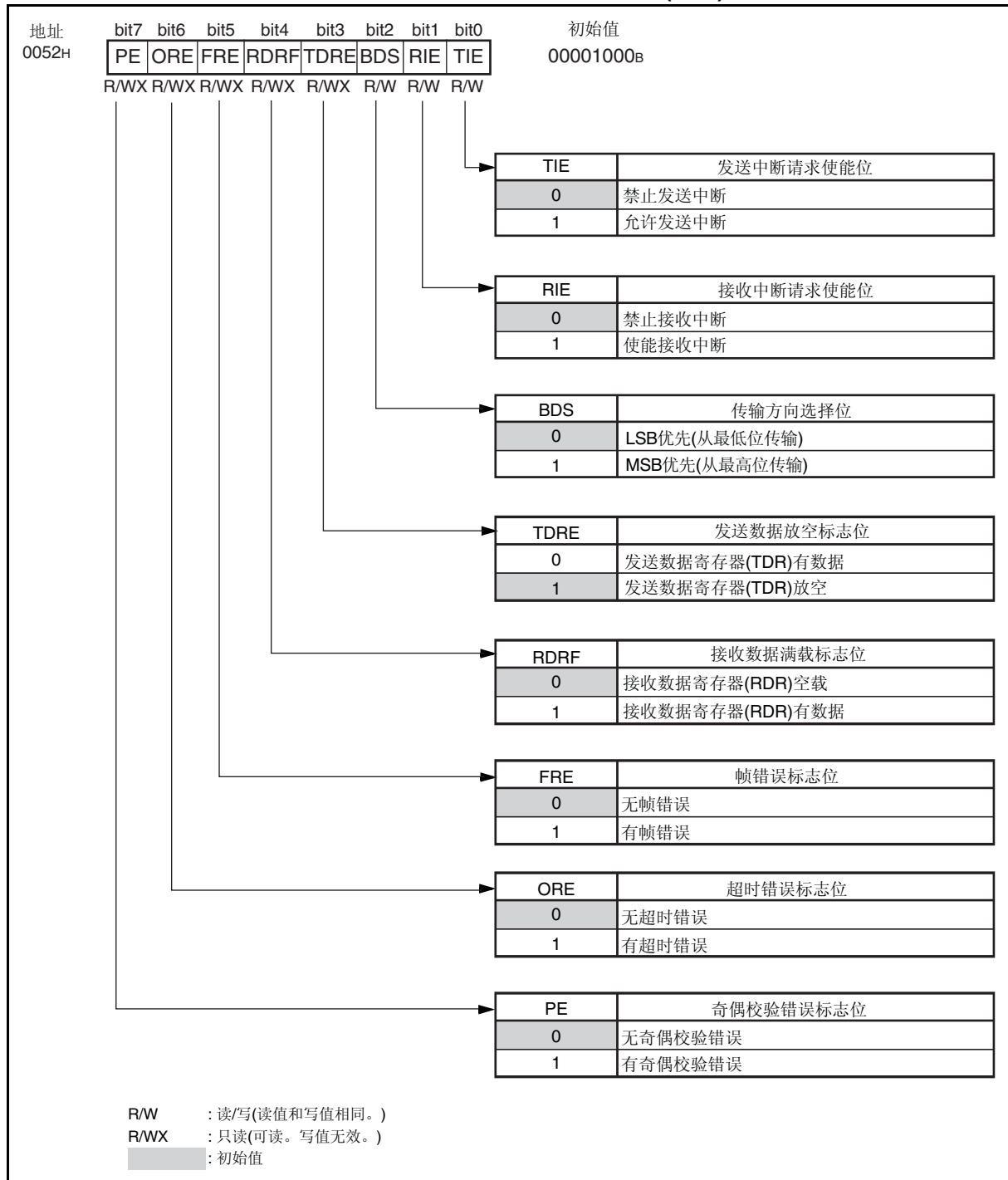


表 16.4-3 串行状态寄存器 (SSR) 的位功能

位名称		功能描述
bit7	PE: 奇偶校验错误标志位	该位检测接收数据中的奇偶校验错误。 <ul style="list-style-type: none"> PE = 1 且在接收期间, 若发生奇偶校验错误, 该位置 "1"。对 LIN-UART 串行控制寄存器 (SCR) 的 CRE 位写 "1" 清除错误标志。 PE 位和 RIE 位都置 "1" 时, 输出接收中断请求。 该标志置位时, 接收数据寄存器 (RDR) 内的数据无效。
bit6	ORE: 超时错误标志位	该位检测接收数据中的超时错误。 <ul style="list-style-type: none"> 接收期间若发生超时错误, 该位置 "1"。对 LIN-UART 串行控制寄存器 (SCR) 的 CRE 位写 "1" 清除错误标志。 ORE 位和 RIE 位都置 "1" 时, 输出接收中断请求。 该标志置位时, 接收数据寄存器 (RDR) 内的数据无效。
bit5	FRE: 帧错误标志位	该位检测接收数据中的帧错误。 <ul style="list-style-type: none"> 接收期间若发生帧错误, 该位置 "1"。对 LIN-UART 串行控制寄存器 (SCR) 的 CRE 位写 "1" 清除错误标志。 FRE 位和 RIE 位都置 "1" 时, 输出接收中断请求。 该标志置位时, 接收数据寄存器 (RDR) 内的数据无效。
bit4	RDRF: 接收数据满载标志位	该标志位显示 LIN-UART 接收数据寄存器 (RDR) 的状态。 <ul style="list-style-type: none"> 接收数据载入 RDR 时, 该位置 "1"; 读取接收数据寄存器 (RDR) 清 "0" 该位。 RDRF 位和 RIE 位都置 "1" 时, 输出接收中断请求。
bit3	TDRE: 发送数据放空标志位	该标志位显示 LIN-UART 发送数据寄存器 (TDR) 的状态。 <ul style="list-style-type: none"> 对 TDR 写发送数据清 "0" 该位, 显示 TDR 有有效数据。数据载入发送移位寄存器并传输时, 该位置 "1", 显示 TDR 没有有效数据。 TDRE 位和 TIE 位都置 "1" 时, 输出发送中断请求。 TDRE 位置 "1" 时, 将 LIN-UART 扩展通信控制寄存器 (ECCR) 的 LBR 位置 "1" 改变 TDRE 位, 使之清 "0"。LIN synch break 生成后, TDRE 位归 "1"。 注: 初始状态是 TDRE = 1。
bit2	BDS: 传输方向选择位	该位指定传输串行数据从最低位 (LSB 优先, BDS = 0) 还是从最高位 (MSB 优先, BDS = 1) 开始。 注: 读写串行数据寄存器时, 高位数据和低位数据对调。因此, 对 RDR 寄存器写入数据后若重写 BDS 位, RDR 寄存器内的数据会变为无效。 工作模式 3 (LIN) 时, BDS 位固定在 "0"。
bit1	RIE: 接收中断请求使能位	该位允许或禁止接收中断请求输出到中断控制器。 RIE 位和接收数据标志位 (RDRF) 都为 "1" 时, 或一个及以上的错误标志位 (PE, ORE, FRE) 置 "1" 时, 输出接收中断请求。
bit0	TIE: 发送中断请求使能位	该位允许或禁止发送中断请求输出到中断控制器。 TIE 位和 TDRE 位都置 "1" 时, 输出发送中断请求。

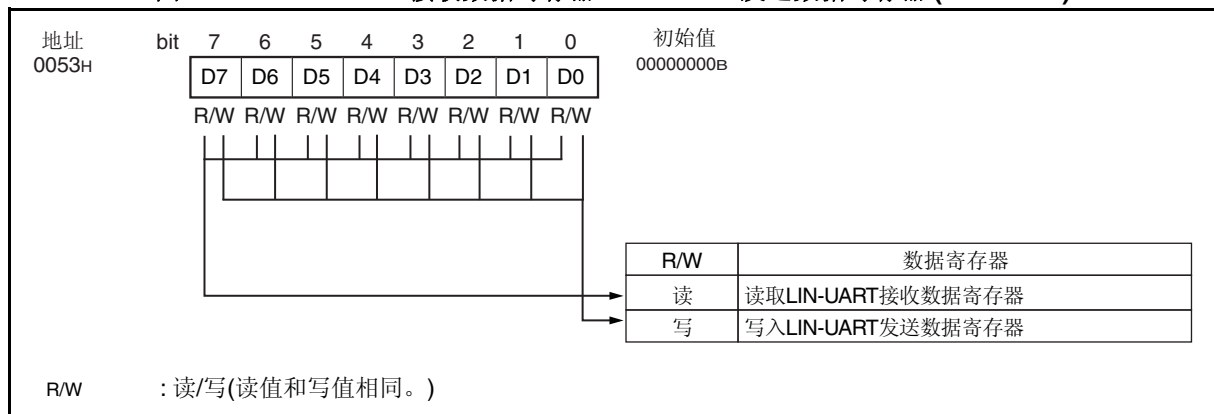
16.4.4 LIN-UART 接收数据寄存器 /LIN-UART 发送数据寄存器 (RDR/TDR)

LIN-UART 接收数据寄存器和 LIN-UART 发送数据寄存器共用同一地址。读取时，该寄存器用作接收数据寄存器；写入时，该寄存器用作发送数据寄存器。

■ LIN-UART 接收数据寄存器 (RDR)

图 16.4-5 给出了 LIN-UART 接收数据寄存器 /LIN-UART 发送数据寄存器的位配置。

图 16.4-5 LIN-UART 接收数据寄存器 /LIN-UART 发送数据寄存器 (RDR/TDR)



LIN-UART 接收数据寄存器 (RDR) 是接收串行数据的数据缓冲器寄存器。

发送到串行输入引脚 (SIN) 的串行输入数据信号通过移位寄存器转换并保存到 LIN-UART 接收数据寄存器 (RDR)。

若数据长是 7 位，MSB 值 (RDR:D7) 为 "0"。

接收数据保存到 LIN-UART 接收数据寄存器 (RDR) 时，接收数据满载标志位 (SSR:RDRF) 置 "1"。若允许接收中断 (SSR:RIE = 1)，则接收中断请求发生。

接收数据满载标志位 (SSR:RDRF) 置 "1" 时，应该读取 LIN-UART 接收数据寄存器 (RDR)。读取 LIN-UART 接收数据寄存器 (RDR) 自动清 "0" 接收数据满载标志位 (SSR:RDRF)。此外，允许接收中断但无错误发生时，接收中断清除。

接收错误发生 (SSR:PE, ORE, FRE 中的任何一个为 "1") 时，LIN-UART 接收数据寄存器 (RDR) 的数据无效。

MB95560H/570H/580H 系列

■ LIN-UART 发送数据寄存器 (TDR)

LIN-UART 发送数据寄存器 (TDR) 是发送串行数据的数据缓冲器寄存器。

允许发送 (SCR:TXE = 1) 时, 若将发送数据写入 LIN-UART 发送数据寄存器 (TDR), 则发送数据移入发送移位寄存器、转换为串行数据后, 由串行数据输出引脚 (SOT 引脚) 输出该串行数据。

若数据长是 7 位, 则 MSB 的数据 (TDR:D7) 无效。

发送数据写入 LIN-UART 发送数据寄存器 (TDR) 时, 发送数据放空标志位 (SSR:TDRE) 清 "0"。

数据移入发送移位寄存器且发送开始后, 发送数据放空标志位 (SSR:TDRE) 置 "1"。

发送数据放空标志位 (SSR:TDRE) 置 "1" 时, 下一个发送数据可写入 TDR。如果允许发送中断, 发送中断发生。发送中断发生后或在发送数据放空标志位 (SSR:TDRE) 置 "1" 的状态下, 下一个发送数据可写入 TDR。

注:

LIN-UART 发送数据寄存器是只写寄存器, 而接收数据寄存器是只读寄存器。因为两只寄存器位于同一地址, 写值和读值不同。因此不可使用 INC 指令和 DEC 指令等这样的读 - 修改 - 写 (RMW) 类的指令。

16.4.5 LIN-UART 扩展状态控制寄存器 (ESCR)

LIN-UART 扩展状态控制寄存器 (ESCR) 用于设置以下：允许 / 禁止 LIN synch break 中断、选择 LIN synch break 长、检测 LIN synch break、直接访问 SIN 和 SOT 引脚、LIN-UART 同步时钟模式下连续时钟输出、采样时钟沿。

■ LIN-UART 扩展状态控制寄存器 (ESCR) 的位配置

图 16.4-6 给出了 LIN-UART 扩展状态控制寄存器 (ESCR) 的位配置。

表 16.4-4 列出了各位的功能。

图 16.4-6 LIN-UART 扩展状态控制寄存器 (ESCR) 的位配置

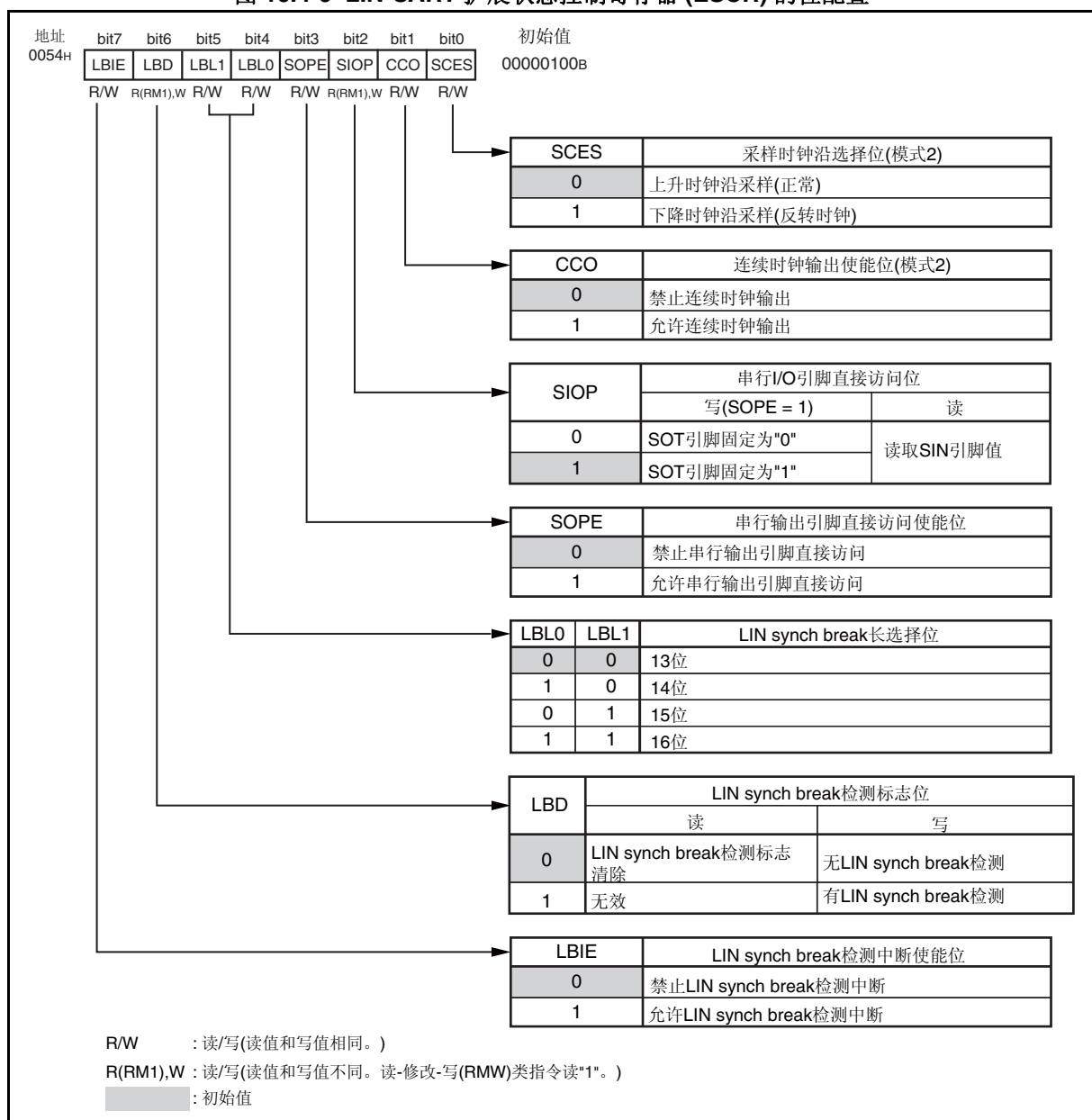


表 16.4-4 LIN-UART 扩展状态控制寄存器 (ESCR) 的位功能

位名称		功能描述
bit7	LBIE: LIN synch break 检测 中断使能位	该位允许或禁止 LIN synch break 检测中断。 LIN synch break 检测标志位 (LBD) 置 "1" 且允许中断 (LBIE = 1) 时, 中断发生。 工作模式 1 和工作模式 2 时, 该位固定在 "0"。
bit6	LBD: LIN synch break 检测 标志位	该位检测 LIN synch break。 在工作模式 3 (位宽为 11 位及以上时, 串行输入为 "0") 检测 LIN synch break 时, 该位置 "1"。此外, 写 "0" 清零 LBD 位并清除中断。执行读 - 修改 - 写 (RMW) 指令 时该位始终读 "1", 但这并不意味着检测出 LIN synch break。 注: 检测 LIN synch break 时, 要先允许 LIN synch break 检测中断 (LBIE = 1), 然 后禁止接收 (SCR:RXE = 0)。
bit5, bit4	LBL1/LBL0: LIN synch break 长选 择位	这两个位指定 LIN synch break 生成时间的位长。 接收 LIN synch break 长始终为 11 位。
bit3	SOPE: 串行输出引脚直接访 问使能位*	该位允许或禁止直接写入 SOT 引脚。 允许串行数据输出 (SMR:SOE = 1) 将该位置 "1", 即允许直接写入 SOT 引脚。*
bit2	SIOP: 串行 I/O 引脚直接访 问位*	控制直接访问串行 I/O 引脚。 正常读取指令返回 SIN 引脚值。 允许直接访问串行输出引脚数据 (SOPE = 1) 时, SOT 引脚反映写入该位的值。* 注: 使用位操作指令时, SIOP 位在读取周期内返回 SOT 引脚的值。
bit1	CCO: 连续时钟输出使能位	允许或禁止从 SCK 引脚输出连续串行时钟。 工作模式 2 (同步) 下选择串行时钟的发送端时, 若 SCK 引脚设置为时钟输出且该 位置 "1", 允许从 SCK 引脚输出连续串行时钟。 注: CCO 位为 "1" 时, 须将 ECCR 的 SSM 位也置 "1"。
bit0	SCES: 采样时钟沿选择位	该位选择采样沿。工作模式 2 (同步) 下选择串行时钟的接收端时, 将 SCES 位置 "1", 采样沿从上升沿切换到下降沿。 工作模式 2 (同步) 下串行时钟的发送端 (ECCR:MS = 0) 时, 若将 SCK 引脚设置为 时钟输出, 则内部串行时钟和输出时钟信号反转。 工作模式 0/1/3 时, 清 "0" 该位。 该位置 "1" 时, 严禁实施软件复位。 修改该位前, 先要禁止接收和发送。

*: SOPE 和 SIOP 间的相互作用

SOPE	SIOP	写入 SIOP	读取 SIOP
0	R/W	无效 (但保留写值)	返回 SIN 值
1	R/W	对 SOT 写 "0" 或 "1"	返回 SIN 值
1	RMW	读取 SOT 值, 写 "0" 或 "1"	

16.4.6 LIN-UART 扩展通信控制寄存器 (ECCR)

LIN-UART 扩展通信控制寄存器 (ECCR) 用于总线空闲检测、同步时钟设置和 LIN synch break 生成。

■ LIN-UART 扩展通信控制寄存器 (ECCR) 的位配置

图 16.4-7 给出了 LIN-UART 扩展通信控制寄存器 (ECCR) 的位配置。表 16.4-5 列出了各位的功能。

图 16.4-7 LIN-UART 扩展通信控制寄存器 (ECCR) 的位配置

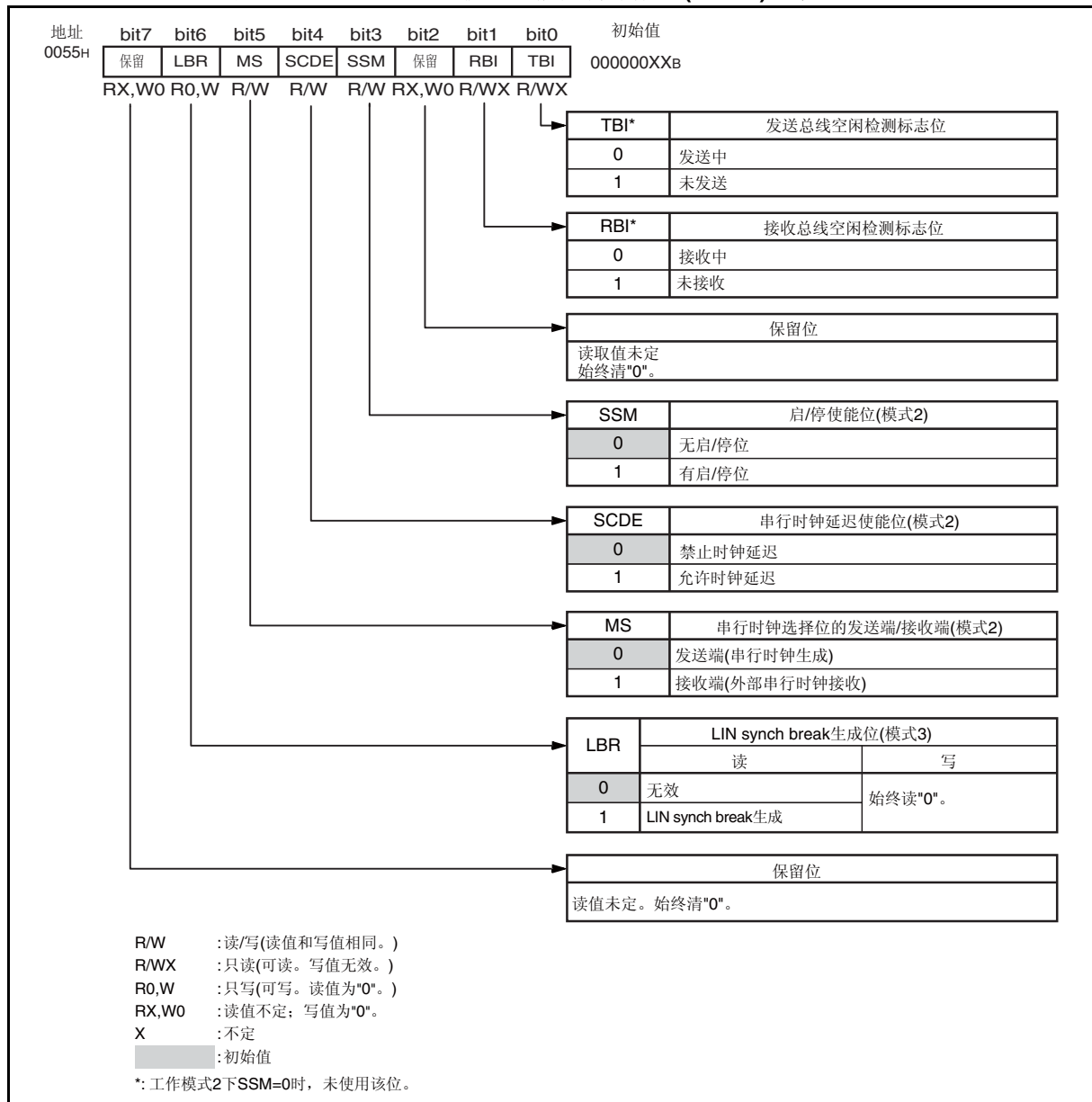


表 16.4-5 LIN-UART 扩展通信控制寄存器 (ECCR) 的位功能

位名称		功能描述
bit7	保留位	读值不定。 始终清 "0" 该位。
bit6	LBR: LIN synch break 生成位	工作模式 3 时将该位置 "1", ESCR 的 LBL 0/1 指定长度的 LIN synch break 发生。 工作模式 0/1/2 时, 该位清 "0"。
bit5	MS: 串行时钟选择位的发送端 / 接收端	该位在工作模式 2 时选择串行时钟的发送端 / 接收端。 如果选择发送端 (MS = 0), LIN-UART 生成同步时钟。 如果选择接收端 (MS = 1), LIN-UART 接收外部串行时钟。工作模式 0/1/3 时, 该位固定在 "0"。 SCR:TXE 位为 "0" 时才可修改该位。 注: 选择接收端时, 时钟源必须设置为外部时钟且必须使能外部时钟和外部时钟输入 (SMR:SCKE = 0, EXT = 1, OTO = 1)。
bit4	SCDE: 串行时钟延迟使能位	在工作模式 2 下选择串行时钟发送端时, 如果 SCDE 位置 "1", 则输出延迟串行时钟, 如图 16.7-5 所示。输出延迟串行时钟的功能可在串行外设接口 (SPI) 使用。 工作模式 0/1/3 时, 该位固定在 "0"。
bit3	SSM: 启 / 停位模式使能位	工作模式 2 时, 如果该位置 "1", 则同步数据格式上增加启 / 停位。 工作模式 0/1/3 时, 该位固定在 "0"。
bit2	保留位	读值不定。 始终清 "0" 该位。
bit1	RBI: 接收总线空闲检测标志位	SIN 引脚为 "H" 电平且未进行接收时, 该位置 "1"。在工作模式 2 下 SSM = 0 时, 不可使用该位。
bit0	TBI: 发送总线空闲检测标志位	SOT 引脚无发送时, 该位置 "1"。在工作模式 2 下 SSM = 0 时, 不可使用该位。

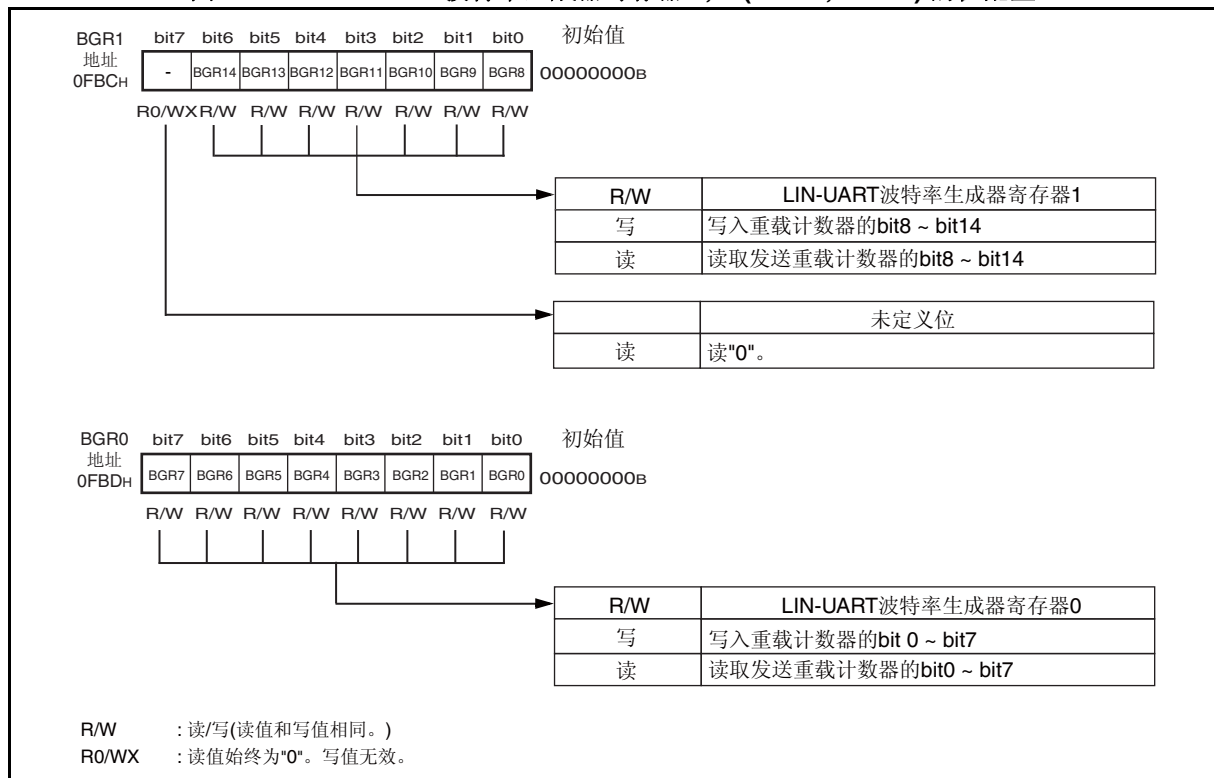
16.4.7 LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0)

LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0) 设置串行时钟的分频率。此外，该生成器可读取发送重载计数器的计数值。

■ LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0) 的位配置

图 16.4-8 给出了 LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0) 的位配置。

图 16.4-8 LIN-UART 波特率生成器寄存器 1, 0 (BGR1, BGR0) 的位配置



LIN-UART 波特率生成器的寄存器设置串行时钟的分频率。

BGR1 对应高位、BGR0 对应低位。可写入计数器的重载值，也可读取发送重载计数器的值。此外，可字节访问或字访问 BGR1 和 BGR0。

若对 LIN-UART 波特率生成器的寄存器写入重载值，则重载计数器开始计数。

注：

在 LIN-UART 停止状态下才可写入该寄存器。

MB95560H/570H/580H 系列

16.5 LIN-UART 中断

LIN-UART 有接收中断和发送中断，各中断由以下中断源生成并配有指定中断号和中断向量。除此之外，LIN-UART 还具有使用 8/16 位多功能定时器中断的 LIN synch field 沿检测中断功能。

- 接收中断
接收数据设置在 LIN-UART 接收数据寄存器 (RDR) 时或接收错误发生时，此外还有检测出 LIN synch break 时。
- 发送中断
发送数据从 LIN-UART 发送数据寄存器 (TDR) 移入发送移位寄存器且发送开始时。

■ 接收中断

表 16.5-1 汇总了接收中断的中断控制位和中断源。

表 16.5-1 接收中断的中断控制位和中断源

中断请求标志位	标志寄存器	工作模式				中断源	中断源使能位	中断请求标志清除
		0	1	2	3			
RDRF	SSR	○	○	○	○	对 RDR 写入接收数据	SSR:RIE	读取接收数据
ORE	SSR	○	○	○	○	超时错误		对接收错误标志清除位 (SCR:CRE) 写 "1"
FRE	SSR	○	○	△	○	帧错误		
PE	SSR	○	×	△	×	奇偶校验错误		
LBD	ESCR	×	×	×	○	LIN synch break 检测	ESCR:LBIE	对 ESCR:LBD 写 "0"

○：使用位

×：未用位

△：仅在 ECCR:SSM = 1 时可使用

● 接收中断

接收模式下发生以下情况时，LIN-UART 串行状态寄存器 (SSR) 中与该功能对应的位置 "1"。

数据接收完成

接收数据从 LIN-UART 串行输入移位寄存器传输到 LIN-UART 接收数据寄存器 (RDR) 时 (RDRF = 1)

超出错误

RDRF = 1 且 RDR 未被 CPU 读取，已接收下一个串行数据时 (ORE = 1)

帧错误

停止位接收错误发生时 (FRE = 1)

奇偶校验错误

奇偶校验检测错误发生时 (PE = 1)

以上任何一个标志位置 "1" 时，若允许接收中断 (SSR:RIE = 1)，则接收中断请求发生。

读取 LIN-UART 接收数据寄存器 (RDR) 使 RDRF 标志自动清 "0"。对 LIN-UART 串行控制寄存器 (SCR) 的接收错误标志清除位 (CRE) 写 "1" 可清除全部标志，使之为 "0"。

注：

清除接收错误标 (CRE) 前，要禁止接收 (RXE = 0)。若在没有禁止接收的情况下清除接收错误标志，接收会即时暂停，过了一段时间后恢复。因此，恢复接收数据后，LIN-UART 接收的数据可能并不正确。

● LIN synch break 中断

工作模式 3 时 LIN 从动工作时使用。

内部数据总线 (串行输入) 11 位及以上为 "0" 时，LIN-UART 扩展状态控制寄存器 (ESCR) 的 LIN synch break 检测标志位 (LBD) 置 "1"。对 LBD 标志写 "0" 清除 LIN synch break 中断和 LBD 标志。在 LIN synch field, 8/16 位多功能定时器中断发生前，需清除 LBD 标志。

检测 LIN synch break 时，要禁止接收 (SCR:RXE = 0)。

■ 发送中断

表 16.5-2 给出了发送中断的中断控制位和中断源。

表 16.5-2 发送中断的中断控制位和中断源

中断请求标志位	标志寄存器	工作模式				中断源	中断源使能位	中断请求标志清除
		0	1	2	3			
TDRE	SSR	○	○	○	○	发送寄存器放空时	SSR:TIE	写入发送数据

○: 使用位

● 发送中断

将发送数据从LIN-UART发送数据寄存器(TDR)移入发送移位寄存器且数据发送开始时，LIN-UART 串行状态寄存器 (SSR) 的发送数据寄存器放空标志位 (TDRE) 置 "1"。此时，若允许发送中断 (SSR:TIE = 1)，则发送中断请求发生。

注：

因为硬件 / 软件复位后的 TDRE 的初始值是 "1"，若在硬件 / 软件复位后将 TIE 位置 "1"，中断立即发生。此外，只有对 LIN-UART 发送数据寄存器 (TDR) 写数据才可清零 TDRE。

■ LIN synch field 沿检测中断 (8/16 位多功能定时器中断)

表 16.5-3 列出了 LIN synch field 沿检测中断的中断控制位和中断源。

表 16.5-3 LIN synch field 沿检测中断的中断控制位和中断源

中断请求标志位	标志寄存器	工作模式				中断源	中断源使能位	中断请求标志清除
		0	1	2	3			
IR	T00CR1	×	×	×	○	LIN synch field 的第一个下降沿	T00CR1:IE	对 T00CR1:IR 写 "0"
IR	T00CR1	×	×	×	○	LIN synch field 的第五个下降沿		

○ : 使用位

× : 未用位

MB95560H/570H/580H 系列

● LIN synch field 沿检测中断 (8/16 位多功能定时器中断)

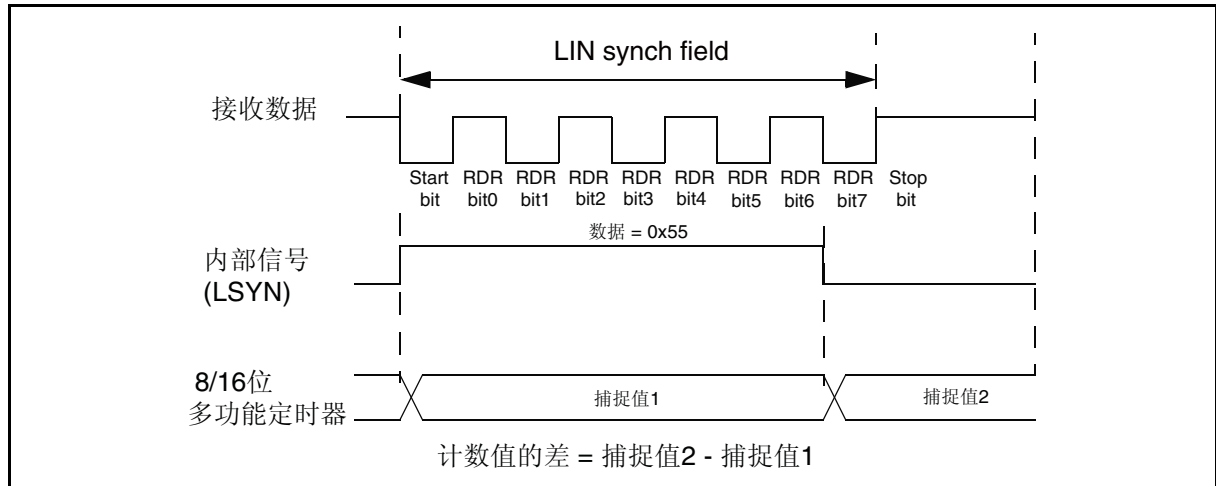
工作模式 3 时，LIN 从动运行中使用。

检测出 LIN synch break 后，内部信号 (LSYN) 在 LIN synch field 的第一个下降沿置 "1"、在第五个下降沿之后清 "0"。设置 8/16 位多功能定时器，使内部信号输入该定时器并且该定时器可检测双边沿时，若允许 8/16 位多功能定时器中断，则中断发生。

8/16 位多功能定时器检测的计数值的差 (见图 16.5-1) 相当于主控串行时钟的 8 位。从该值可算出新的波特率。

设置新的波特率时，新的波特率从设定后的启动位的下降沿开始有效。

图 16.5-1 8/16 位多功能定时器计算的波特率



■ LIN-UART 中断相关寄存器和向量表

表 16.5-4 LIN-UART 中断相关寄存器和向量表

中断源	中断请求号	中断级设置寄存器		向量表地址	
		寄存器	设置位	高位	低位
LIN-UART (接收)	IRQ07	ILR1	L07	FFEC _H	FFED _H
LIN-UART (发送)	IRQ08	ILR2	L08	FFEA _H	FFEB _H

关于各外设功能的中断请求号和向量表地址，参考 "附录 B 中断源一览表"。

16.5.1 接收中断发生和标志设置的时序

接收中断有两种：接收完成 (SSR:RDRF) 和接收错误发生 (SSR:PE, ORE, FRE)。

■ 接收中断发生和标志设置的时序

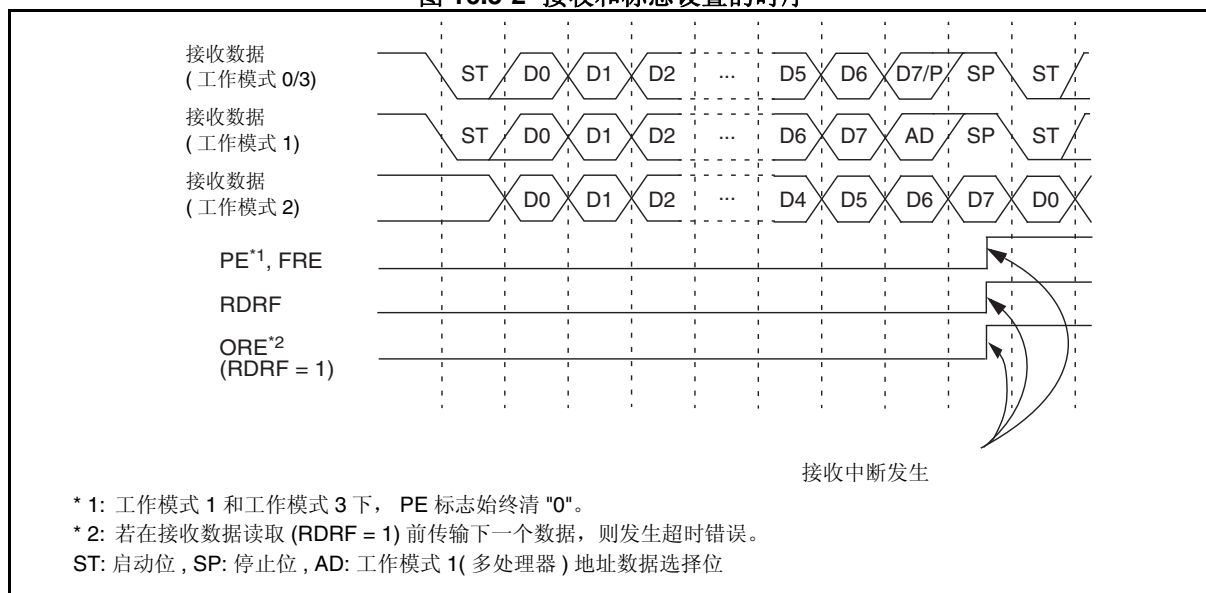
工作模式 0/1/2 (SSM = 1)/3 时、在工作模式 2 (SSM = 0) 检测出第一个停止位时、或检测出最后数据位时，接收数据保存到 LIN-UART 接收数据寄存器 (RDR)。接收完成 (SSR:RDRF = 1) 时或接收错误发生 (SSR:PE, ORE, FRE = 1) 时，对应上述情况的错误标志位置位。错误标志位置位时，若允许接收中断 (SSR:RIE = 1)，则接收中断发生。

注：

各模式下发生接收错误时，LIN-UART 接收数据寄存器 (RDR) 的数据无效。

图 16.5-2 显示的是接收和标志设置的时序。

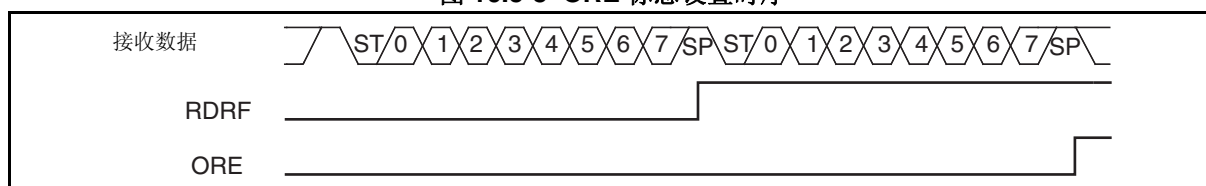
图 16.5-2 接收和标志设置的时序



注：

图 16.5-2 未显示工作模式 0 时的所有接收，仅显示了 7 位数据、有奇偶校验 (偶校验或奇校验)、1 停止位和 8 位数据、无奇偶校验、1 停止位的例子。

图 16.5-3 ORE 标志设置时序



MB95560H/570H/580H 系列

16.5.2 发送中断发生和标志设置的时序

发送数据从 LIN-UART 发送数据寄存器 (TDR) 传输到发送移位寄存器且数据发送开始时，发送中断发生。

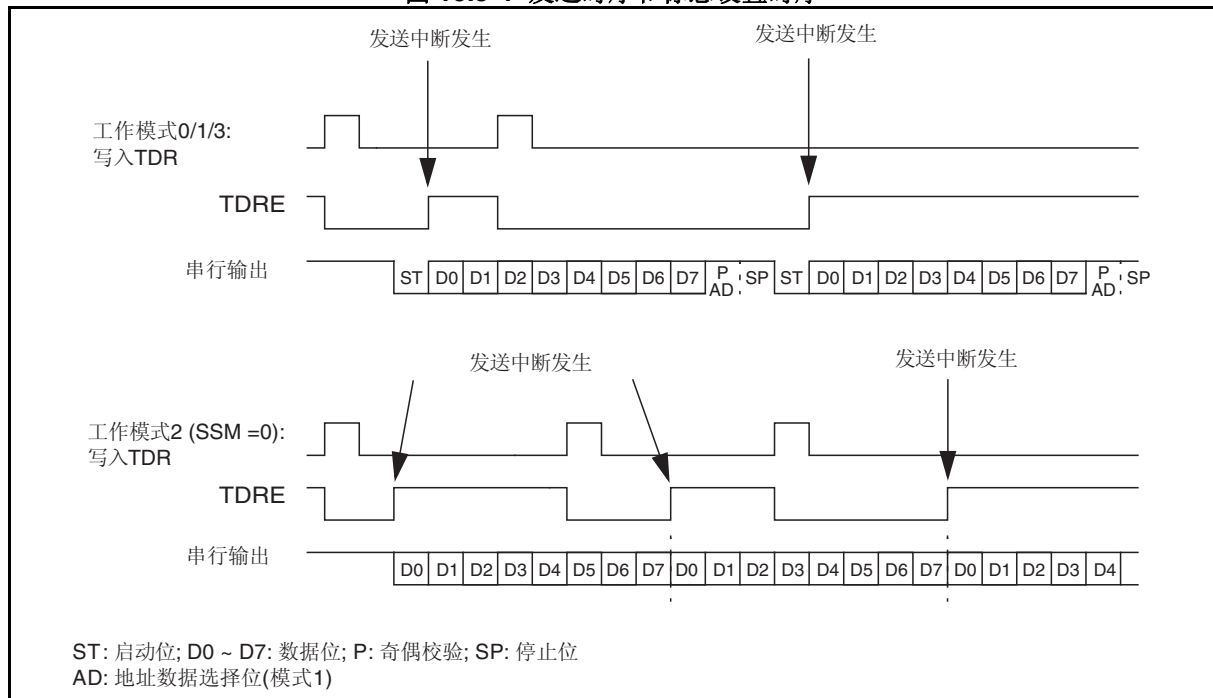
■ 发送中断发生和标志设置的时序

写入 LIN-UART 发送数据寄存器 (TDR) 的数据传输到发送移位寄存器后，该数据的发送开始，接着进入可在 TDR 寄存器写入下一个数据 (SSR:TDRE = 1) 的状态。此时，若允许发送中断 (SSR:TIE = 1)，则发送中断发生。

TDRE 位是只读位，只有对 LIN-UART 发送数据寄存器 (TDR) 写数据才可清 "0"。

图 16.5-4 显示的是发送时序和标志设置的时序。

图 16.5-4 发送时序和标志设置时序



注：

图 16.5-4 未显示工作模式 0 时的全部发送，仅显示了 8 位数据、有奇偶校验 (" 偶校验 " 或 " 奇校验 ")、1 个停止位。

工作模式 3 或工作模式 2 下 SSM = 0 时，不发送奇偶校验位。

■ 发送中断请求发生时序

允许发送中断 (SSR:TIE = 1) 时，将 TDRE 标志置 "1"，发送中断请求发生。

注：

因为 TDRE 位的初始值置 "1"，允许发送中断 (SSR:TIE = 1) 后，发生中断立即发生。所以决定允许发送中断的时序时，需要考虑到只有对 LIN-UART 发送数据寄存器 (TDR) 写入新的数据才可清零 TDRE 位。

关于各外设功能的中断请求号和向量表地址，参考 "附录 B 中断源一览表"。

MB95560H/570H/580H 系列

16.6 LIN-UART 波特率

可从以下选择 LIN-UART 的输入时钟 (发送 / 接收时钟源):

- 将机器时钟输入波特率生成器 (重载计数器)
- 将外部时钟输入波特率生成器 (重载计数器)
- 直接使用外部时钟 (SCK 引脚输入时钟)

■ LIN-UART 波特率选择

波特率可从以下三种中选择。图 16.6-1 给出了波特率选择电路。

● 专用波特率生成器 (重载计数器) 分频内部时钟得到的波特率

有两个内部重载计数器，分别对应发送和接收串行时钟。通过设置 LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0) 的 15 位重载值选择波特率。

重载计数器使用 BGR1 和 BGR0 设定的值分频内部时钟。

用于异步模式和同步模式 (串行时钟的发送端)。

需选择使用内部时钟和波特率生成器时钟 (SMR:EXT = 0, OTO = 0) 设置时钟源时。

● 专用波特率生成器 (重载计数器) 分频外部时钟得到的波特率

使用外部时钟作为重载计数器的时钟源。

通过设置 LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0) 的 15 位重载值选择波特率。

重载计数器使用 BGR1 和 BGR0 设定的值分频外部时钟。

用于异步模式。

需选择使用外部时钟和波特率生成器时钟 (SMR:EXT = 1, OTO = 0) 设置时钟源时。

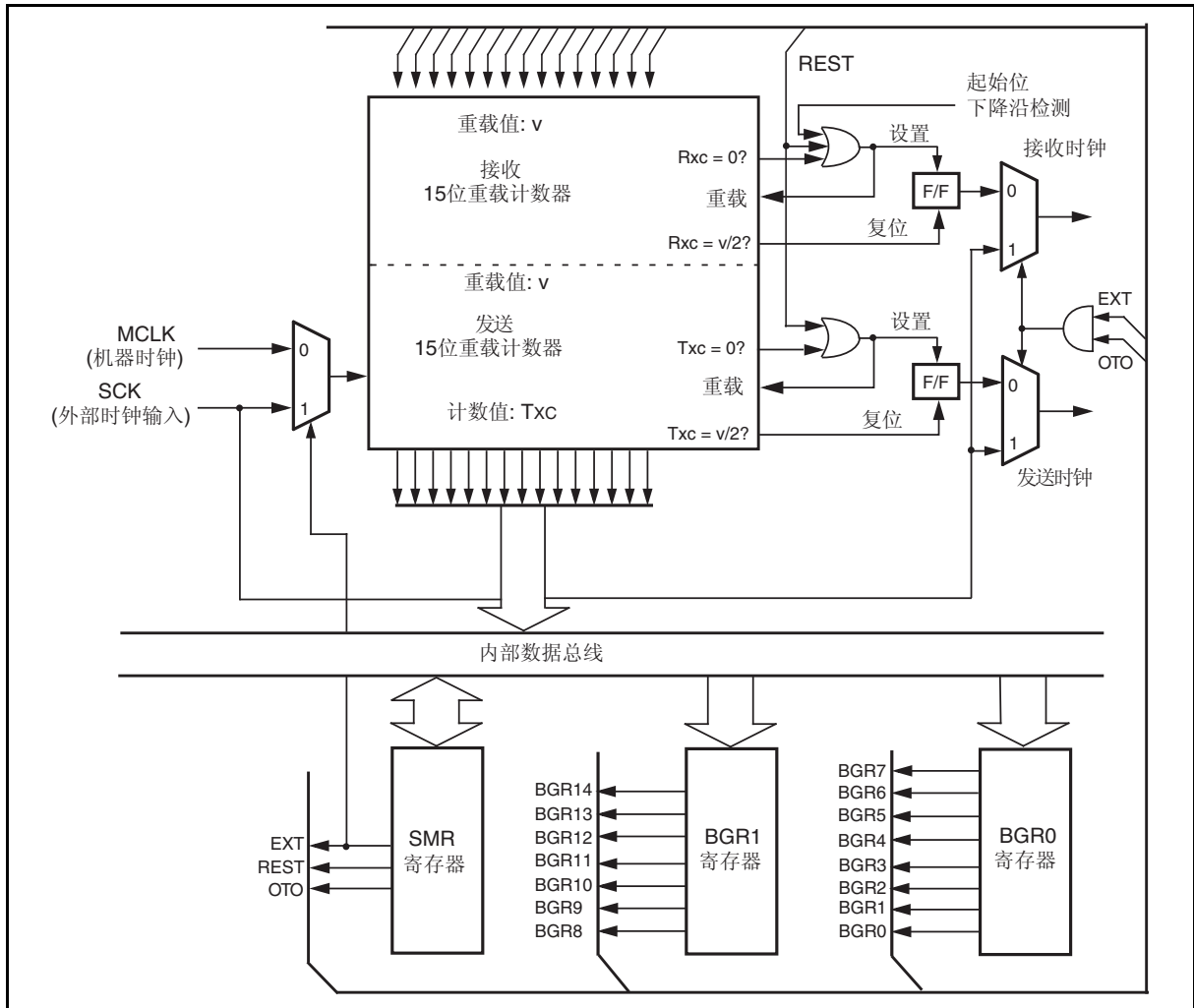
● 外部时钟产生的波特率 (一对一模式)

从 LIN-UART 的时钟输入引脚 (SCK) 输入的时钟原样用作波特率 (同步模式 2 时从动运行 (ECCR:MS = 1))。

用于同步模式 (串行时钟的接收端)。

需选择外部时钟和外部时钟的直接使用 (SMR:EXT = 1, OTO = 1) 设置时钟源时。

图 16.6-1 LIN-UART 波特率选择电路



MB95560H/570H/580H 系列

16.6.1 设置波特率

本节介绍波特率的设置和串行时钟频率的计算结果。

■ 波特率计算

两个 15 位重载计数器由 LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0) 设置。

波特率的计算式如下所示。

重载值：

$$v = \left(\frac{\text{MCLK}}{b} \right) - 1$$

v: 重载值、b: 波特率、MCLK: 机器时钟或外部时钟频率

计算例

假设机器时钟为 10 MHz，使用内部时钟，波特率设置在 19200 bps:

重载值：

$$v = \left(\frac{10 \times 10^6}{19200} \right) - 1 = 519.83... \approx 520$$

因此，实际波特率的计算如下：

$$b = \frac{\text{MCLK}}{(v + 1)} = \frac{10 \times 10^6}{521} = 19193.8579$$

注：

若重载值清 "0"，则重载计数器停止计数。因此，最小重载值应该为 "1"。

对于异步模式下的发送/接收，因决定接收值之前需过采样 5 次，设定的重载值必须大于 "4"。

■ 各时钟速度的重载值和波特率

表 16.6-1 汇总了各时钟速度的重载值和波特率。

表 16.6-1 重载值和波特率

波特率	8 MHz (MCLK)		10 MHz (MCLK)		16 MHz (MCLK)		16.25 MHz(MCLK)	
	重载值	频率偏差	重载值	频率偏差	重载值	频率偏差	重载值	频率偏差
2M	-	-	4	0	7	0	-	-
1M	7	0	9	0	15	0	-	-
500000	15	0	19	0	31	0	-	-
400800	-	-	-	-	-	-	-	-
250000	31	0	39	0	63	0	64	0
230400	-	-	-	-	68	- 0.64	-	-
153600	51	- 0.16	64	- 0.16	103	- 0.16	105	0.19
125000	63	0	79	0	127	0	129	0
115200	68	- 0.64	86	0.22	138	0.08	140	- 0.04
76800	103	0.16	129	0.16	207	- 0.16	211	0.19
57600	138	0.08	173	0.22	277	0.08	281	- 0.04
38400	207	0.16	259	0.16	416	0.08	422	- 0.04
28800	277	0.08	346	- 0.06	555	0.08	563	- 0.04
19200	416	0.08	520	0.03	832	- 0.04	845	- 0.04
10417	767	< 0.01	959	< 0.01	1535	< 0.01	1559	< 0.01
9600	832	- 0.04	1041	0.03	1666	0.02	1692	0.02
7200	1110	< 0.01	1388	< 0.01	2221	< 0.01	2256	< 0.01
4800	1666	0.02	2082	- 0.02	3332	< 0.01	3384	< 0.01
2400	3332	< 0.01	4166	< 0.01	6666	< 0.01	6770	< 0.01
1200	6666	< 0.01	8334	< 0.01	13332	< 0.01	13541	< 0.01
600	13332	< 0.01	16666	< 0.01	26666	< 0.01	27082	< 0.01
300	26666	< 0.01	-	-	53332	< 0.01	54166	< 0.01

频率偏差 (dev.) 的单位是 %。MCLK 代表机器时钟。

MB95560H/570H/580H 系列

■ 外部时钟

对 LIN-UART 串行模式寄存器 (SMR) 的 EXT 位写 "1" 可选择外部时钟。在波特率生成器中，外部时钟同内部时钟一样使用。

在工作模式 2 (同步) 下使用从动运行，选择一对一外部时钟输入模式 (SMR:OTO = 1)。在该模式下，输入到 SCK 的外部时钟被直接输入到 LIN-UART 串行时钟。

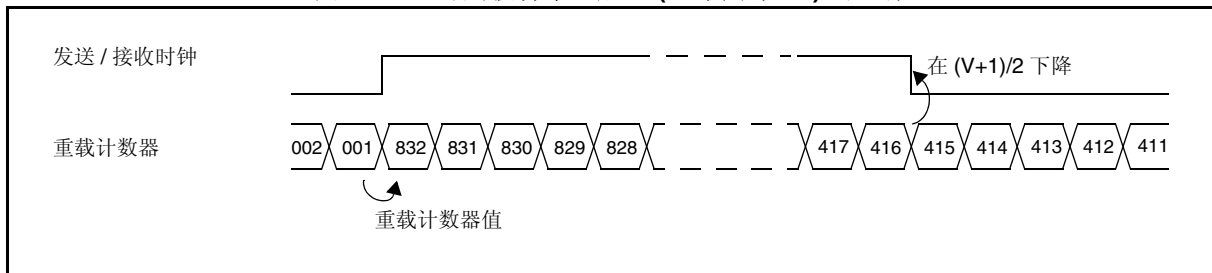
注：

外部时钟信号与 LIN-UART 的内部时钟 (MCLK: 机器时钟) 同步。因此，若外部时钟周期比内部时钟的半个周期快，则外部时钟不可分频，外部时钟信号也就不稳定。关于 SCK 时钟的值，参考本微控制器的数据手册。

■ 专用波特率生成器 (重载计数器) 的运行

图 16.6-2 显示的是以重载值 "832" 为例时，两个重载计数器的运行情况。

图 16.6-2 专用波特率生成器 (重载计数器) 的运行



注：

计数到 2 分频重载值之后的值 $[(V+1)/2]$ 时，串行时钟信号的下降沿生成。

16.6.2 重载计数器

本分区是一个 **15 位重载计数器**，用作专用波特率生成器。可从外部时钟或内部时钟生成发送 / 接收时钟。

发送重载计数器的计数值可从 **LIN-UART 波特率生成器寄存器 1, 0 (BGR1 和 BGR0)** 读取。

■ 重载计数器的功能

重载计数器有两种：发送重载计数器和接收重载计数器，都用作专用波特率生成器。本重载计数器由重载值的 **15 位寄存器** 构成，从外部或内部时钟生成发送 / 接收时钟。发送重载计数器的计数值可从 **LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0)** 读取。

● 开始计数

对 **LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0)** 写入重载值后，重载计数器开始计数。

● 重启

重载计数器在以下条件下重启。

发送 / 接收重载计数器：

- **LIN-UART 可编程复位 (SMR:UPCL 位)**
- **可编程重启 (SMR:REST 位)**

接收重载计数器：

异步模式下的启动位下降沿检测

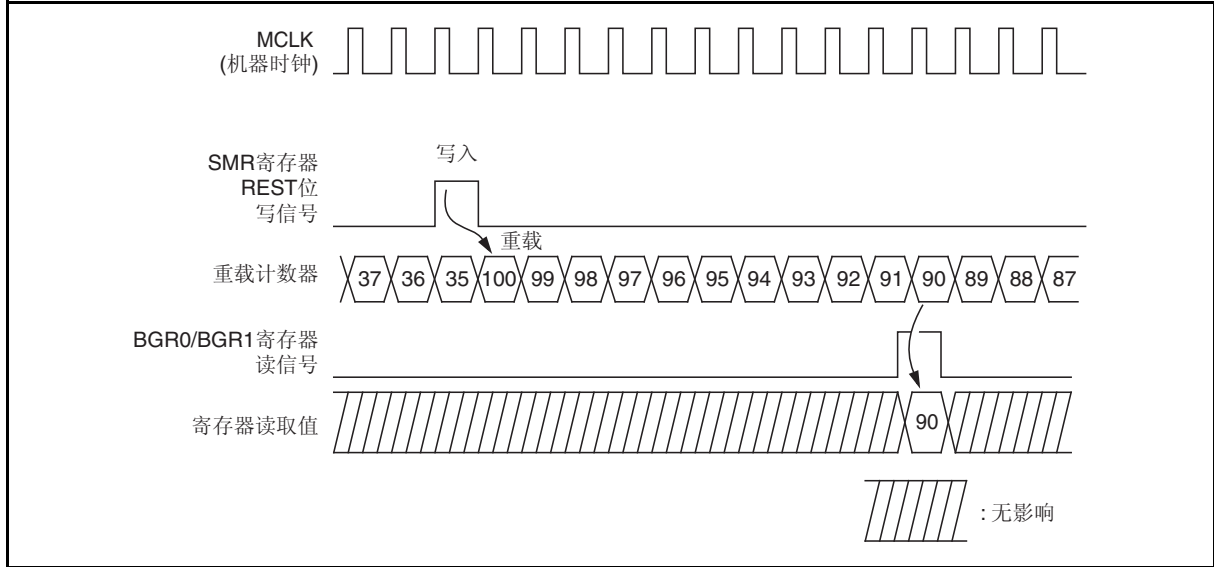
● 简易定时器功能

LIN-UART 串行模式寄存器 (SMR) 的 **REST** 位置 "1" 时，两个重载计数器在下一个时钟周期重启。

该功能允许发送重载计数器用作简易定时器。

图 16.6-3 显示的是该功能的使用例 (重载值为 100 时)。

图 16.6-3 重启重载定时器使用简易定时器的示例



该例中重启后的机器时钟周期数 "cyc" 通过以下算式得出。

$$cyc = v - c + 1 = 100 - 90 + 1 = 11$$

v: 重载值、c: 重载计数器值

注：

对 SMR:UPCL 位写 "1" 复位 LIN-UART 时，重载计数器也重启。

自动重启 (仅限接收重载计数器)

异步模式下检测出启动位下降沿时，接收重载计数器重启。该功能使接收移位寄存器与接收数据的功能同步。

● 清零计数器

复位发生时，LIN-UART 波特率生成器的寄存器 1, 0 (BGR 1, BGR0) 的重载值和重载计数器清零为 "00_H"，且重载计数器停止。

尽管 LIN-UART 复位 (对 SMR:UPCL 写 "1") 使计数器值暂时清零为 "00_H"，因重载值被保留，重载计数器重启。

使用重启 (对 SMR:REST 写 "1") 但不将计数器值清零为 "00_H"，重载计数器重启。

16.7 LIN-UART 的操作和设置方法

LIN-UART 在工作模式 0/2 时进行双向串行通信、工作模式 1 时进行主 / 从通信、工作模式 3 时进行 LIN 主 / 从通信。

■ LIN-UART 的操作

● 工作模式

LIN-UART 有四种工作模式 (0 ~ 3)，可选择如表 16.7-1 所示的 CPU 间的连接方式和数据传输方式。

表 16.7-1 LIN-UART 工作模式

工作模式	数据长		同步方法	停止位长	数据位格式
	无奇偶校验	有奇偶校验			
0 正常模式	7 位或 8 位		异步	1 位或 2 位	LSB 优先 MSB 优先
1 多处理器模式	7 位或 8 位 +1*	-	异步		
2 正常模式	8 位		同步	无、1 位、2 位	
3 LIN 模式	8 位	-	异步	1 位	LSB 优先

-: 不可设置

*: "+1" 是在多处理器模式下用于通信控制的地址 / 数据选择位 (AD)。

使用 LIN-UART 串行模式寄存器 (SMR) 的 MD0 和 MD1 位选择以下 LIN-UART 工作模式。

表 16.7-2 LIN-UART 工作模式

MD1	MD0	模式	类型
0	0	0	异步 (正常模式)
0	1	1	异步 (多处理器模式)
1	0	2	同步 (正常模式)
1	1	3	异步 (LIN 模式)

注：

- 工作模式 1 时在主 / 从连接的系统中，既支持主控运行又支持从动运行。
- 工作模式 3 时通信格式固定为 8 位数据、无奇偶校验、1 个停止位、LSB 优先。
- 切换工作模式时，取消所有的接收操作和发送操作，LIN-UART 进入下一个工作的等待状态。

MB95560H/570H/580H 系列

■ CPU 间连接方法

可选择外部时钟一对一连接 (正常模式) 或主 / 从连接 (多处理器模式)。无论哪一种方式, 所有 CPU 的数据长、奇偶校验设置、同步类型都必须相同。工作模式如下选择。

- 一对一连接时: 工作模式 0 或 2 时, 两个 CPU 必须使用相同的方式。异步方式时选择工作模式 0、同步方式时选择工作模式 2。此外, 工作模式 2 时, 将一个 CPU 设置为串行时钟的发送端, 另一个为串行时钟的接收端。
- 主 / 从连接时: 选择工作模式 1。将 CPU 用作主 / 从系统。

■ 异步 / 同步方式

在异步方式下, 接收时钟与接收起始位下降沿同步; 在同步模式下, 接收时钟可通过串行时钟发送端的时钟信号或作为串行时钟发送端工作时的时钟信号实现同步。

■ 发信号的方式

NRZ (非归零) 形式。

■ 允许收 / 发

LIN-UART 通过 SCR:TXE 位和 SCR:RXE 位分别控制发送和接收。禁止发送或接收时需做以下设置。

- 若在接收中禁止接收: 先等待接收停止, 读取 LIN-UART 接收数据寄存器 (RDR)、然后禁止接收。
- 若在发送中禁止发送: 先等待发送停止, 然后禁止发送。

■ 设置方法示例

按以下示例设置 LIN-UART:

● 初始设置

- 1) 设置端口输入 (DDR0)。
- 2) 设置中断级 (ILR1, ILR2)。
- 3) 设置数据格式、允许发送 / 接收 (SCR)。
- 4) 工作模式、波特率选择、允许引脚输出 (SMR)
- 5) 波特率生成器 1, 0 (BGR1,BGR0)

16.7.1 异步模式 (工作模式 0, 1) 下的操作

工作模式 0 (正常模式) 或工作模式 1 (多处理器模式) 时使用 LIN-UART, 传输方式为异步。

■ 异步模式下的操作

● 发送 / 接收数据格式

发送 / 接收数据始终以启动位 ("L" 电平) 开始, 随后是指定数据位长的发送 / 接收, 最后是一个以上的停止位 ("H" 电平)。

位传输方向 (LSB 优先或 MSB 优先) 由 LIN-UART 串行状态寄存器 (SSR) 的 BDS 位决定。有奇偶校验时, 奇偶校验位总是安排在末尾数据位和首停止位之间。

工作模式 0 时, 数据长选择 7 位或 8 位。有无奇偶校验可选择。停止位长 (1 或 2) 也可选择。

工作模式 1 时, 数据长为 7 位或 8 位、不加奇偶校验、但加上地址 / 数据位。可选择停止位长 (1 或 2)。

发送 / 接收帧的位长的计算如下所示:

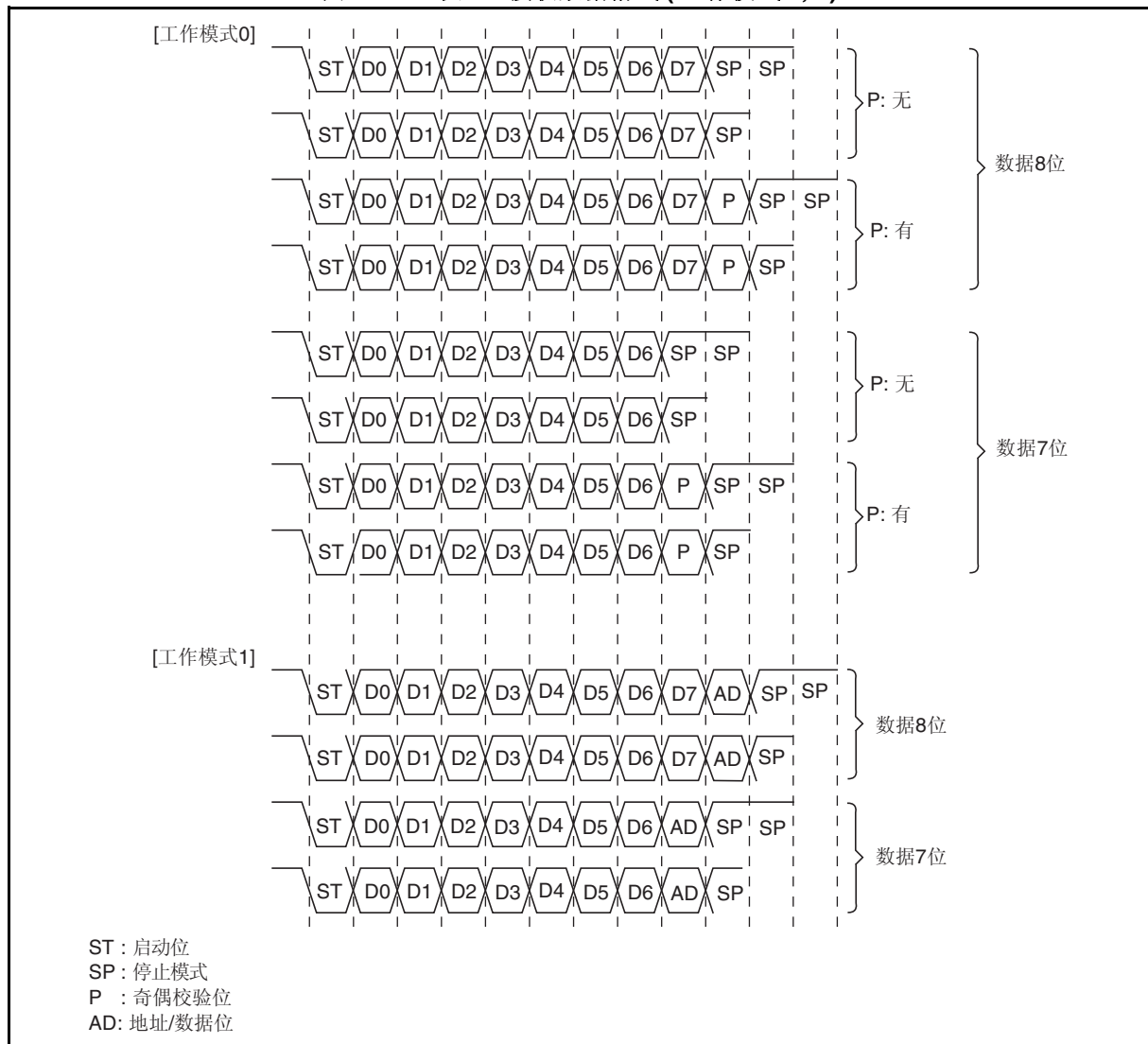
$$\text{长} = 1 + d + p + s$$

(d = 数据位数 [7 或 8], p = 奇偶校验 [0 或 1])

s = 停止位数 [1 或 2])

图 16.7-1 给出了异步模式下 (工作模式 0,1) 的发送 / 接收数据格式。

图 16.7-1 发送 / 接收数据格式 (工作模式 0, 1)



注:

LIN-UART 串行状态寄存器 (SSR) 的 BDS 位置 "1" (MSB 优先) 时, 位处理按照 D7、D6、... D1、D0 (P) 的顺序进行。

● 发送

如果 LIN-UART 串行状态寄存器 (SSR) 的发送数据寄存器放空标志位 (TDRE) 置 "1", 发送数据可写入 LIN-UART 发送数据寄存器 (TDR)。写数据将 TDRE 标志清除为 "0"。如果 TDRE 标志清 "0" 时允许发送 (SCR:TXE = 1), 写入 TDR 的数据写入发送移位寄存器, 数据发送从下一个串行时钟周期的启动位开始。

允许发送中断 (TIE = 1) 且发送数据从 LIN-UART 发送数据寄存器 (TDR) 移入发送移位寄存器, TDRE 标志置 "1" 且中断发生。

数据长设置为 7 位 (CL = 0) 时, 与传输方向选择位 (BDS) 的设定 (LSB 优先或 MSB 优先) 无关, TDR 寄存器的 bit7 是未使用位。

注

发送数据放空标志位 (SSR:TDRE) 的初始值为 "1", 所以一旦允许发送中断 (SSR:TIE = 1), 中断立即发生。

● 接收

允许接收 (SCR:RXE = 1) 时, 接收可进行。检测到启动位时, 根据 LIN-UART 串行控制寄存器 (SCR) 定义的数据格式接收一帧的数据。若发生错误, 则错误标志 (SSR:PE, ORE, FRE) 置位。一帧的数据接收完成后, 接收到的数据从接收移位寄存器移入 LIN-UART 接收数据寄存器 (RDR), 且接收数据寄存器满载标志位 (SSR:RDRF) 置 "1"。此时如果允许接收中断请求, 接收中断请求输出。

读取接收数据时, 需在一帧的数据接收完成后确认错误标志状态, 接收正常的话可从 LIN-UART 接收数据寄存器 (RDR) 读取接收数据。如果发生接收错误, 执行错误处理。

读取接收数据时, 接收数据寄存器满载标志位 (SSR:RDRF) 清 "0"。

数据长设置为 7 位 (CL = 0) 时, 与传输方向选择位 (BDS) 的设定 (LSB 优先或 MSB 优先) 无关, TDR 寄存器的 bit7 是未使用位。

注:

若接收数据寄存器满载标志位 (SSR:RDRF) 置 "1" 且无错误发生 (SSR:PE, ORE, FRE=0), 则 LIN-UART 接收数据寄存器 (RDR) 的数据有效。

● 输入时钟

使用内部时钟或外部时钟。选择波特率生成器 (SMR:EXT = 0 或 1, OTO = 0) 作为波特率。

● 停止位和接收总线空闲标志

发送时可选择 1 或 2 个停止位。选择 2 位的停止位时, 接收时检测 2 个停止位。

检测首个停止位时, 接收数据寄存器满载标志 (SSR:RDRF) 置 "1"。之后未检测到启动位时, 接收总线空闲标志 (ECCR:RBI) 置 "1", 表示接收未在执行。

● 错误检测

工作模式 0 时，可检测奇偶校验错误、超时错误和帧错误。

工作模式 1 时，可检测超时错误和帧错误，但不可检测奇偶校验错误。

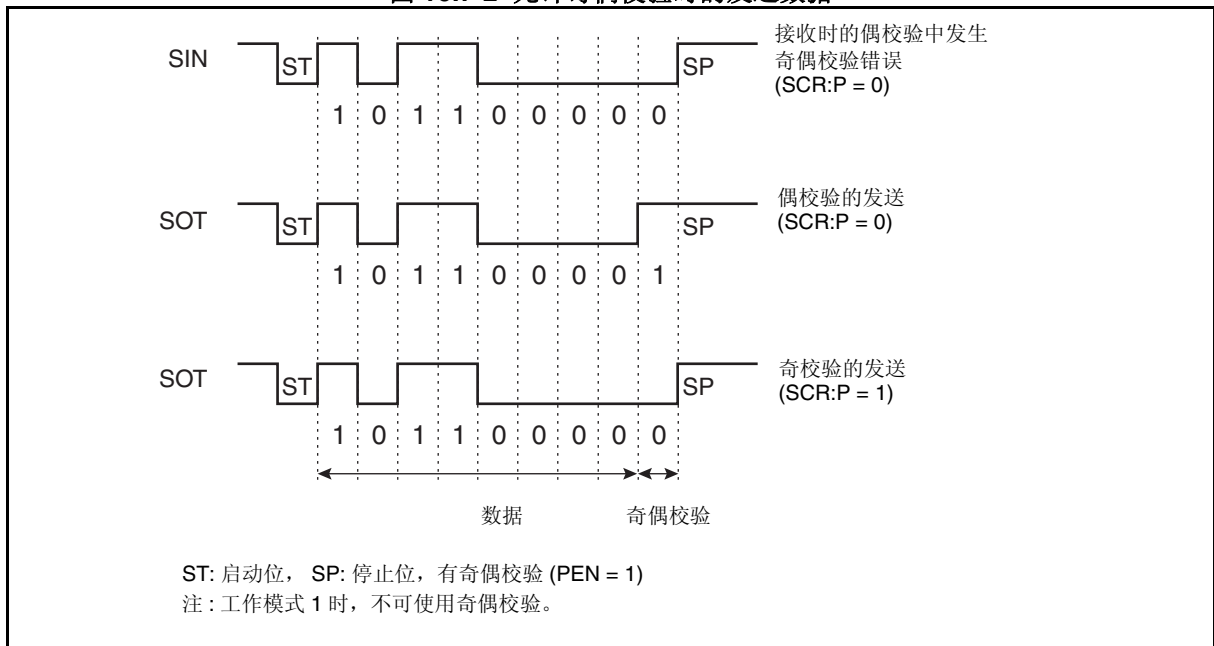
● 奇偶校验

可指定是否增加 (发送时) 和检测 (接收时) 奇偶校验位。

奇偶校验使能位 (SCR:PEN) 可决定有无奇偶校验；奇偶校验选择位 (SCR:P) 可选择奇校验或偶校验。

工作模式 1 时，不可使用奇偶校验。

图 16.7-2 允许奇偶校验时的发送数据



● 数据信号方式

NRZ 数据格式

● 数据位传输方法

数据位传输方法可以是 LSB 优先传输或 MSB 优先传输。

16.7.2 同步模式 (工作模式 2) 下的操作

工作模式 2 (正常模式) 时使用 LIN-UART，传输方式为时钟同步传输。

■ 同步模式 (工作模式 2) 下的操作

● 发送 / 接收数据格式

同步模式下，可发送和接收 8 位数据、选择有无启动位和停止位 (ECCR:SSM)。数据格式中加入启 / 停位 (ECCR:SSM = 1) 时，也可选择增加奇偶校验位 (SCR:PEN)。

图 16.7-3 给出了同步模式下的数据格式 (工作模式 2)。

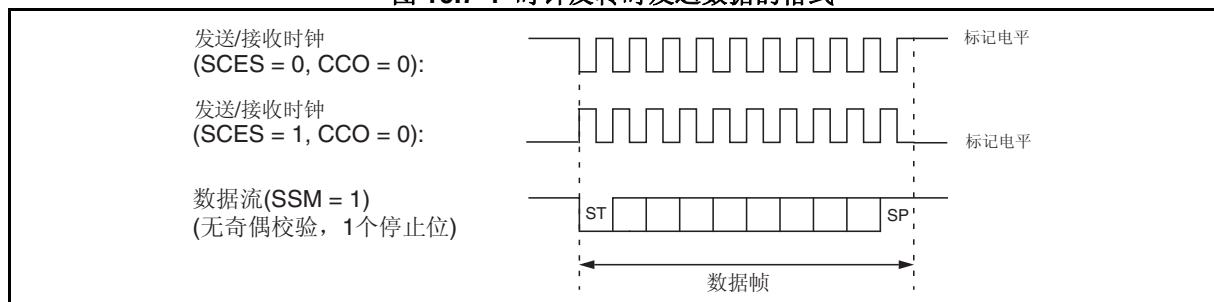
图 16.7-3 收 / 发数据格式 (工作模式 2)



● 时钟反转功能

LIN-UART 扩展状态控制寄存器 (ECCR) 的 SCES 位置 "1" 时，串行时钟反转。在串行时钟的接收端，LIN-UART 在接收串行时钟的下降沿采样数据。需要注意的是在串行时钟的发送端，SCES 位置 "1" 时，标记电平清 "0"。

图 16.7-4 时钟反转时发送数据的格式



● 启 / 停位

LIN-UART 扩展通信控制寄存器 (ECCR) 的 SSM 位置 "1" 时，同异步模式下一样，启 / 停位加入到数据格式。

● 时钟供给

时钟同步模式 (正常) 下, 发送 / 接收数据位数必须等同于时钟周期数。使能启 / 停位时, 时钟周期数必须等同于发送 / 接收数据位数和增加的启 / 停位数之和。

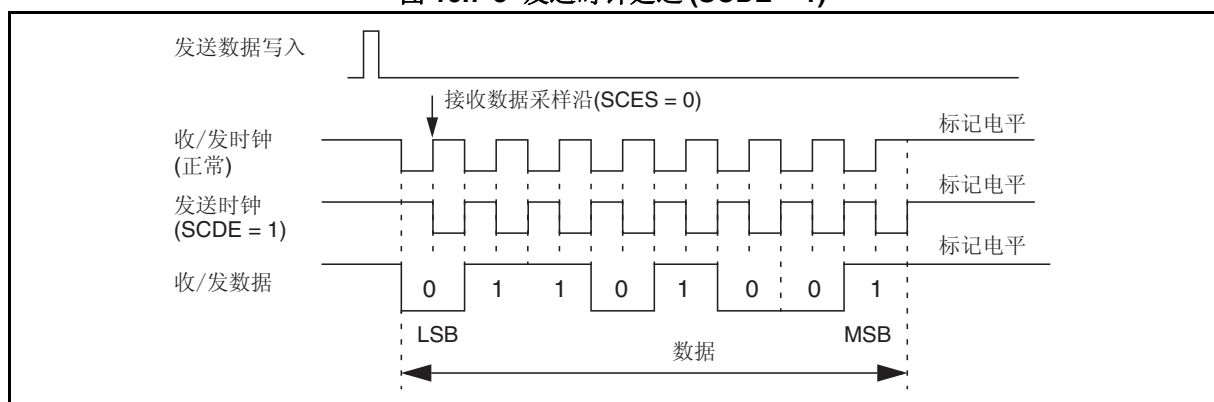
在串行时钟的发送端 (ECCR:MS = 0) 使能串行时钟输出 (SMR:SCKE = 1) 时, 收 / 发时同步时钟自动输出。在串行时钟的接收端 (ECCR:MS = 1) 禁止串行时钟输出 (SMR:SCKE = 0) 时, 收 / 发数据的各位的时钟必须从外部提供。

若时钟供给与收 / 发无关, 则时钟信号必须保持在标记电平 ("H")。

● 时钟延迟

ECCR 的 SCDE 位置 "1" 时, 如图 16.7-5 所示, 输出的是延迟的发送时钟。接收端器件在发送 / 接收时钟的上升沿或下降沿采样数据时需要该功能。

图 16.7-5 发送时钟延迟 (SCDE = 1)



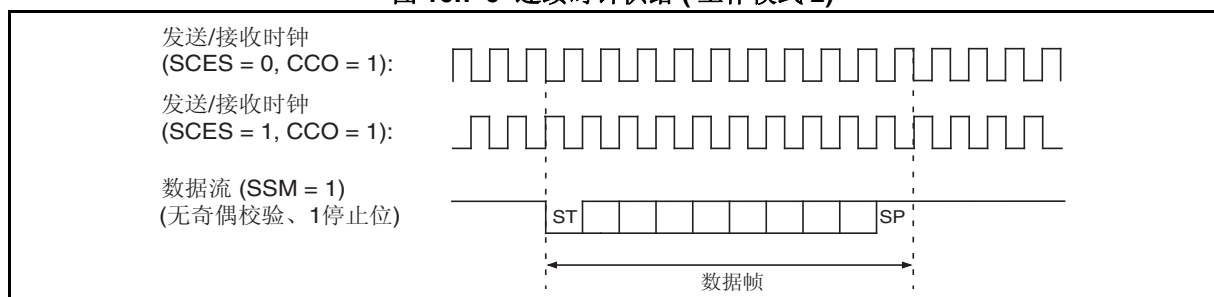
● 时钟反转

LIN-UART 扩展状态寄存器 (ESCR) 的 SCES 位置 "1" 时, LIN-UART 时钟反转, 且在 LIN-UART 时钟的下降沿采样接收数据。此时, 串行数据值必须在 LIN-UART 时钟的下降沿有效。

● 连续时钟供给

ESCR 寄存器的 CCO 位置 "1" 时, 在串行时钟发送端, 连续提供 SCK 引脚的串行时钟输出。在该模式下, 将启 / 停位加入到数据格式 (SSM = 1) 以帮助识别数据帧的开始和结束。图 16.7-6 显示的是连续时钟供给的使用 (工作模式 2)。

图 16.7-6 连续时钟供给 (工作模式 2)



● 错误检测

禁止启 / 停位 (ECCR:SSM = 0) 时, 仅检测超时错误。

● 同步模式的通信设置

同步模式下的通信需要以下设置:

- LIN-UART 波特率生成器的寄存器 1, 0 (BGR1, BGR0)
将专用波特率重载计数器设置为要求值。
- LIN-UART 串行模式寄存器 (SMR)
MD1, MD0: "10_B" (工作模式 2)
SCKE : "1": 使用专用波特率重载计数器
 : "0": 输入外部时钟
SOE : "1": 允许发送 / 接收
 : "0": 仅允许接收
- LIN-UART 串行控制寄存器 (SCR)
RXE, TXE: 都置 "1"。
AD : 禁止该位值以使地址 / 数据格式选择功能不可使用。
CL : 自动设置为 8 位长, 该位值无效。
CRE: "1": 清除 SSR 寄存器中的错误标志。
 - SSM = 0 时:
PEN, P, SBL: 因奇偶校验位和停止位都未使用, 这些位的值对操作无影响。
 - SSM = 1 时:
PEN: "1": 增加 / 检测奇偶校验位, "0": 不使用奇偶校验位
P : "1": 偶校验, "0": 奇校验
SBL: "1": 停止位长 2, "0": 停止位长 1
- LIN-UART 串行状态寄存器 (SSR)
BDS: "0": LSB 优先, "1": MSB 优先
RIE : "1": 允许接收中断, "0": 禁止接收中断
TIE : "1": 允许发送中断, "0": 禁止发送中断
- LIN-UART 扩展通信控制寄存器 (ECCR)
SSM: "0": 未使用启 / 停位 (正常),
 "1": 使用启 / 停位 (扩展功能),
MS : "0": 串行时钟的发送端 (串行时钟输出),
 "1": 串行时钟的接收端 (从串行时钟的发送端输入串行时钟)

注:

启动通信前, 对 LIN-UART 发送数据寄存器 (TDR) 写数据。

接收数据前, 先禁止串行输出 (SMR:SOE = 0), 然后对 TDR 寄存器写虚拟数据。

使能连续时钟输出和启 / 停位可实现异步模式下同样的双向通信。

MB95560H/570H/580H 系列

16.7.3 LIN 功能的操作 (工作模式 3)

工作模式 3 时，LIN-UART 用作 LIN 主控和 LIN 从动。在该工作模式下，通信格式设置为 8 位数据、无奇偶校验、1 个停止位、LSB 优先。

■ 异步 LIN 模式的操作

● 用作 LIN 主控时

在 LIN 模式下，主控决定整个总线的波特率，而从动同步于主控。

对 LIN-UART 扩展通信控制寄存器 (ECCR) 的 LBR 位写 "1"，SOT 引脚在 "L" 电平输出 13 ~ 16 位。这些位是 LIN synch break，标志着 LIN 报文的开始。

LIN-UART 串行状态寄存器 (SSR) 的 TDRE 位清 "0"，LIN synch break 后 TDRE 位置 "1" (初始值)。此时如果 SSR 的 TIE 位置 "1"，发送中断输出。

发送的 LIN Synch break 长由 ESCR 的 LBL0/LBL1 位设置，如下表所示。

表 16.7-3 LIN Synch Break 长

LBL0	LBL1	Synch break 长
0	0	13 位
1	0	14 位
0	1	15 位
1	1	16 位

LIN synch field 作为字节数据 0x55 在 LIN synch break 后发送。为防止发送中断的发生，即使在 TDRE 标志清 "0" 的状态下，也要等 ECCR 的 LBR 位置 "1" 后，0x55 才可写入 TDR。

● 用作 LIN 从动时

在 LIN 从动模式下，LIN-UART 必须与主控的波特率同步。即使设置了禁止接收 (RXE = 0)，如果使能 LIN break 中断 (LBIE = 1)，LIN-UART 生成接收中断。因接收中断发生，ESCR 的 LBD 位置 "1"。

对 LBD 位写 "0" 清除接收中断请求标志。

关于波特率的计算，下例通过 LIN-UART 的使用加以说明。LIN-UART 检测出 Synch field 的首个下降沿时，输入到 8/16 位多功能定时器的内部信号设置为 "H" 后，启动 8/16 位多功能定时器。上记的内部信号在第五个下降沿成为 "L"。8/16 位多功能定时器必须设置为输入捕捉模式。此外，必须使能 8/16 位多功能定时器的中断并将 8/16 位多功能定时器设置为双沿检测。输入 8/16 位多功能定时器的输入信号的时间是波特率乘 8 所得的值。波特率设定值通过以下算式计算。

8/16 位多功能定时器的计数器未溢出时

$$: \text{BGR 值} = (b - a) / 8 - 1$$

8/16 位多功能定时器的计数器溢出时

$$: \text{BGR 值} = (\text{max} + b - a) / 8 - 1$$

max: 自由运行定时器的最大值

a: 第 1 个中断后的 TII0 数据寄存器的值

b: 第 2 个中断后的 TII0 数据寄存器的值

注：

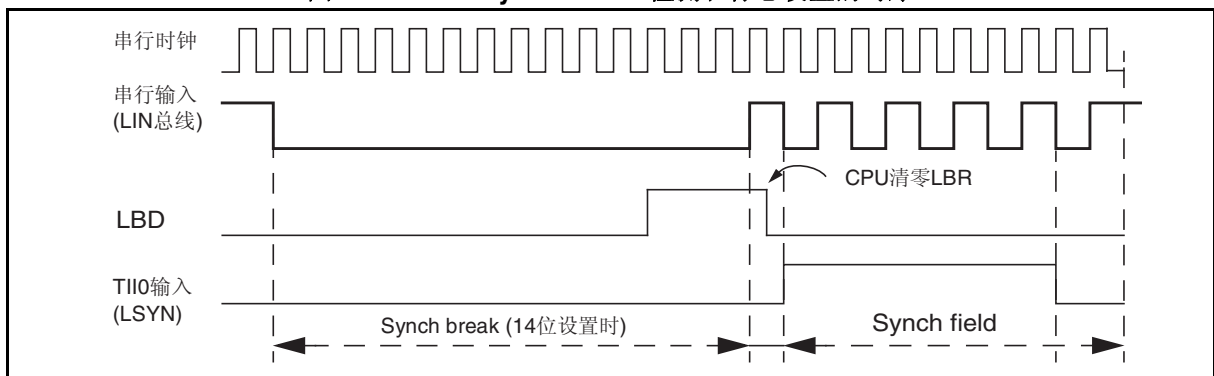
如上所示，在 LIN 从动模式下，在 Synch field 新算出的 BGR 值有超出波特率的 $\pm 15\%$ 的误差时，不要设置波特率。

关于 8/16 位多功能定时器的输入捕捉功能，参考 "14.13 输入捕捉功能的使用"。

● LIN synch break 检测中断和标志

从动模式下，检测到 LIN synch break 时，ESCR 的 LIN break 检测 (LBD) 标志置 "1"。如果使能 LIN break 中断 (LBIE = 1)，中断发生。

图 16.7-7 LIN Synch Break 检测和标志设置的时序



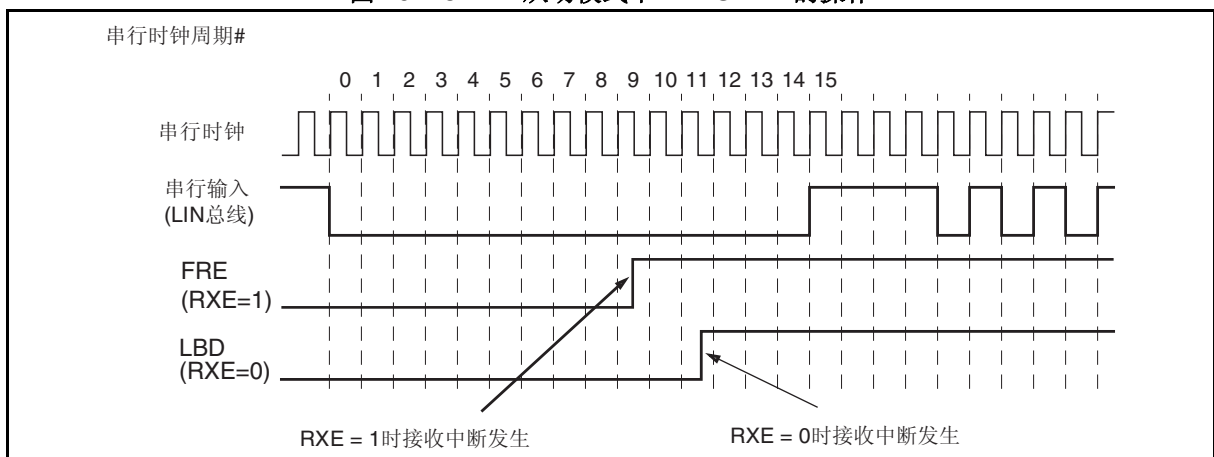
上图显示的是 LIN synch break 检测和标志的时序。

因为 SSR 的数据帧错误 (FRE) 标志位发生接收中断比 LIN break 中断早 2 位 (通信格式为 8 位数据、无奇偶校验、停止位 "1" 时)，使用 LIN break 时，将 RXE 清 "0"。

只有工作模式 3 具有 LIN synch break 检测功能。

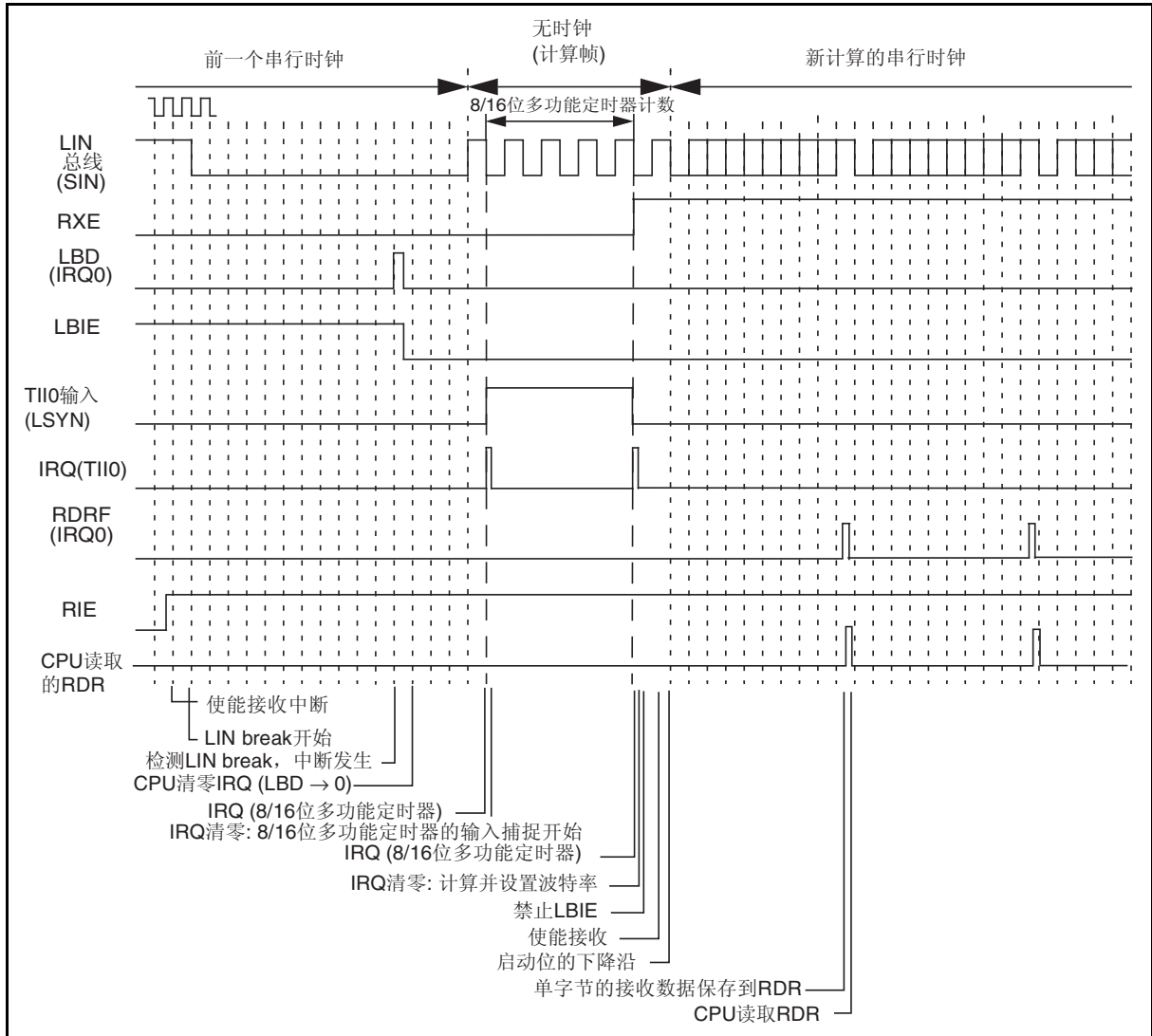
图 16.7-8 显示的是 LIN 从动模式下 LIN-UART 的操作。

图 16.7-8 LIN 从动模式下 LIN-UART 的操作



● LIN 总线时序

图 16.7-9 LIN 总线时序和 LIN-UART 信号



16.7.4 串行引脚直接访问

可直接访问发送引脚 (SOT) 或接收引脚 (SIN)。

■ LIN-UART 引脚直接访问

通过 LIN-UART 可实现编程器对串行 I/O 引脚的直接访问。

使用串行 I/O 引脚直接访问位 (ESCR:SIOP) 可读取串行输入引脚 (SIN) 的状态。

允许直接写入串行输出引脚 (SOT)(ESCR:SOPE = 1) 并对串行 I/O 引脚直接访问位 (ESCR:SIOP) 写 "0" 或 "1" 后, 若允许串行输出 (SMR:SOE=1), 则可任意设置串行输出引脚 (SOT) 的值。

LIN 模式下, 此特性可用于读取发送数据或在 LIN 总线信号发生物理错误时进行错误处理。

注:

只可在未进行发送时 (发送移位寄存器放空) 做直接访问。

允许发送前 (SMR:SOE = 1), 对串行输出引脚直接访问位 (ESCR:SIOP) 写值。这样做可防止意外输出电平的信号, 因为 SIOP 位保留着以前的值。

正常读取读取的是 SIN 引脚的值, 使用读 - 修改 - 写 (RMW) 类指令, 从 SIOP 位读取 SOT 引脚的值。

MB95560H/570H/580H 系列

16.7.5 双向通信功能 (正常模式)

工作模式 0 或 2 时，可执行正常的串行双向通信。工作模式 0 可选择异步模式；工作模式 2 可选择同步模式。

■ 双向通信功能

在正常模式 (工作模式 0 或 2) 下使用 LIN-UART，需如图 16.7-10 所示进行设置。

图 16.7-10 LIN-UART 在工作模式 0 和 2 的设置

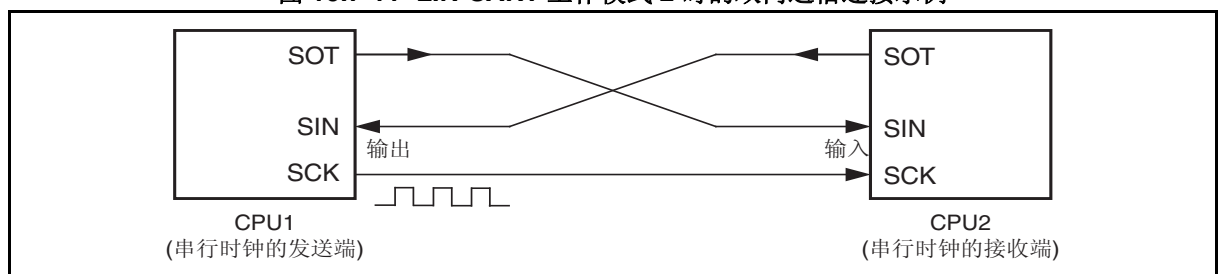
	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
SCR, SMR	PEN	P	SBL	CL	AD	CRE	RXE	TXE	MD1	MD0	OTO	EXT	REST	UPCL	SCKE	SOE
模式 0 →	⊙	⊙	⊙	⊙	×	0	⊙	⊙	0	0	0	⊙	0	0	⊙	⊙
模式 2 →	⊠	⊠	⊠	+	×	0	⊙	⊙	1	0	⊙	⊙	0	0	⊙	⊙
SSR, RDR/TDR	PE	ORE	FRE	RDRF	TDRE	BDS	RIE	TIE	设置比较数据 (写入时) 保留接收数据 (读取时)							
模式 0 →	⊙	⊙	⊙	⊙	⊙	⊙	⊙	⊙								
模式 2 →	⊠	⊙	⊠	⊙	⊙	⊙	⊙	⊙								
ESCR, ECCR	LBIE	LBD	LBL1	LBL0	SOPE	SIOP	CCO	SCES	保留	LBR	MS	SCDE	SSM	保留	RBI	TBI
模式 0 →	×	×	×	×	⊙	⊙	0	0	0	0	×	×	×	0	⊙	⊙
模式 2 →	×	×	×	×	⊙	⊙	⊠	⊙	0	×	⊙	⊙	⊙	0	⊠	⊠

⊙ : 使用位
 × : 未用位
 1 : 置 "1"
 0 : 清 "0"
 ⊠ : SSM = 1 时使用 (同步启 / 停位模式)
 + : 自动正确设置位

● CPU 间的连接

双向通信需如图 16.7-11 所示内接两个 CPU。

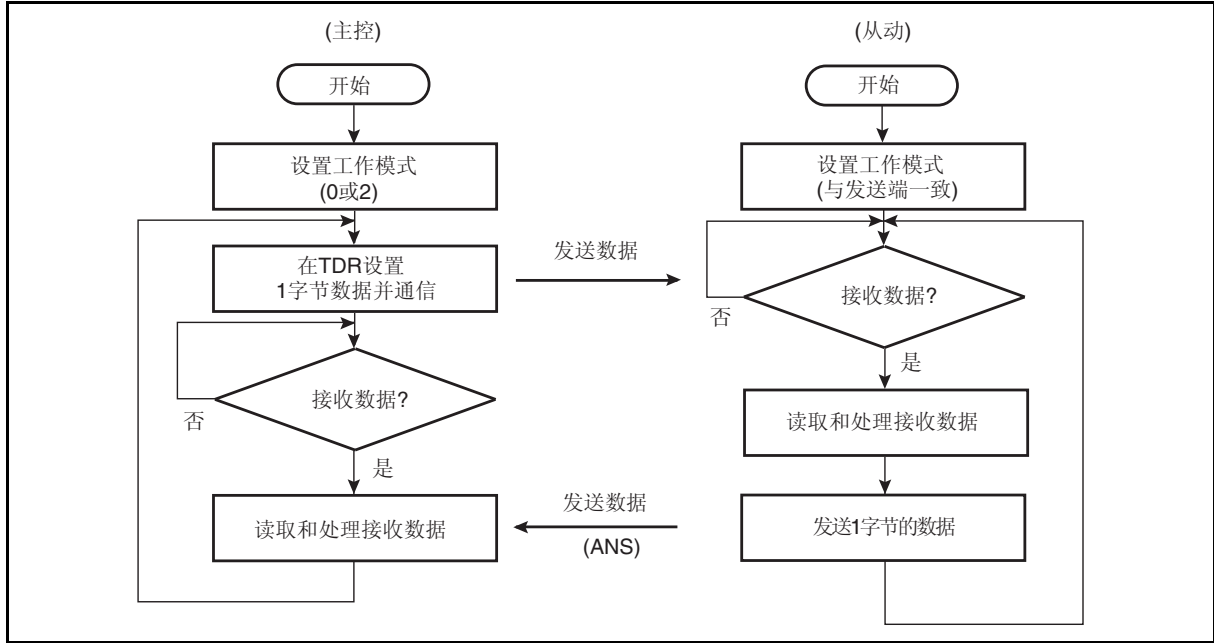
图 16.7-11 LIN-UART 工作模式 2 时的双向通信连接示例



● 通信方法例

发送数据准备好后，通信随时从发送端开始。接收到发送数据后，接收端定期返发送 ANS (在此例中为每一个字节)。图 16.7-12 为双向通信流程的图例。

图 16.7-12 双向通信流程图



MB95560H/570H/580H 系列

16.7.6 主 / 从模式通信功能 (多处理器模式)

在工作模式 1 可实现通过主 / 从模式连接多个 CPU 进行通信。LIN-UART 可用作主控或从动。

■ 主 / 从模式通信功能

在多处理器模式 (工作模式 1) 下使用 LIN-UART, 需如图 16.7-13 所示设置 LIN-UART。

图 16.7-13 LIN-UART 在工作模式 1 时的设置

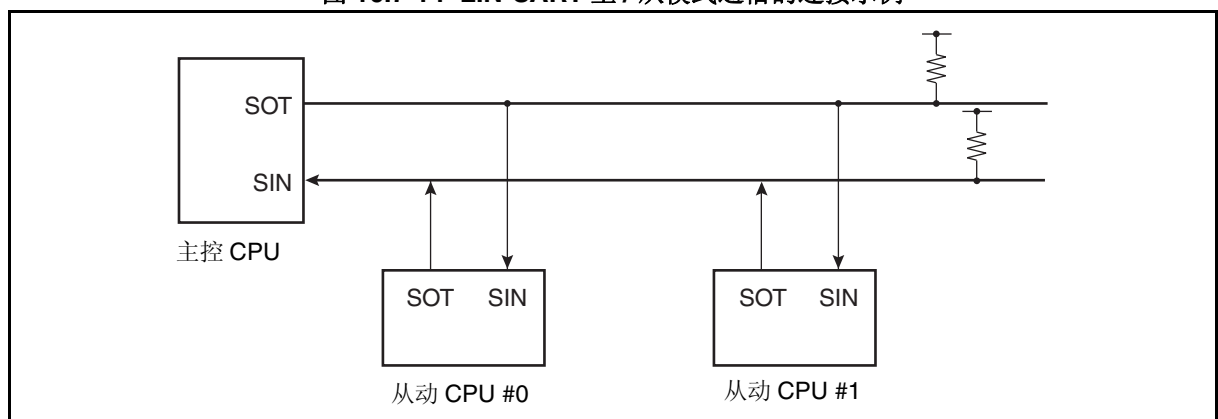
	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
SCR, SMR	PEN	P	SBL	CL	AD	CRE	RXE	TXE	MD1	MD0	OTO	EXT	REST	UPCL	SCKE	SOE
模式 1 →	+	x	⊙	⊙	⊙	0	⊙	⊙	0	1	0	⊙	0	0	⊙	⊙
SSR, RDR/TDR	PE	ORE	FRE	RDRF	TDRE	BDS	RIE	TIE	设置比较数据 (写入时) 保留接收数据 (读取时)							
模式 1 →	x	⊙	⊙	⊙	⊙	⊙	⊙	⊙								
ESCR, ECCR	LBIE	LBD	LBL1	LBL0	SOPE	SIOP	CCO	SCES	保留	LBR	MS	SCDE	SSM	保留	RBI	TBI
模式 1 →	x	x	x	x	⊙	⊙	0	0	0	x	x	x	x	0	⊙	⊙

⊙ : 使用位
 x : 未用位
 1 : 置 "1"
 0 : 清 "0"
 + : 自动正确设置位

● CPU 内接

主 / 从模式通信使用的通信系统由一个主控 CPU 和多个从动 CPU 连接两条通用通信电缆构成, 如图 16.7-14 所示。LIN-UART 可用作主控或从动。

图 16.7-14 LIN-UART 主 / 从模式通信的连接示例



● 功能选择

使用主 / 从模式通信时，选择表 16.7-4 所示的工作模式和数据传输方法。

表 16.7-4 选择主 / 从模式通信功能

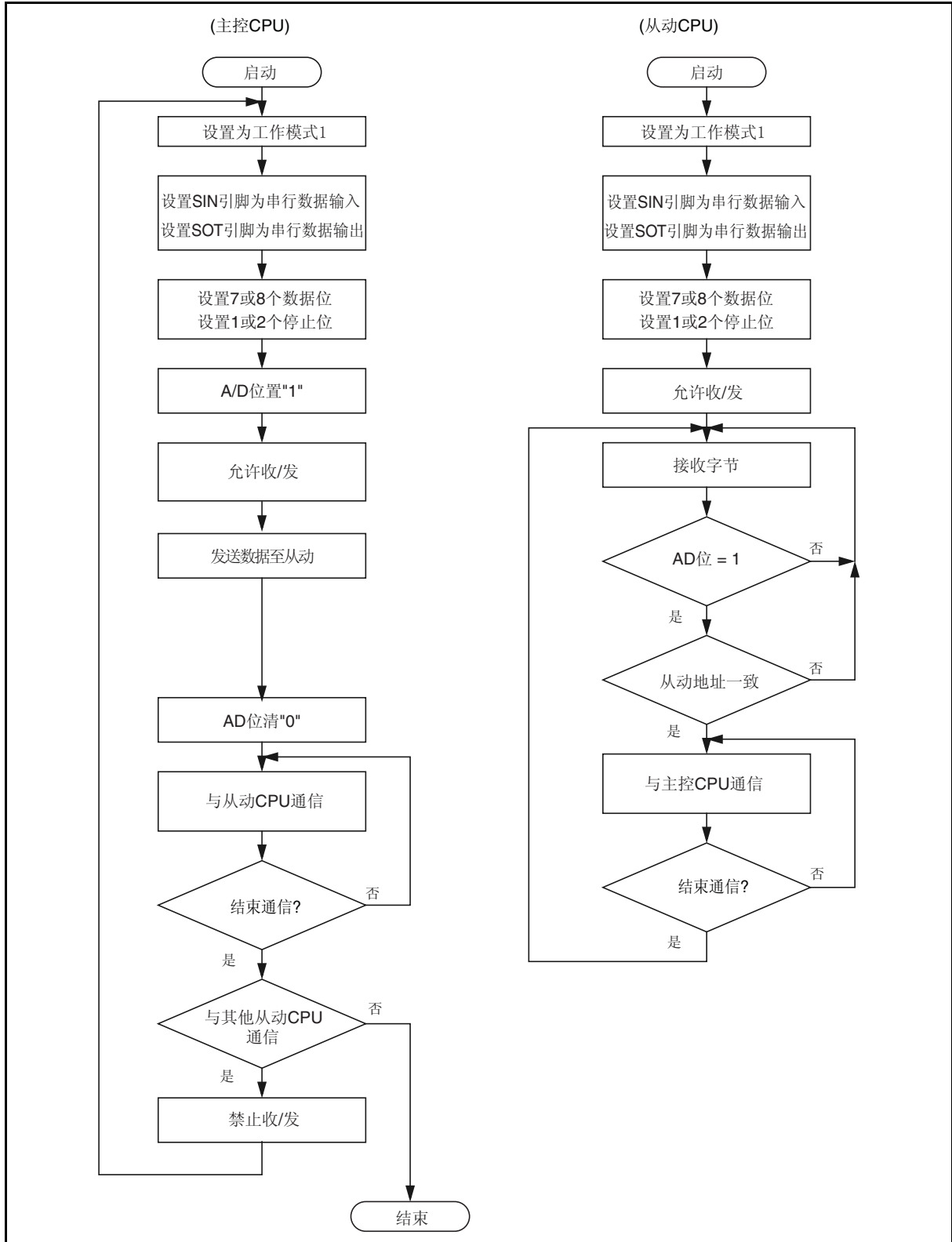
	工作模式		数据	奇偶校验	步调	停止位	位方向
	主控 CPU	从动 CPU					
地址 发送 / 接收	工作模式 1 (发送 / 接收 AD 位)	工作模式 1 (发送 / 接收 AD 位)	AD = 1 + 7 位或 8 位地址	无	异步	1 位或 2 位	优先 LSB 或 MSB 优先
数据 发送 / 接收			AD = 0 + 7 位或 8 位数据				

● 通信方法

主 / 从模式通信是以主控 CPU 发送地址数据开始的。地址数据是 AD 位置 "1" 是所选数据，决定着通信目标的从动 CPU。各从动 CPU 通过程序判断地址数据，地址数据与该从动 CPU 的指定地址匹配时与主控 CPU 通信。

图 16.7-15 是主 / 从模式通信 (多处理器模式) 的流程图。

图 16.7-15 主 / 从模式通信流程图



16.7.7 LIN 通信功能

进行 LIN-UART 通信时，LIN 主控系统或 LIN 从动系统中可使用 LIN 器件。

■ LIN 主 / 从模式通信功能

LIN-UART 的 LIN 通信模式 (工作模式 3) 须如图 16.7-16 所示进行设置。

图 16.7-16 LIN-UART 在工作模式 3 (LIN) 时的设置

	bit15	bit14	bit13	bit12	bit11	bit10	bit9	bit8	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
SCR, SMR	PEN	P	SBL	CL	AD	CRE	RXE	TXE	MD1	MD0	OTO	EXT	REST	UPCL	SCKE	SOE
模式 3 →	+	x	+	+	x	0	⊙	⊙	1	1	0	⊙	0	0	⊙	⊙
SSR, RDR/TDR	PE	ORE	FRE	RDR F	TDRE	BDS	RIE	TIE	设置比较数据 (写入时) 保留接收数据 (读取时)							
模式 3 →	x	⊙	⊙	⊙	⊙	+	⊙	⊙								
ESCR, ECCR	LBIE	LBD	LBL1	LBL0	SOPE	SIOP	CCO	SCES	保留	LBR	MS	SCDE	SSM	保留	RBI	TBI
模式 3 →	⊙	⊙	⊙	⊙	⊙	⊙	0	0	0	⊙	x	x	x	0	⊙	⊙

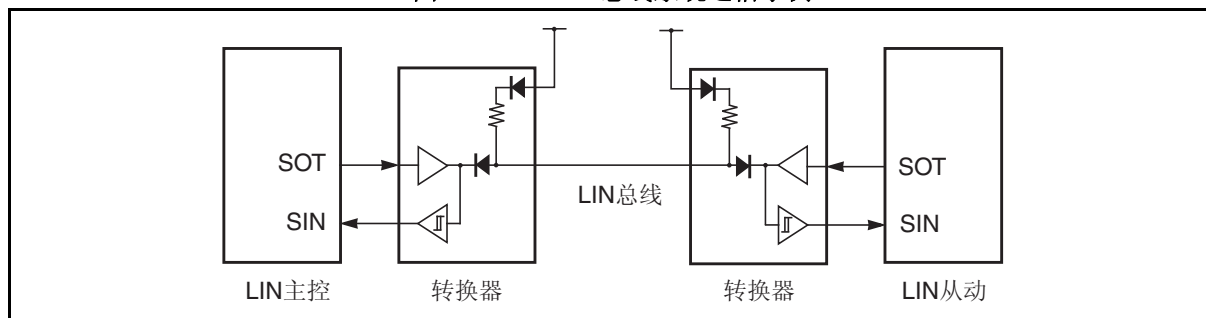
⊙ : 使用位
 x : 未用位
 1 : 置 "1"
 0 : 清 "0"
 + : 自动正确设置位

● LIN 器件连接

图 16.7-17 显示的是 LIN 总线系统中的通信例。

LIN-UART 既可用作 LIN 主控又可用作 LIN 从动。

图 16.7-17 LIN 总线系统通信示例

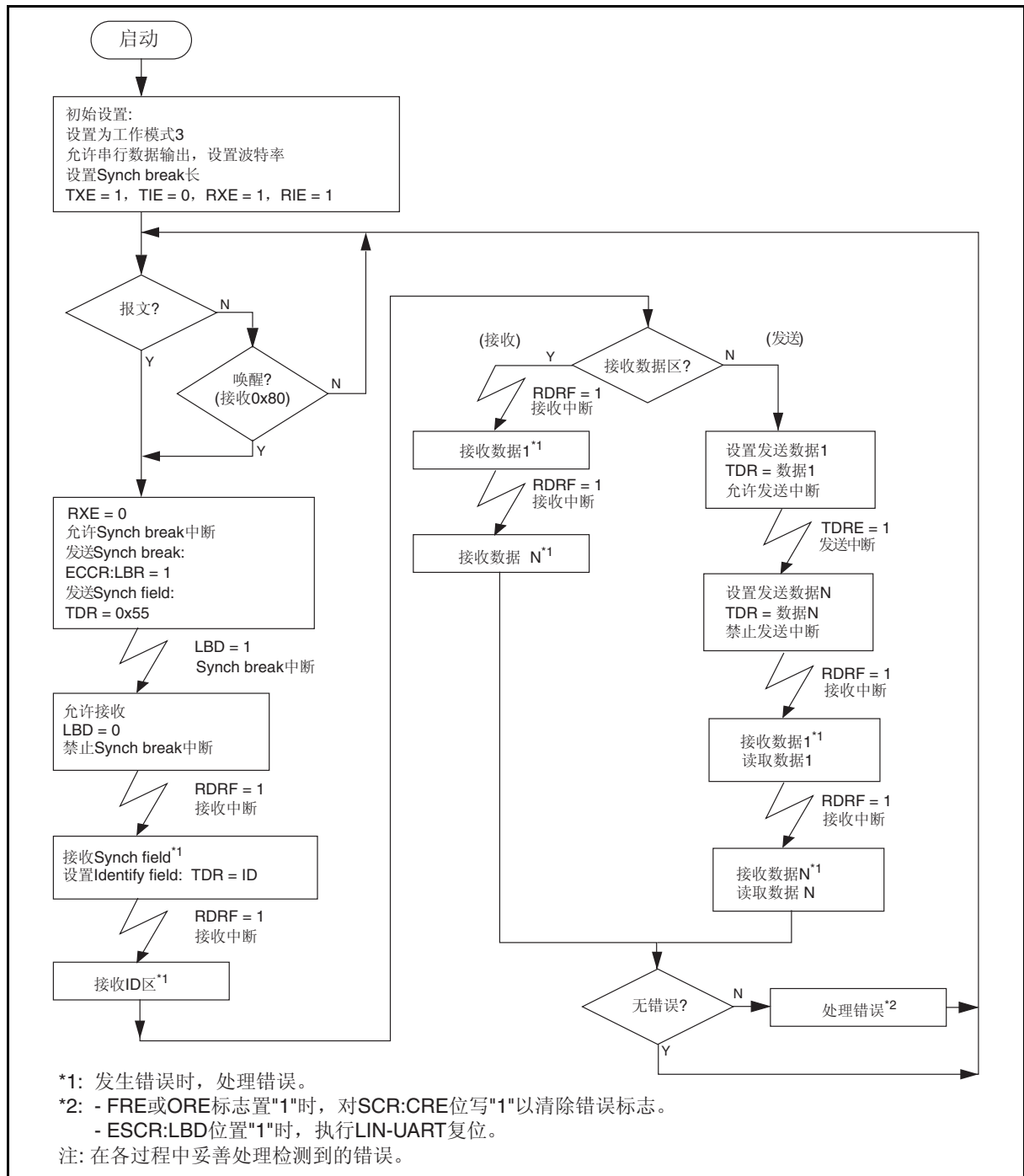


16.7.8 LIN-UART LIN 通信流程图例 (工作模式 3)

本节介绍 LIN-UART LIN 通信流程图例。

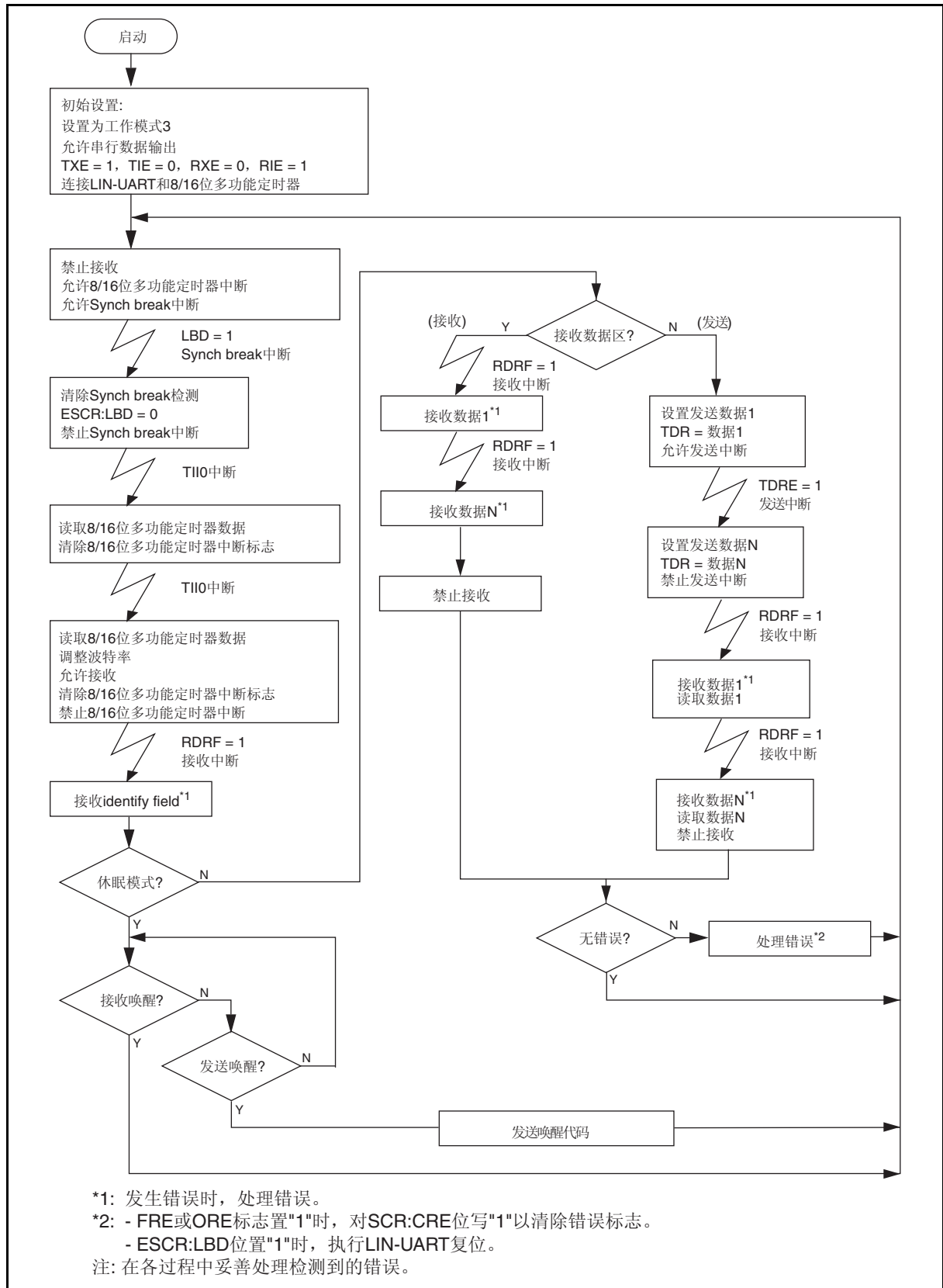
■ LIN 主控制器件

图 16.7-18 LIN 主控流程图



■ LIN 从动器件

图 16.7-19 LIN 从动流程图



16.8 LIN-UART 的使用注意事项

本节介绍使用 LIN-UART 时的注意事项。

■ LIN-UART 的使用注意事项

● 允许使用

LIN-UART 通过 LIN-UART 串行控制寄存器 (SCR) 的 TXE(发送) 和 RXE(接收) 使能位分别控制发送和接收。因为发送 / 接收被默认值 (初始值) 禁止, 传输前需将其使能。此外, 还可根据需要禁止发送 / 接收以停止传输。

● 设置通信模式

通信模式必须在 LIN-UART 停止运行的状态下设置。如果在收 / 发进行期间设置模式, 设置模式时发送 / 接收的数据的完整性则得不到保证。

● 使能发送中断的时机

因为发送数据放空标志位 (SSR:TDRE) 的默认值 (初始值) 为 "1" (无发送数据、允许发送数据写入), 如果允许发送中断请求 (SSR:TIE =1), 发送中断请求立即发生。为了防止发生这种情况, 务必先设置发送数据, 再将 TIE 标志置 "1"。

● 修改运行设定

采样时钟沿选择位 (ESCR:SCES) 清 "0" 时修改以下位之前, 先要禁止发送 / 接收。修改后, 软件复位 LIN-UART。

即使设置 LIN-UART 串行模式寄存器 (SMR) 和复位 LIN-UART (SMR:UPCL = 1) 同时进行, 也未必能保证运行设置的正确性。因此, 设置 LIN-UART 串行模式寄存器 (SMR) 之后, 再次复位 LIN-UART。

• 串行控制寄存器 (SCR)

奇偶使能位 (PEN)、停止位长选择位 (SBL)、数据长选择位 (CL)

• 串行模式寄存器 (SMR)

工作模式选择位 (MD1,MD0)

• 扩展状态控制寄存器 (ESCR)

持续时钟输出使能位 (CCO)

• 扩展通信控制寄存器 (ECCR)

串行时钟收 / 发端选择位 (MS)、串行时钟延迟使能位 (SCDE)、启 / 停位模式使能位 (SSM)

要软件复位 LIN-UART(SMR:UPCL = 1), 需先修改 SMR 寄存器的设定, 然后再次访问该寄存器。

若未按照以上步骤修改运行设定, 则不可保证本器件的正常运行。

尽管 LIN break field 的发送位长可变, LIN break field 的检测位长固定为 11 位。

● 修改采样时钟沿选择位 (ESCR:SCES)

SCES 位置 "1" 时, 禁止执行 LIN-UART 软件复位。

- 将 SCES 位从 "0" 变更为 "1"

先禁止发送 / 接收、执行 LIN-UART 软件复位 (SMR:UPCL = 1), 然后将 SCES 从 "0" 变更为 "1"。

- 将 SCES 从 "1" 变更为 "0"

先禁止发送 / 接收、将 SCES 位从 "1" 变更为 "0", 然后执行 LIN-UART 软件复位 (SMR:UPCL = 1)。

● 使用 LIN 功能

工作模式 3 下可使用 LIN 功能。工作模式 3 时 LIN 格式自动设置 (8 位数据、无奇偶校验、1 个停止位、LSB 优先)。

LIN break 发送位长可变, 但检测位长固定为 11 位。

● LIN 从动设定

启动 LIN 从动模式后, 务必在接收第 1 个 LIN synch break 前设置波特率, 以保证至少 13 位长的 LIN synch break 成功检测。

● 总线空闲功能

同步模式 (工作模式 2) 下不可使用总线空闲功能。

● AD 位 (LIN-UART 串行控制寄存器 (SCR): 地址 / 数据格式选择位)

使用 AD 位时需注意以下几点:

通过值写入, AD 位用于选择发送地址 / 数据; 读取 AD 位时, 最后接收的 AD 位的值返回。在微控制器内部, 接收的 AD 位值和发送的 AD 位值保存在不同的寄存器中。

使用读 - 修改 - 写 (RMW) 类指令时可读取发送 AD 位值。因此, 位访问 SCR 寄存器的其他位时, 不正确的值可能会写入 AD 位。

鉴于以上理由, 必须在发送前最后一次访问 SCR 寄存器时设置 AD 位。字节访问 SCR 寄存器写值的方法也可以防止该问题。

● LIN-UART 软件复位

LIN-UART 串行控制寄存器 (SCR) 的 TXE 位为 "0" 时, 执行 LIN-UART 软件复位 (SMR:UPCL = 1)。

● Synch break 检测

工作模式 3 (LIN 模式) 时, 如果串行输入超过 11 位宽且为 "L" 时, 扩展状态控制寄存器 (ESCR) 的 LBD 位置 "1" (synch break 检测) 并且 LIN-UART 等待 synch field。因此, 并非到了 synch break 时, 若串行输入有超过 11 位的 "0", 则 LIN-UART 意识到输入了 synch break (LBD = 1), 并等待 synch field。

此时, 执行 LIN-UART 复位 (SMR: UPCL = 1)。

MB95560H/570H/580H 系列

16.9 LIN-UART 的设定示例

本节介绍 LIN-UART 设定示例。

■ 设定方法示例

● 选择工作模式的方法

使用工作模式选择位 (SMR:MD[1:0])。

工作模式		工作模式选择位 (MD[1:0])
模式 0	异步 (正常模式)	设置为 "00 _B "
模式 1	异步 (多处理器模式)	设置为 "01 _B "
模式 2	同步 (正常模式)	设置为 "10 _B "
模式 3	异步 (LIN 模式)	设置为 "11 _B "

● 工作时钟类型和选择工作时钟的方法

使用外部时钟选择位 (SMR:EXT)。

时钟输入	外部时钟选择位 (EXT)
选择专用波特率生成器	清 "0"
选择外部时钟	置 "1"

● 控制 SCK, SIN, SOT 引脚的方法

使用以下设置。

操作	LIN-UART
设置 SCK 引脚为输入引脚	DDR0:P02 =0 SMR:SCKE =0
设置 SCK 引脚为输出引脚	SMR:SCKE =1
使用 SIN 引脚	DDR0:P04 =0
使用 SOT 引脚	SMR:SOE =1

● 允许 / 禁止 LIN-UART 的使用的方法

使用接收使能位 (SCR:RXE)。

操作	接收使能位 (RXE)
禁止接收	清 "0"
允许接收	置 "1"

使用发送控制位 (SCR:TXE)。

操作	发送控制位 (TXE)
禁止发送	清 "0"
允许发送	置 "1"

● 使用外部时钟作为 LIN-UART 串行时钟的方法

使用一对一外部时钟使能位 (SMR:OTO)。

操作	一对一外部时钟使能位 (OTO)
允许外部时钟	置 "1"

● 重启重载计数器的方法

使用重载计数器重启位 (SMR:REST)。

操作	重载计数器重启位 (REST)
重启重载计数器	置 "1"

● 复位 LIN-UART 的方法

使用 LIN-UART 编程清除位 (SMR:UPCL)。

操作	LIN-UART 编程清除位 (UPCL)
使用软件复位 LIN-UART	置 "1"

● 设置奇偶校验的方法

使用奇偶校验使能位 (SCR:PEN) 和奇偶校验选择位 (SCR:P)。

操作	奇偶校验控制 (PEN)	奇偶校验极性 (P)
无奇偶校验	清 "0"	-
偶校验	置 "1"	清 "0"
奇校验	置 "1"	置 "1"

● 设置数据长的方法

使用数据长选择位 (SCR:CL)。

操作	数据长选择位 (CL)
设置为 7 位长	清 "0"
设置为 8 位长	置 "1"

● 选择停止位长的方法

使用停止位长选择位 (SCR:SBL)。

操作	停止位长选择位 (SBL)
设置停止位长为 1 位	清 "0"
设置停止位长为 2 位	置 "1"

● 清除错误标志的方法

使用接收错误标志清除位 (SCR:CRE)。

操作	接收错误标志清除位 (CRE)
清除错误标志 (PE, ORE, FRE)	置 "1"

● 设置传输方向的方法

使用传输方向选择位 (SSR:BDS)。

在任何工作模式下传输方向可选择 LSB/MSB。

操作	传输方向选择位 (BDS)
选择 LSB 优先 (从最低位开始)	清 "0"
选择 MSB 优先 (从最高位开始)	置 "1"

● 清除接收完成标志的方法

使用以下方法。

操作	方法
清除接收完成标志	读取 RDR 寄存器

第 1 次读取 RDR 寄存器时接收开始。

● 清除发送缓冲器放空标志的方法

使用以下设置。

操作	方法
清除发送缓冲器放空标志	写入 TDR 寄存器

第 1 次写入 TDR 寄存器时发送开始。

● 选择数据格式 (地址 / 数据) 的方法 (仅限工作模式 1)

使用数据长选择位 (SCR:AD)。

操作	数据格式选择位 (AD)
选择数据帧	清 "0"
选择地址帧	置 "1"

仅在发送时有效。接收时 AD 位无效。

● 设置波特率的方法

参见 "16.6 LIN-UART 波特率"。

● 中断相关的寄存器

如下表所示，中断级是由中断级设置寄存器设置的。

	中断级设置寄存器	中断向量
接收	中断级寄存器 (ILR1) 地址：0007A _H	#7 地址：0FFEC _H
发送	中断级寄存器 (ILR2) 地址：0007B _H	#8 地址：0FFEA _H

● 允许 / 禁止 / 清除中断的方法

中断请求使能标志、中断请求标志

中断请求使能位 (SSR:RIE)、(SSR:TIE) 用于允许中断。

操作	UART 接收	UART 发送
	接收中断使能位 (RIE)	发送中断使能位 (TIE)
禁止中断请求	清 "0"	
允许中断请求	置 "1"	

以下设置用于清除中断请求。

操作	UART 接收	UART 发送
清除中断请求	读取 LIN-UART 串行输入寄存器 (RDR) 清除接收数据寄存器满载标志位 (RDRF)。	对 LIN-UART 串行输出数据寄存器 (TDR) 写入数据清 "0" 发送数据寄存器放空标志位 (TDRE)。
	对错误标志清除位 (CRE) 写 "1" 清除错误标志 (PE, ORE, FRE) 为 "0"。	

第 17 章

8/10 位 A/D 转换器

本章介绍 8/10 位 A/D 转换器的功能和操作。

- 17.1 8/10 位 A/D 转换器的概要
- 17.2 8/10 位 A/D 转换器的配置
- 17.3 8/10 位 A/D 转换器的引脚
- 17.4 8/10 位 A/D 转换器的寄存器
- 17.5 8/10 位 A/D 转换器的中断
- 17.6 8/10 位 A/D 转换器的操作和设定步骤例
- 17.7 8/10 位 A/D 转换器的使用注意事项
- 17.8 8/10 位 A/D 转换器的样本程序

17.1 8/10 位 A/D 转换器的概要

8/10 位 A/D 转换器是 10 位逐次逼近型转换器。可从多路模拟输入引脚中选择输入信号，使用软件或内部时钟启动该转换器。

■ A/D 转换功能

A/D 转换器把输入到模拟输入引脚的模拟电压 (输入电压) 转换成 8 位或 10 位数值。

- 可从多路模拟输入引脚中选择输入信号
- 可通过程序设定转换速度 (根据工作电压和工作频率选择)
- A/D 转换完成后，产生中断
- 使用 ADC1 寄存器的 ADI 位确认转换完成

请使用以下方法启动 A/D 转换功能：

- 使用 ADC1 寄存器的 ADI 位启动
- 使用 8/16 多功能定时器输出引脚 TO00 实现连续启动

MB95560H/570H/580H 系列

17.2 8/10 位 A/D 转换器的配置

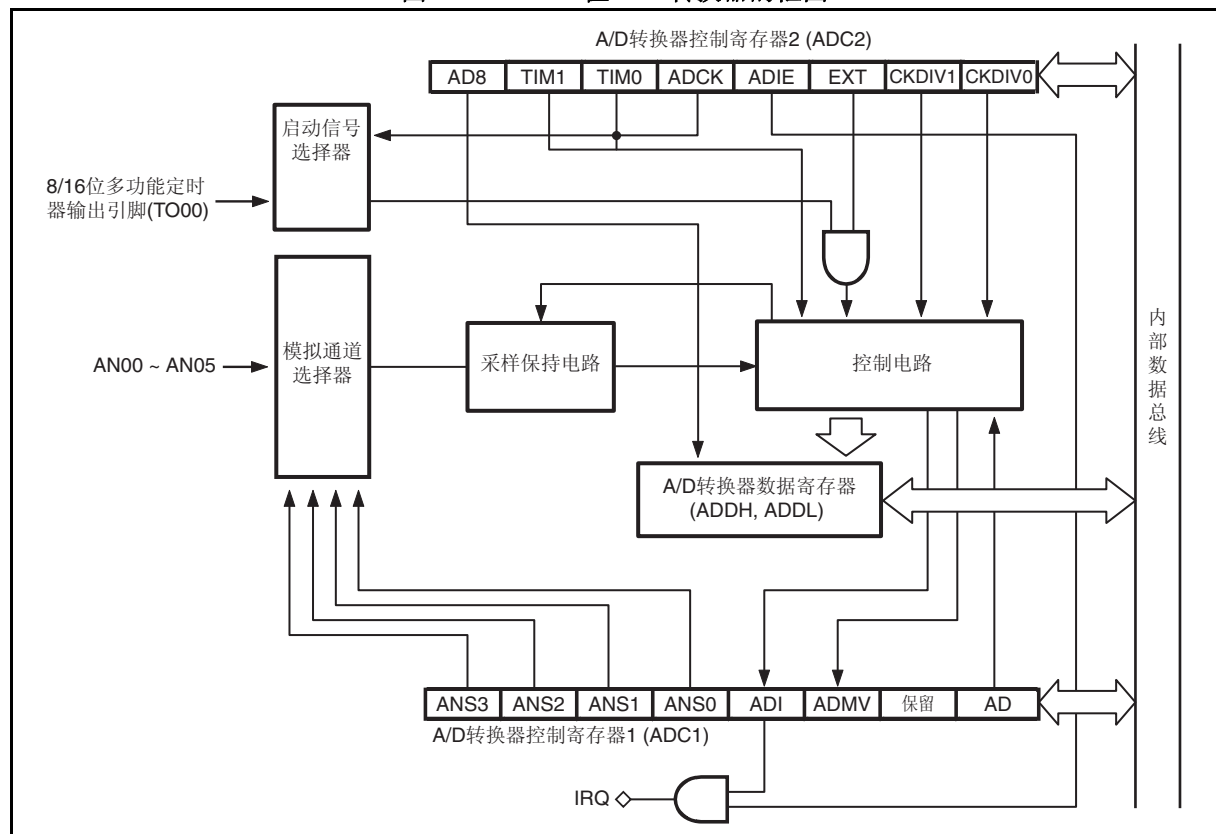
8/10 位 A/D 转换器由以下模块构成：

- 时钟选择器 (输入时钟选择器用于启动 A/D 转换)
- 模拟通道选择器
- 采样和保持电路
- 控制电路
- A/D 转换器数据寄存器 (ADDH, ADDL)
- A/D 转换器控制寄存器 1 (ADC1)
- A/D 转换器控制寄存器 2 (ADC2)

■ 8/10 位 A/D 转换器的框图

图 17.2-1 是 8/10 位 A/D 转换器的框图。

图 17.2-1 8/10 位 A/D 转换器的框图



● 时钟选择器

该选择器通过使能连续启动选择 A/D 转换时钟 (ADC2:EXT = 1)。

● 模拟通道选择器

该电路可从多路模拟输入引脚中选择输入通道。

● 采样保持电路

该电路保持模拟通道选择器选择的输入电压。A/D 转换启动后，该电路对输入电压进行采样并保持，这使得 A/D 转换在转换 (比较) 期间不受输入电压的变动影响。

● 控制电路

A/D 转换功能依据比较器的电压比较信号自 MSB 至 LSB 逐次决定 10 位 A/D 数据寄存器的值。A/D 转换完成后，A/D 转换功能使中断请求标志位 (ADC1:ADI) 置 "1"。

● A/D 转换器数据寄存器 (ADDH/ADDL)

10 位 A/D 数据的高 2 位存储在 ADDH 寄存器；低 8 位存储在 ADDL 寄存器。

A/D 转换精度位 (ADC2:AD8) 置 "1" 时，A/D 转换变为 8 位精度；10 位 A/D 数据的高 8 位存储在 ADDL 寄存器。

● A/D 转换器控制寄存器 1 (ADC1)

该寄存器用于使能和禁止各个功能，选择模拟输入引脚，并确认状态。

● A/D 转换器控制寄存器 2 (ADC2)

该寄存器用于选择输入时钟，使能和禁止中断，控制各个 A/D 转换功能。

■ 输入时钟

8/10 位 A/D 转换器把预分频器的输出时钟用作输入时钟 (工作时钟)。

MB95560H/570H/580H 系列

17.3 8/10 位 A/D 转换器的引脚

本节介绍 8/10 位 A/D 转换器的引脚。

■ 8/10 位 A/D 转换器的引脚

MB95560H 系列有 6 路通道的模拟输入引脚。

模拟输入引脚也可用作通用 I/O 口。

● AN05 引脚 ~ AN00 引脚

AN05 ~ AN00: 使用 A/D 转换功能时, 待转换的模拟电压输入到其中一个引脚。端口方向寄存器 (DDR) 的对应位清 "0" 且选择模拟输入引脚选择位 (ADC1: ANS0 ~ ANS3) 时, 引脚 AN05 ~ AN00 可用作模拟输入引脚。使用 8/10 位 A/D 转换器时, 未用作模拟输入引脚的引脚可用作通用 I/O 口。

MB95570H 系列有 2 路通道的模拟输入引脚。

模拟输入引脚也可用作通用 I/O 口。

● AN05 引脚 ~ AN04 引脚

AN05 ~ AN04: 使用 A/D 转换功能时, 待转换的模拟电压输入到其中一个引脚。端口方向寄存器 (DDR) 的对应位清 "0" 且选择模拟输入引脚选择位 (ADC1: ANS0 ~ ANS3) 时, 引脚 AN05 ~ AN04 可用作模拟输入引脚。使用 8/10 位 A/D 转换器时, 未用作模拟输入引脚的引脚可用作通用 I/O 口。

MB95580H 系列有 5 路通道的模拟输入引脚。

模拟输入引脚也可用作通用 I/O 口。

● AN05 引脚 ~ AN01 引脚

AN05 ~ AN01: 使用 A/D 转换功能时, 待转换的模拟电压输入到其中一个引脚。端口方向寄存器 (DDR) 的对应位清 "0", 且选择模拟输入引脚选择位 (ADC1: ANS0 ~ ANS3) 时, 引脚 AN05 ~ AN01 可用作模拟输入引脚。使用 8/10 位 A/D 转换器时, 未用作模拟输入引脚的引脚可用作通用 I/O 口。

■ 8/10 位 A/D 转换器引脚的框图

图 17.3-1 8/10 位 A/D 转换器的引脚 AN00, AN01 (P00/AN00, P01/AN01) 的框图

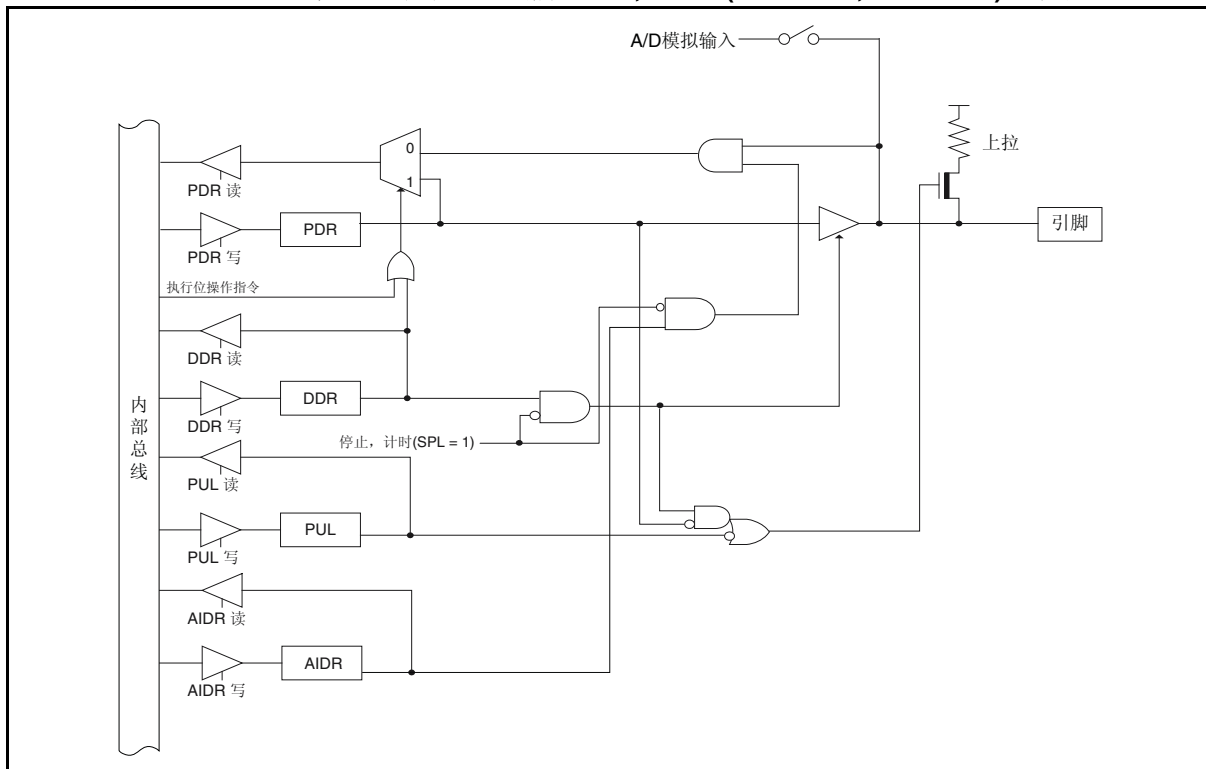


图 17.3-2 8/10 位 A/D 转换器的引脚 AN02, AN03, AN05 (P02/INT02/AN02/SCK, P03/INT03/AN03/SOT, P05/INT05/AN05/TO00) 的框图

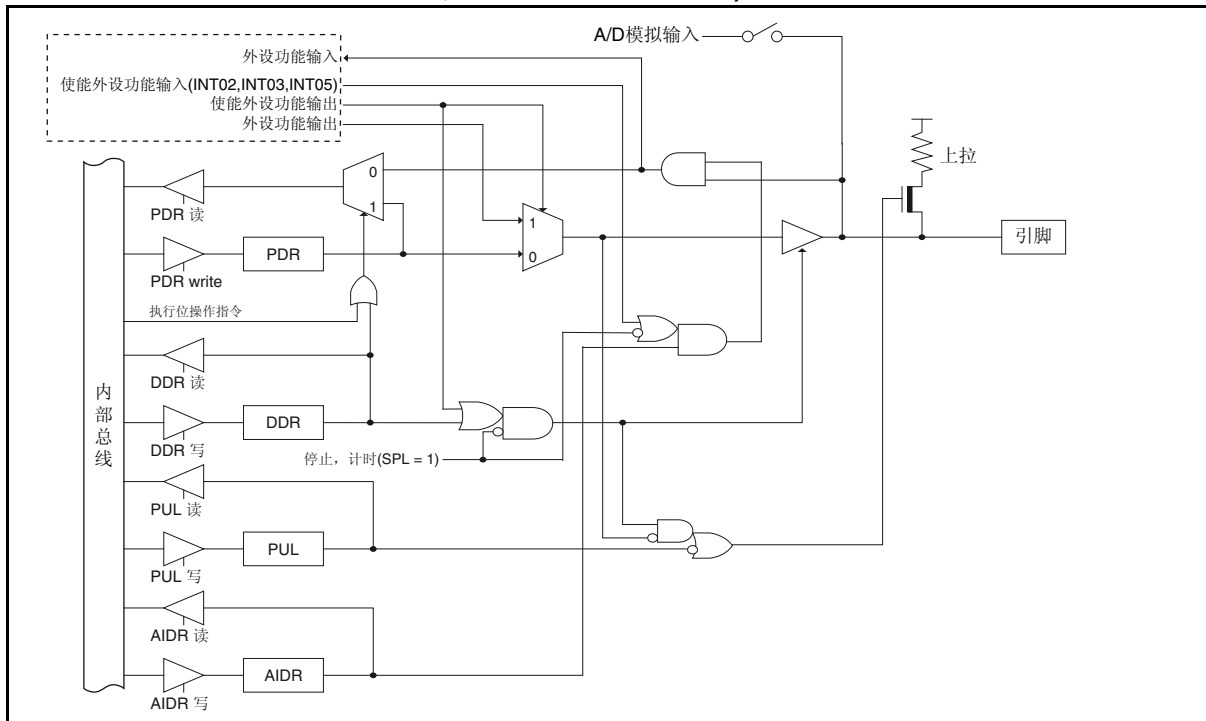
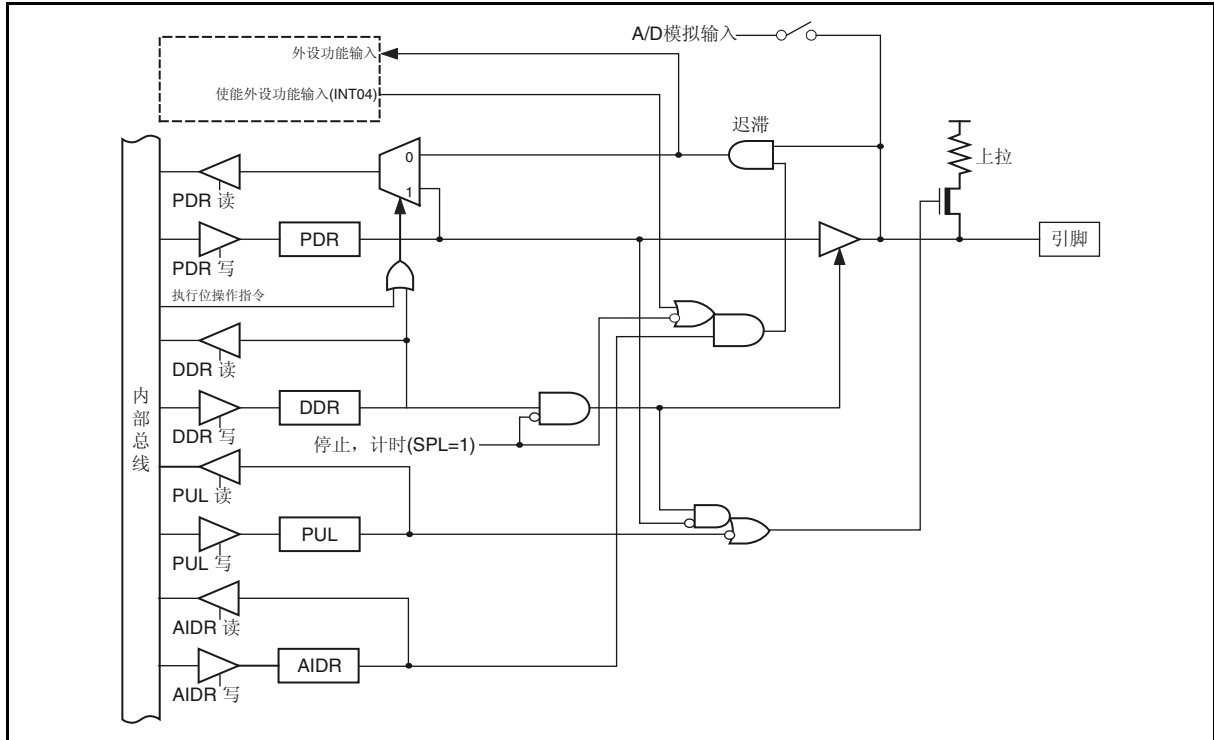


图 17.3-3 8/10 位 A/D 转换器的引脚 AN04 (P04/INT04/AN04/SIN/EC0) 的框图



17.4 8/10 位 A/D 转换器的寄存器

8/10 位 A/D 转换器包含 4 个寄存器：A/D 转换器控制寄存器 1 (ADC1)、A/D 转换器控制寄存器 2 (ADC2)、A/D 转换器数据寄存器高位 (ADDH) 和 A/D 转换器数据寄存器低位 (ADDL)。

■ 8/10 位 A/D 转换器的寄存器

图 17.4-1 是 8/10 位 A/D 转换器的寄存器一览表。

图 17.4-1 8/10 位 A/D 转换器的寄存器

8/10 位 A/D 转换器控制寄存器 1 (ADC1)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006C _H	ANS3	ANS2	ANS1	ANS0	ADI	ADMV	保留	AD	00000000 _B
	R/W	R/W	R/W	R/W	R(RM1),W	R/WX	R/W0	R0,W	
8/10 位 A/D 转换器控制寄存器 2 (ADC2)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006D _H	AD8	TIM1	TIM0	ADCK	ADIE	EXT	CKDIV1	CKDIV0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
8/10 位 A/D 转换器数据寄存器高位 (ADDH)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006E _H	-	-	-	-	-	-	SAR9	SAR8	00000000 _B
	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R/WX	R/WX	
8/10 位 A/D 转换器数据寄存器高位 (ADDL)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
006F _H	SAR7	SAR6	SAR5	SAR4	SAR3	SAR2	SAR1	SAR0	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/W	: 读 / 写 (读值和写值相同。)								
R(RM1), W	: 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类指令读 "1"。)								
R/WX	: 只读 (可读。写值无效。)								
R/W0	: 写值为 "0"。读值和写值相同。)								
R0,W	: 只写 (可写。读值为 "0"。)								
R0/WX	: 始终读 "0"。写值无效。)								
-	: 未定义位								

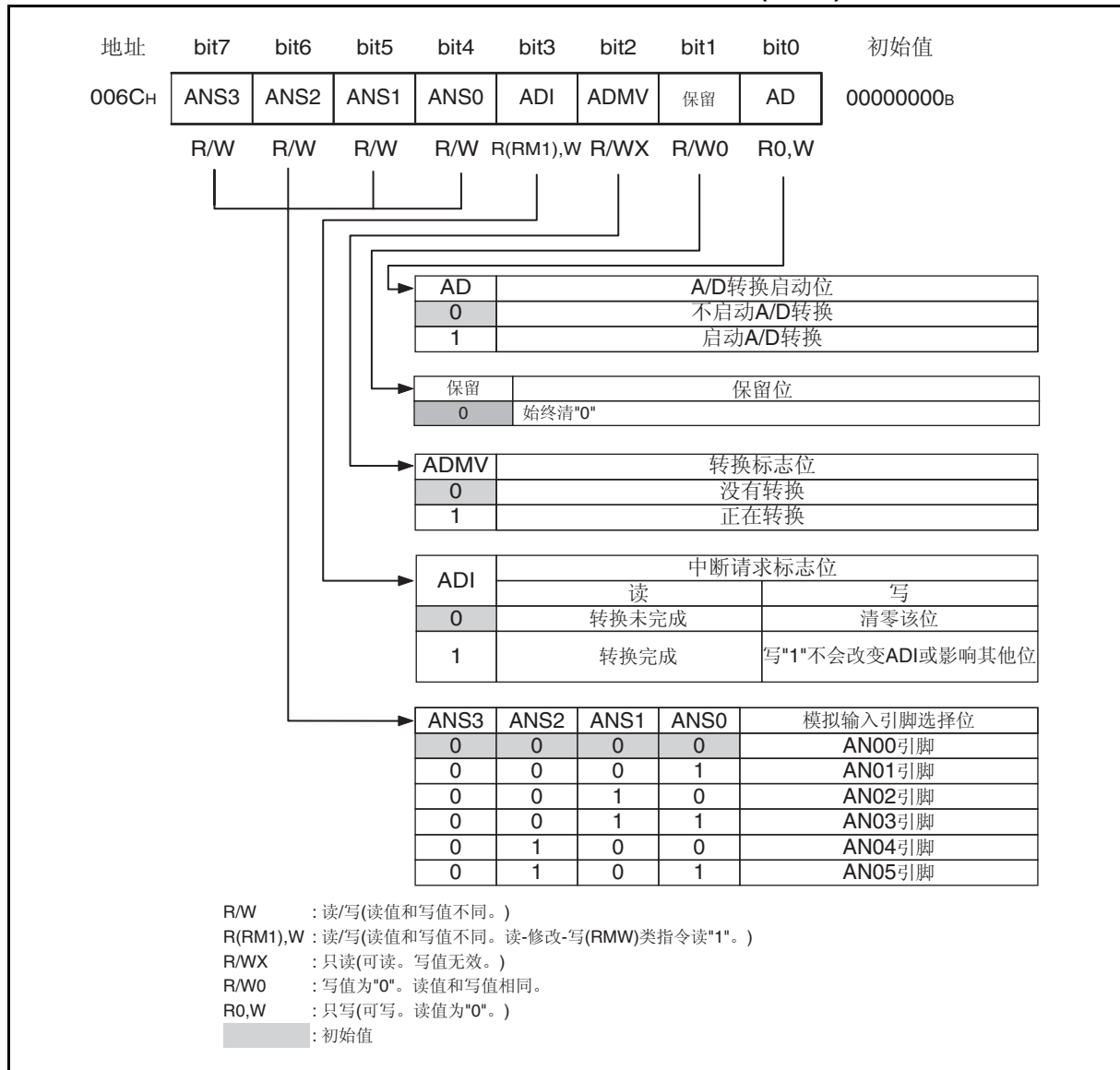
MB95560H/570H/580H 系列

17.4.1 8/10 位 A/D 转换器控制寄存器 1 (ADC1)

8/10 位 A/D 转换器控制寄存器 1 (ADC1) 用于使能 / 禁止 8/10 位 A/D 转换器的各项功能，选择模拟输入引脚及确认转换器的状态。

■ 8/10 位 A/D 转换器控制寄存器 1 (ADC1)

图 17.4-2 8/10 位 A/D 转换器控制寄存器 1 (ADC1)



不可使用模拟输入引脚选择位 (ANS3 ~ ANS0) 选择 MB95570H/580H 系列无法使用的引脚。

表 17.4-1 8/10 位 A/D 转换器控制寄存器 1 (ADC1) 的位功能

位名称		功能描述
bit7 ~ bit4	ANS3, ANS2, ANS1, ANS0: 模拟输入引脚选择位	这些位从 AN00 ~ AN05 选择模拟输入引脚。 三个系列的模拟输入引脚数不同。 软件 (ADC2:EXT = 0) 启动 A/D 转换 (AD = 1) 时, 这些位可被同步修改。 注: ADMV 位置 "1" 时, 不可修改这些位 未用作模拟输入引脚的引脚可用作通用口。
bit3	ADI: 中断请求标志位	该位检测 A/D 转换的完成。 • 使用 A/D 转换功能时, A/D 转换完成后, 该位立刻置 "1"。 • 该位和中断请求使能位 (ADC2:ADIE) 均置 "1" 时, 输出中断请求。 • 写 "0" 清零该位; 写 "1" 无效。 • 使用读 - 修改 - 写 (RMW) 类指令, 该位读 "1"。
bit2	ADMV: 转换标志位	该位指示转换正在进行。 转换期间, 该位置 "1"。 该位只读。写值无效。
bit1	保留位	始终清 "0"。
bit0	AD: A/D 转换启动位	该位通过软件启动 A/D 转换功能。 该位置 "1" 启动 A/D 转换功能。 注: 该位写 "0" 不会停止 A/D 转换功能的操作。该位始终读 "0"。 EXT=1 时, 禁止使用该位启动 A/D 转换。 EXT=0 时, 如果 A/D 转换期间该位置 "1", 那么 A/D 转换重启。

MB95560H/570H/580H 系列

17.4.2 8/10 位 A/D 转换器控制寄存器 2 (ADC2)

8/10 位 A/D 转换器控制寄存器 2 (ADC2) 支持控制 8/10 位 A/D 转换器的各项功能，选择输入时钟以及使能 / 禁止中断。

■ 8/10 位 A/D 转换器控制寄存器 2 (ADC2)

图 17.4-3 8/10 位 A/D 转换器控制寄存器 2 (ADC2)

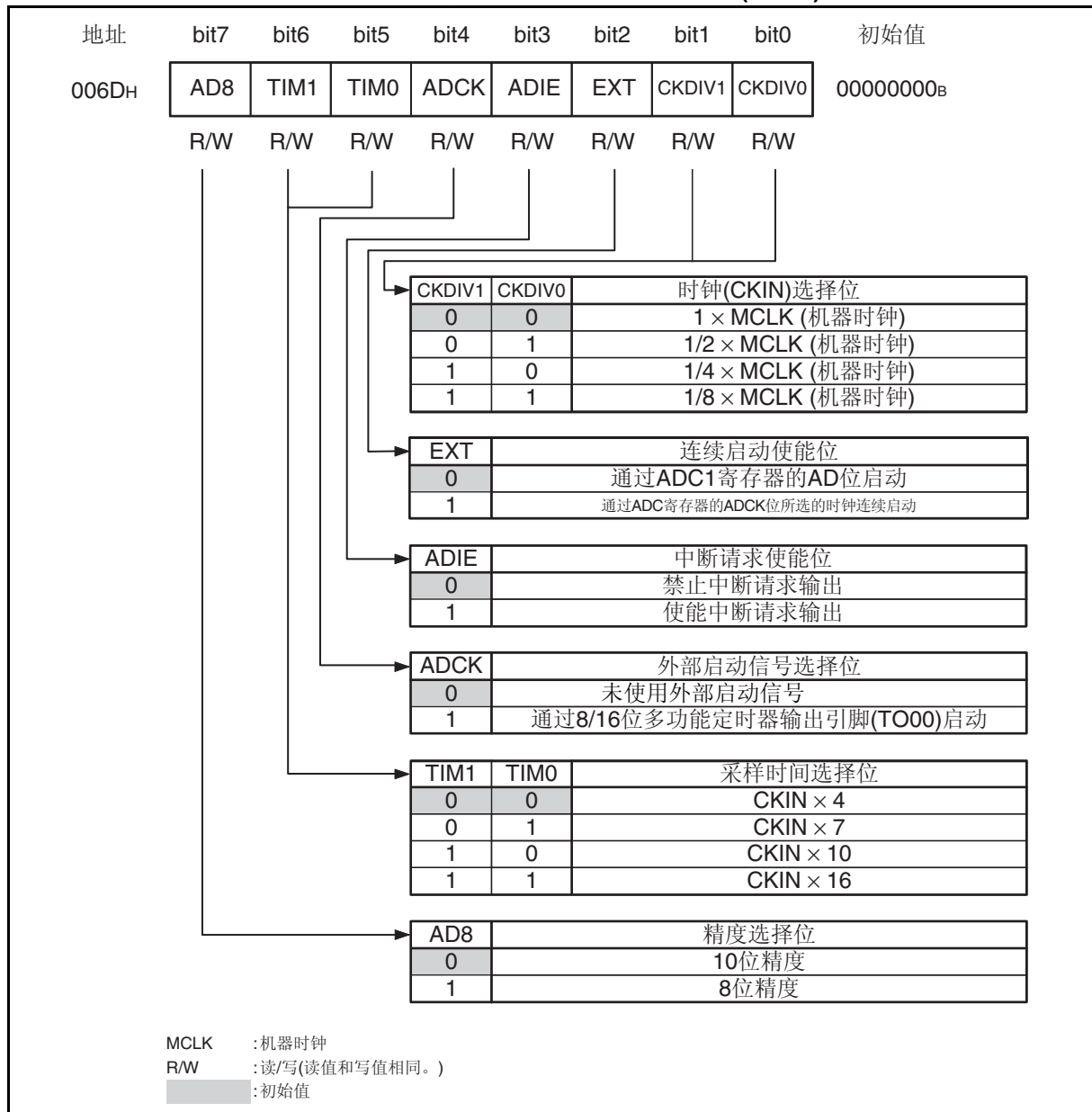


表 17.4-2 8/10 位 A/D 转换器控制寄存器 2 (ADC2) 的位功能

位名称		功能描述
bit7	AD8: 精度选择位	<p>该位选择 A/D 转换的分辨率。</p> <p>清 "0": 该位选择 10 位精度。</p> <p>置 "1": 该位选择 8 位精度, 读取 ADDL 寄存器可获取 8 位数据。</p> <p>注: 所用数据位因分辨率而异。</p> <p>转换启动前, 只在 A/D 转换器操作停止后, 才可修改该位。</p>
bit6, bit5	TIM1, TIM0: 采样时间选择位	<p>这些位设定采样时间。</p> <ul style="list-style-type: none"> 依据工作条件 (电压和频率) 修改采样时间。 <p>CKIN 值由时钟选择位 (ADC2:CKDIV1,DKDIV0) 决定。</p> <p>注: 只在 A/D 转换器操作停止后, 才可修改这些位。</p>
bit4	ADCK: 外部启动信号选择位	该位选择外部启动的启动信号 (ADC2:EXT = 1)。
bit3	ADIE: 中断请求使能位	<p>该位使能 / 禁止至中断控制器的中断输出。</p> <ul style="list-style-type: none"> 该位和中断请求标志位 (ADC1:ADI) 均置 "1" 时, 输出中断请求。
bit2	EXT: 连续启动使能位	该位选择通过软件启动 A/D 转换功能或检出输入时钟的上升沿时连续启动 A/D 转换功能。
bit1, bit0	CKDIV1, CKDIV0: 时钟选择位	<p>这些位选择 A/D 转换所需时钟。预分频器生成输入时钟。参考 "第 6 章 时钟控制器"。</p> <ul style="list-style-type: none"> 采样时间取决于这些位所选的时钟。 依据工作条件 (电压和频率) 修改这些位。 <p>注: 只在 A/D 转换器操作停止后, 才可修改这些位。</p>

MB95560H/570H/580H 系列

17.4.3 8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL)

10 位 A/D 转换期间，8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL) 存储 10 位 A/D 转换的结果。

10 位数据的高 2 位存储在 ADDH 寄存器；低 8 位存储在 ADDL 寄存器。

■ 8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL)

图 17.4-4 8/10 位 A/D 转换器数据寄存器高位 / 低位 (ADDH, ADDL)

ADDH	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	-	-	-	-	-	-	SAR9	SAR8	00000000 _B
006E _H	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R0/WX	R/WX	R/WX	
ADDL	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
地址	SAR7	SAR6	SAR5	SAR4	SAR3	SAR2	SAR1	SAR0	00000000 _B
006F _H	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/WX	: 只读 (可读。写值无效。)								
R0/WX	: 始终读 "0"。写值无效。								
-	: 未定义位								

10 位 A/D 数据的高 2 位对应 ADDH 寄存器的 bit1 和 bit0；低 8 位对应 ADDL 寄存器的 bit7 ~ bit0。

ADC2 寄存器的 AD8 位置 "1" 时，选择 8 位精度。读取 ADDL 寄存器可获取 8 位数据。这两个寄存器为只读，写值无效。

转换期间选择 8 位精度时，ADDH 寄存器的 SAR8 和 SAR9 变为 "0"。

● A/D 转换功能

A/D 转换启动时，寄存器设定的转换时间结束后，转换结果得以确定并存储在 ADDH 和 ADDL 寄存器。本次 A/D 转换完成后至下次 A/D 转换完成前，读取 A/D 数据寄存器 (转换结果) 并清零 ADC1 寄存器的中断请求标志位 (ADI)。A/D 转换期间，ADDH 和 ADDL 寄存器的值就是最新的 A/D 转换结果。

17.5 8/10 位 A/D 转换器的中断

A/D 转换器工作期间，A/D 转换完成成为 8/10 位 A/D 转换器的中断源。

■ 8/10 位 A/D 转换器操作时的中断

A/D 转换完成后，中断请求标志位 (ADC1:ADI) 置 "1"。若使能中断请求使能位 (ADC2:ADIE = 1)，中断请求发送到中断控制器。使用中断服务程序向 ADI 位写 "0" 清除该中断请求。

A/D 转换完成后，ADI 位置 "1"，与 ADIE 位的值无关。

使能中断请求 (ADC2:ADIE = 1) 后，若中断请求标志位 (ADC1:ADI) 置 "1"，那么 CPU 无法从中断处理中返回。

始终清零中断服务程序中的 ADI 位。

■ 8/10 位 A/D 转换器中断的相关寄存器和向量表地址

表 17.5-1 8/10 位 A/D 转换器中断的相关寄存器和向量表地址

中断源	中断请求号	中断级设定寄存器		向量表地址	
		寄存器	设定位	高位	低位
8/10 位 A/D 转换器	IRQ18	ILR4	L18	FFD6 _H	FFD7 _H

关于各中断请求号和向量表地址，参考 "附录 B 中断源一览表"。

17.6 8/10 位 A/D 转换器的操作和设定步骤例

8/10 位 A/D 转换器可使用软件启动 A/D 转换，也可基于 ADC1 寄存器的 EXT 位的设定连续启动 A/D 转换。

■ 8/10 位 A/D 转换器转换功能的操作

● 软件启动

为使用软件启动 A/D 转换功能，应如图 17.6-1 所示进行设定。

图 17.6-1 A/D 转换功能的设定 (软件启动)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
ADC1	ANS3	ANS2	ANS1	ANS0	ADI	ADMV	保留	AD
	⊙	⊙	⊙	⊙	⊙	⊙	0	1
ADC2	AD8	TIM1	TIM0	ADCK	ADIE	EXT	CKDIV1	CKDIV0
	⊙	⊙	⊙	×	⊙	0	⊙	⊙
ADDH	-	-	-	-	-	-	保持 A/D 转换值	
ADDL	保持 A/D 转换值							

⊙: 使用位
×: 未用位
1: 置 "1"
0: 清 "0"

启动 A/D 转换功能后，A/D 转换启动。即使转换期间，也可重启 A/D 转换功能。

● 连续启动

为了连续启动 A/D 转换功能，应如图 17.6-2 所示进行设定。

图 17.6-2 A/D 转换功能的设定 (连续启动)

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
ADC1	ANS3	ANS2	ANS1	ANS0	ADI	ADMV	保留	AD
	⊙	⊙	⊙	⊙	⊙	⊙	0	×
ADC2	AD8	TIM1	TIM0	ADCK	ADIE	EXT	CKDIV1	CKDIV0
	⊙	⊙	⊙	⊙	⊙	1	⊙	⊙
ADDH	-	-	-	-	-	-	保持 A/D 转换值	

⊙: 使用位
×: 未用位
1: 置 "1"

使能连续启动后，在所选输入时钟的上升沿启动 A/D 转换功能以启动 A/D 转换；禁止连续启动后，连续启动停止 (ACD2:EXT = 0)。

■ A/D 转换功能的操作

以下介绍 8/10 位 A/D 转换器的操作。

- 1) A/D 转换启动后，转换标志位 (ADC1:ADMV = 1) 置位，所选模拟输入引脚连接到采样保持电路。
- 2) 采样期间，模拟输入引脚的电压载入采样保持电路的采样保持电容器。A/D 转换结束前，电压保持不变。
- 3) 控制电路的比较器将载入采样保持电容器的电压和自最高有效位 (MSB) 至最低有效位 (LSB) 的 A/D 转换参考电压进行比较，然后，将结果传输到 ADDH 和 ADDL 寄存器。结果已经传输到 2 个寄存器后，清零转换标志位 (ADC1:ADMV = 0) 且中断请求标志位 (ADC1:ADI = 1) 置 "1"。

注：

- A/D 转换完成前，保留 ADDH 和 ADDL 寄存器的内容。因此，A/D 转换期间，读取 2 个寄存器可返回上次的转换值。
- 使用 A/D 转换功能期间，切勿变更模拟输入引脚 (ADC1:ANS3 ~ ANS0)。特别是连续启动期间，变更模拟输入引脚前须禁止连续启动 (ADC2:EXT = 0)。
- 启动复位模式、停止模式或计时模式将会导致 A/D 转换器停止运行且 ADMV 位清 "0"。

■ 设定步骤示例

以下是 8/10 位 A/D 转换器设定步骤示例：

● 初始设定

- 1) 设定输入口 (DDR0)
- 2) 设定中断级 (ILR4)
- 3) 使能 A/D 输入 (ADC1:ANS0 ~ ANS3)
- 4) 设定采样时间 (ADC2:TIM1, TIM0)
- 5) 选择时钟 (ADC2:CKDIV1, CKDIV0)
- 6) 设定 A/D 转换精度 (ADC2:AD8)
- 7) 选择工作模式 (ADC2:EXT)
- 8) 选择启动触发 (ADC2:ADCK)
- 9) 使能中断 (ADC2:ADIE = 1)
- 10) 启动 A/D 转换功能 (ADC1:AD = 1)

● 中断处理

- 1) 将中断请求标志清 "0" (ADC1:ADI = 0)
- 2) 读取转换值 (ADDH, ADDL)
- 3) 启动 A/D 转换功能 (ADC1:AD = 1)

MB95560H/570H/580H 系列

17.7 8/10 位 A/D 转换器的使用注意事项

本节介绍 8/10 位 A/D 转换器的使用注意事项。

■ 8/10 位 A/D 转换器的使用注意事项

● 程序设定 8/10 位 A/D 转换器的注意事项

- A/D 转换完成前，保留 ADDH 和 ADDL 寄存器的内容。因此，A/D 转换期间，读取 2 个寄存器可返回上次的转换值。
- 使用 A/D 转换功能期间，切勿变更模拟输入引脚 (ADC1:ANS3 ~ ANS0)。特别是 A/D 连续转换期间，变更模拟输入引脚前，应禁止连续启动 (ADC2:EXT = 0)。
- 启动复位模式、停止模式或计时模式将会导致 8/10 位 A/D 转换器停止运行并将 ADMV 位清 "0"。
- 使能中断请求 (ADC2:ADIE = 1) 后，若中断请求标志位 (ADC1:ADI) 置 "1"，那么 CPU 无法从中断处理中返回。
- 始终清零中断服务程序的 ADI 位。

● 中断请求注意事项

若 A/D 转换重启操作 (ADC1:AD = 1) 和 A/D 转换完成操作同时发生，那么中断请求标志位 (ADC1:ADI) 置位。

● A/D 转换误差

随着 $|V_{CC} - V_{SS}|$ 减小，A/D 转换误差会成比例增大。

● 8/10 位 A/D 转换器模拟输入时序

接通数字电源 (V_{CC}) 的同时或稍后，接通模拟输入 (AN00 ~ AN05)。

关断数字电源 (V_{CC}) 的同时或稍后，关断模拟输入 (AN00 ~ AN05)。

开 / 关 8/10 位 A/D 转换器时，应确保模拟输入电压不超过数字电源电压。

● 转换时间

A/D 转换功能的转换速度受时钟模式、主时钟振荡频率和主时钟速度切换 (换档) 的影响。

例：采样时间 = $CKIN \times (\text{ADC2:TIM1/TIM0 设定})$

比较时间 = $CKIN \times 10$ (固定值) + MCLK

A/D 转换器启动时间 最短 = MCLK + MCLK

最长 = MCLK + CKIN

转换时间 = A/D 转换器启动时间 + 采样时间 + 比较时间

- 因 A/D 启动的时间不同，转换时间可发生最大为 $[1CKIN - 1MCLK]$ 的误差。
- 使用软件设定 A/D 转换时，应满足 MB95560H/570H/580H 系列 "数据手册" 中的 "采样时间" 和 "比较时间" 的规格。

17.8 8/10 位 A/D 转换器的样本程序

本节介绍 8/10 位 A/D 转换器的样本程序设定方法。

■ 样本程序设定

- 8/10 位 A/D 转换器的工作时钟选择方法

使用时钟选择位 (ADC2:CKDIV1/CKDIV0) 选择工作时钟

- 8/10 位 A/D 转换器的采样时间选择方法

使用采样时间选择位 (ADC2:TIM1/TIM0) 选择采样时间

- 8/10 位 A/D 转换功能的启动方法的选择方法

使用连续启动使能位 (ADC2:EXT) 选择启动触发

A/D 转换启动源	连续启动使能位 (EXT)
选择软件触发器	清 "0"
选择输入时钟上升信号	置 "1"

- 软件触发的生成方法

使用 A/D 转换启动位 (ADC1:AD) 生成软件触发

操作	A/D 转换启动位 (AD)
生成软件触发	置 "1"

- 使用输入时钟启动 A/D 转换功能的方法

在输入时钟的上升沿生成启动触发

使用外部启动选择位 (ADC2:ADCK) 选择输入时钟

输入时钟	外部启动信号选择位 (ADCK)
不使用任何外部启动信号	清 "0"
选择 8/16 位多功能定时器 输出引脚 (TO00)	置 "1"

● A/D 转换精度的选择方法

使用精度选择位 (ADC2:AD8) 选择转换结果的精度

操作	精度选择位 (AD8)
选择 10 位精度	清 "0"
选择 8 位精度	置 "1"

● 模拟输入引脚的使用方法

使用模拟输入引脚选择位 (ADC1:ANS3 ~ ANS0) 选择模拟输入引脚

操作	模拟输入引脚选择位 (ANS3 ~ ANS0)
使用 AN00 引脚	设为 "0000 _B "
使用 AN01 引脚	设为 "0001 _B "
使用 AN02 引脚	设为 "0010 _B "
使用 AN03 引脚	设为 "0011 _B "
使用 AN04 引脚	设为 "0100 _B "
使用 AN05 引脚	设为 "0101 _B "

● 转换完成的检测方法

有 2 种方法可检查转换是否完成

- 使用中断请求标志位 (ADC1:ADI)

中断请求标志位 (ADI)	说明
读值为 "0"	无 A/D 转换完成中断请求
读值为 "1"	产生 A/D 换完成中断请求

- 使用转换标志位 (ADC1:ADMV)

转换标志位 (ADMV)	说明
读值为 "0"	A/D 转换完成 (停止)
读值为 "1"	正在进行 A/D 转换

● 中断相关寄存器

使用以下中断级设定寄存器设定中断级

中断源	中断级设定寄存器	中断向量
8/10 位 AD 转换器	中断级寄存器 (ILR4) 地址 : 0007D _H	#18 地址 : 0FFD6 _H

● 中断使能 / 禁止 / 清除方法

使用中断请求使能位 (ADC2:ADIE) 使能中断

操作	中断请求使能位 (ADIE)
禁止中断请求	清 "0"
使能中断请求	置 "1"

使用中断请求位 (ADC1:ADI) 清除中断请求

操作	中断请求位 (ADI)
清除中断请求	清 "0"

第 18 章

低压检测复位电路

本章介绍低压检测复位电路的功能和操作。(低压检测复位电路仅安装在 MB95F562K/F563K/F564K/F572K/F573K/F574K/F582K/F583K/F584K.)

- 18.1 低压检测复位电路的概要
- 18.2 低压检测复位电路的配置
- 18.3 低压检测复位电路的引脚
- 18.4 低压检测复位电路的寄存器
- 18.5 低压检测复位电路的操作

18.1 低压检测复位电路的概要

低压检测复位电路监视电源电压，若电源电压低于低压检测电压水平，生成复位信号。本电路仅安装在 **MB95F562K/F563K/F564K/F572K/F573K/F574K/F582K/F583K/F584K**。

■ 低压检测复位电路

低压检测复位电路监视电源电压，若电压低于低压检测电压水平，生成复位信号。

复位阈值电压可由 LVDR 寄存器选择。

上电时，在 LVDR 寄存器中选择最低复位阈值电压。

本电路适用于 **MB95F562K/F563K/F564K/F572K/F573K/F574K/F582K/F583K/F584K**。

关于电气特性，参考 MB95560H/570H/580H 系列的数据手册。

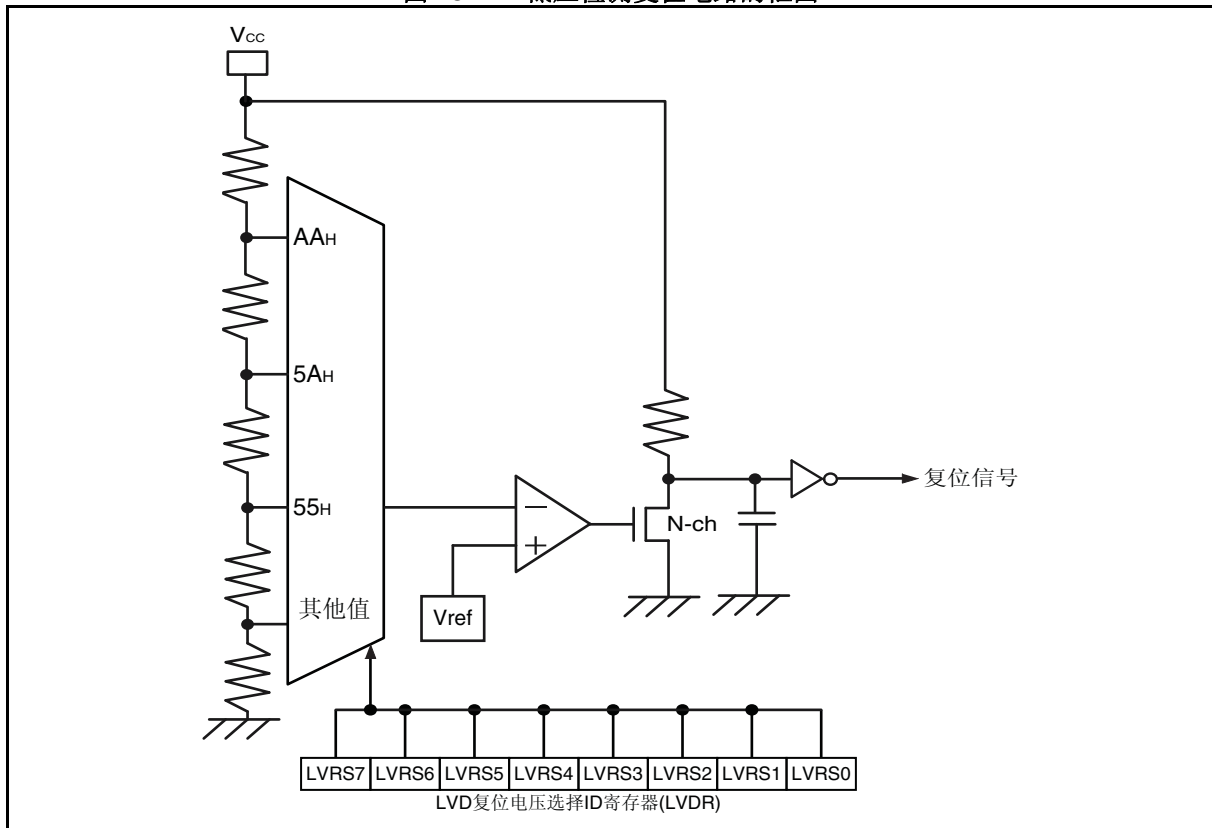
MB95560H/570H/580H 系列

18.2 低压检测复位电路的配置

图 18.2-1 是低压检测复位电路的框图。

■ 低压检测复位电路的框图

图 18.2-1 低压检测复位电路的框图



18.3 低压检测复位电路的引脚

本节介绍低压检测复位电路的引脚。

■ 低压检测复位电路的引脚

- V_{CC} 引脚

低压检测复位电路监视该引脚上的电压。

- V_{SS} 引脚

该引脚是 GND 引脚，做为检测电压值的参考。

- \overline{RST} 引脚

低压检测复位信号可输出到微控制器内和该引脚。

MB95560H/570H/580H 系列

18.4 低压检测复位电路的寄存器

本节介绍低压检测复位电路的寄存器。

■ 低压检测复位电路的寄存器

图 18.4-1 低压检测复位电路的寄存器

LVD 复位电压选择 ID 寄存器 (LVDR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
004E _H	LVRS7	LVRS6	LVRS5	LVRS4	LVRS3	LVRS2	LVRS1	LVRS0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	

R/W : 读 / 写 (读值和写值相同。)

18.4.1 LVD 复位电压选择 ID 寄存器 (LVDR)

LVD 复位电压选择 ID 寄存器 (LVDR) 用于选择复位阈值电压。

■ LVD 复位电压选择 ID 寄存器 (LVDR)

图 18.4-2 LVD 复位电压选择 ID 寄存器 (LVDR)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
004E _H	LVRS7	LVRS6	LVRS5	LVRS4	LVRS3	LVRS2	LVRS1	LVRS0	00000000 _B
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
R/W	: 读 / 写 (读值和写值相同。)								

LVD 复位电压选择 ID 寄存器 (LVDR) 用于选择复位阈值电压。

LVDR	复位阈值电压	
	检测电压	释放电压
01010101 _B	2.7 V ± 6.67%	2.8 V ± 6.67%
01011010 _B	3 V ± 6.67%	3.1 V ± 6.67%
10101010 _B	3.2 V ± 6.67%	3.3 V ± 6.67%
其他值	2.6 V ± 6.67%	2.7 V ± 6.67%

表 18.4-1 LVD 复位电压选择 ID 寄存器 (LVDR) 的位功能

位名称		功能描述
bit7 ~ bit0	LVRS7 ~ LVRS0: LVD 复位电压选择位	LVDR 寄存器通过输入 8 位代码选择复位阈值电压。发生上电复位时, 清零这些位。

注:

由于复位无法清零寄存器, 因此, 低压检测复位电路的复位不影响复位阈值电压。

MB95560H/570H/580H 系列

18.5 低压检测复位电路的操作

电源电压低于检测电压时，低压检测复位电路产生复位。

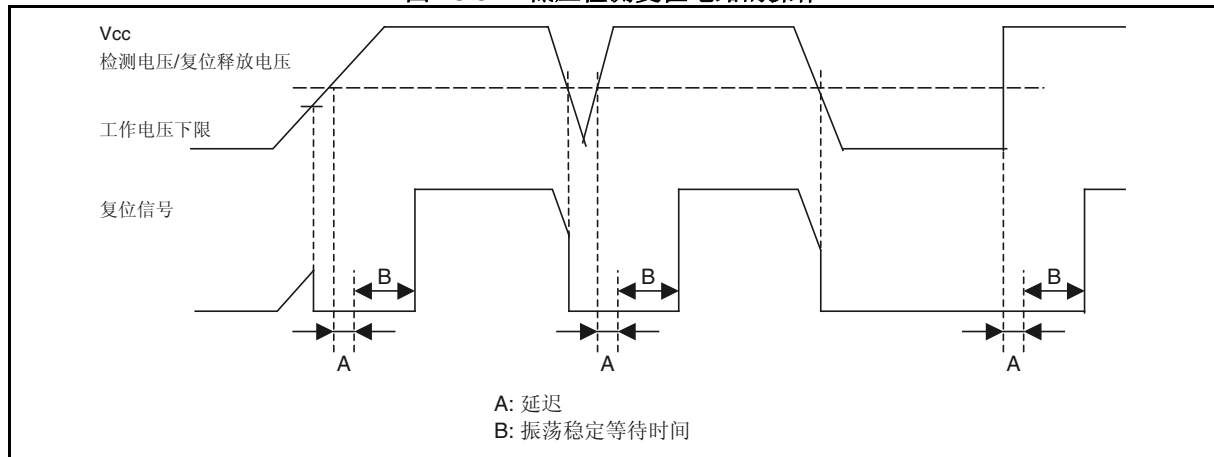
■ 复位阈值电压

变更 LVDR 寄存器的复位阈值电压时，LVD 阈值电压转换稳定时间 (t_{stb}) 结束前，新的阈值电压无效。关于 t_{stb} 的详细信息，参考 MB95560H/570H/580H 系列的数据手册。

■ 低压检测复位电路的操作

电源电压低于低压检测电压时，低压检测复位电路产生复位。如果低压检测复位电路检出低压检测复位释放电压，将在振荡稳定等待时间内持续输出复位信号，然后解除复位。关于电气特性的详细信息，参考 MB95560H/570H/580H 系列的数据手册。

图 18.5-1 低压检测复位电路的操作



■ 待机模式时的操作

即使待机模式 (停止模式、休眠模式、副时钟模式和计时模式) 时，低压检测复位电路仍保持运行。

第19章

时钟监控计数器

本章介绍时钟监控计数器的功能和操作。

- 19.1 时钟监控计数器的概要
- 19.2 时钟监控计数器的配置
- 19.3 时钟监控计数器的寄存器
- 19.4 时钟监控计数器的操作
- 19.5 时钟监控计数器的使用注意事项

19.1 时钟监控计数器的概要

时钟监控计数器通过检查外部时钟频率检测外部时钟的异常状态。

■ 时钟监控计数器的概要

时钟监控计数器通过检查外部时钟频率检测外部时钟的异常状态。

在根据从 8 个选项中选定的时基定时器间隔时间内，时钟监控计数器基于外部时钟输入递增计数。

可从主振荡时钟或副振荡时钟中选择该模块的计数时钟。

注：

时钟监控计数器应在主 CR 时钟模式下工作，同时需要硬件监视定时器（运行于待机模式）协同操作。

否则无法检出异常状态，外部时钟停止会出现挂起现象。

关于硬件监视定时器（运行于待机模式），参考“第 11 章 硬件 / 软件监视定时器”（硬件监视定时器在待机模式下运行）。

MB95560H/570H/580H 系列

19.2 时钟监控计数器的配置

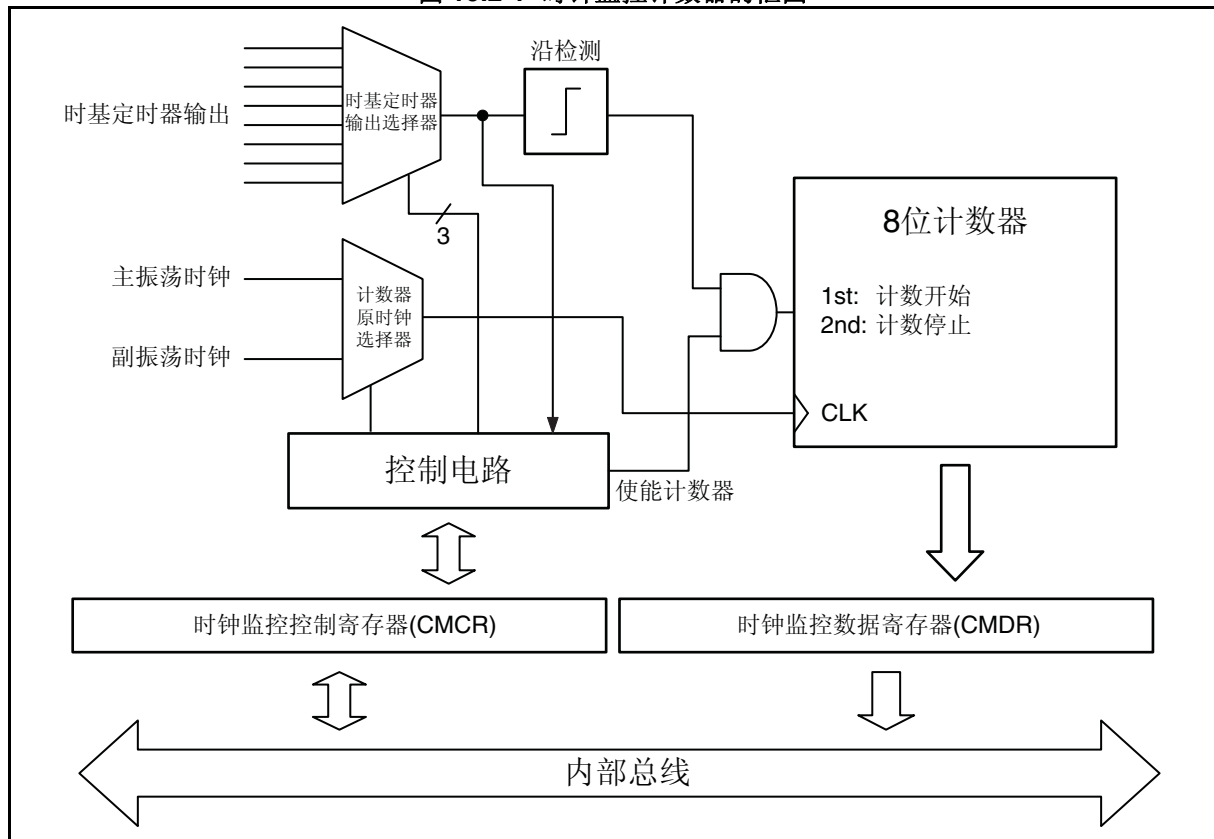
时钟监控计数器由以下模块构成：

- 控制电路
- 时钟监控控制寄存器 (CMCR)
- 时钟监控数据寄存器 (CMDR)
- 时基定时器输出选择器
- 计数器源时钟选择器

■ 时钟监控计数器的框图

图 19.2-1 是时钟监控计数器的框图。

图 19.2-1 时钟监控计数器的框图



● 控制电路

基于时钟监控控制寄存器 (CMCR) 的设置, 该模块可控制计数器的启 / 停、计数器时钟源和计数器使能周期。

● 时钟监控控制寄存器 (CMCR)

时钟监控控制寄存器 (CMCR) 用于选择计数器源时钟, 从 8 种不同的时基定时器间隔时间内选择计数器使能周期, 启动计数器并确认计数器是否运行。

● 时钟监控数据寄存器 (CMDR)

计数器停止后, 该模块可读取计数值。基于该寄存器的内容, 软件可判断外部时钟频率是否正确。

● 时基定时器间隔选择器

该模块从 8 种不同时基定时器间隔时间选择计数器使周期。

● 计数器源时钟选择器

该模块用于从主振荡时钟和副振荡时钟中选择计数器源时钟。

MB95560H/570H/580H 系列

19.3 时钟监控计数器的寄存器

本节介绍时钟监控计数器的急促起你。

■ 时钟监控计数器的寄存器

图 19.3-1 是时钟监控计数器的寄存器。

图 19.3-1 时钟监控计数器的寄存器

时钟监控数据寄存器 (CMDR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FEA _H	CMDR7	CMDR6	CMDR5	CMDR4	CMDR3	CMDR2	CMDR1	CMDR0	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
时钟监控控制寄存器 (CMCR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FE9 _H	-	-	保留	CMCSEL	TBTSEL2	TBTSEL1	TBTSEL0	CMCEN	00000000 _B
	R0/WX	R0/WX	R/W0	R/W	R/W	R/W	R/W	R/W	

R/W : 读 / 写 (读值和写值相同。)
R/WX : 只读 (可读。写值无效。)
R/W0 : 写值为 "0"。读值和写值相同。
R0/WX : 始终读 "0"。写值无效。
- : 未定义位

19.3.1 时钟监控数据寄存器 (CMDR)

时钟监控计数器停止后，时钟监控数据寄存器 (CMDR) 可读计数器值。软件可根据该寄存器的内容判断外部时钟频率是否正确。

■ 时钟监控数据寄存器 (CMDR)

图 19.3-2 时钟监控数据寄存器 (CMDR)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FEA _H	CMDR7	CMDR6	CMDR5	CMDR4	CMDR3	CMDR2	CMDR1	CMDR0	00000000 _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	

R/WX : 只读 (可读。写值无效。)

时钟监控计数器停止后，时钟监控数据寄存器 (CMDR) 可读取计数器值。

- 计数器值可从该时钟监控数据寄存器 (CMDR) 中读取。根据时基定时器时钟间隔时间和该计数器值，软件可判断外部时钟频率的是否正确。

表 19.3-1 时钟控制数据寄存器 (CMDR) 的位功能

位名称	功能描述
bit7 ~ bit0	<p>CMDR7 ~ CMDR0</p> <p>时钟监控数据寄存器 (CMDR) 是数据寄存器，计数器停止后，可显示时钟监控计数器的值。 下列任何一个事件发生，该寄存器均可清零：</p> <ul style="list-style-type: none"> • 复位 • 软件使 CMCEN 从 "0" 至 "1"。 • 计数器运行时，软件使 CMCEN 从 "1" 至 "0"。 • 外部时钟停止及第二次上升沿检测结束后，进行下降沿检测。(参考图 19.5-2)

注：

只要计数器工作 (CMCEN = 1)，该寄存器就清 "0"。

MB95560H/570H/580H 系列

19.3.2 时钟监控控制寄存器 (CMCR)

时钟监控控制寄存器 (CMCR) 选择计数器源时钟和时基定时器间隔时间用作计数器使能周期，启动计数器，并检查计数器是否运行。

■ 时钟监控控制寄存器 (CMCR)

图 19.3-3 时钟监控控制寄存器 (CMCR)

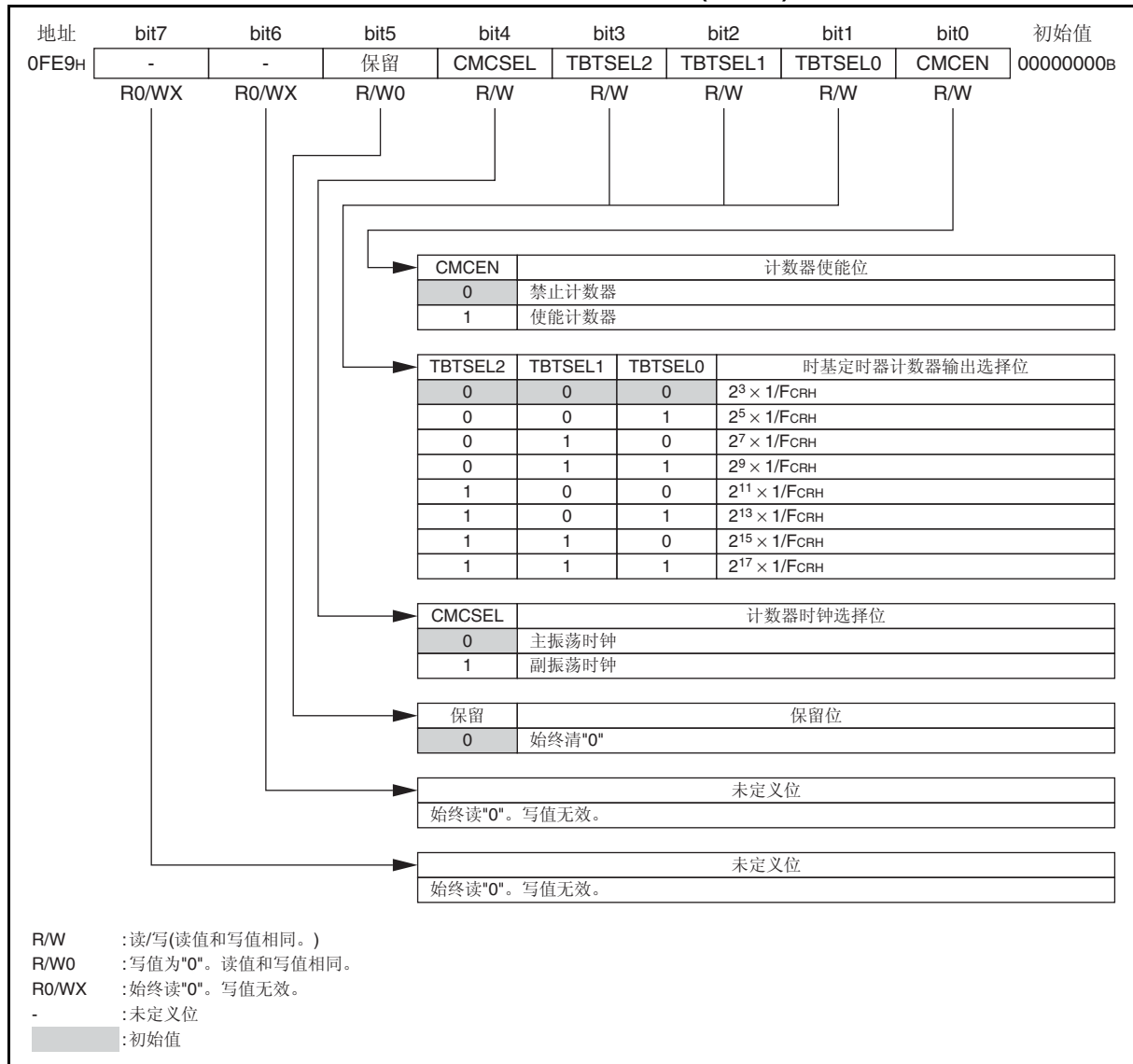


表 19.3-2 时钟监控控制寄存器 (CMCR) 的位功能

位名称		功能描述																																				
bit7, bit6	未定义位	始终读 "0"。写值无效。																																				
bit5	保留位	始终清 "0"。																																				
bit4	CMCSEL: 计数器时钟选择位	该位选择计数器时钟源。 写 "0" : 外部主振荡时钟选作该计数器的源时钟。 写 "1" : 外部副振荡时钟选作该计数器的源时钟。																																				
bit3 ~ bit1	TBTSEL2, TBTSEL1, TBTSEL0: 时基定时器计数器输出选择位	该位选择时基定时器的间隔时间。 时钟监控计数器根据这些位所选时基定时器计数器输出在特定的时间启 / 停操作。 所选时钟在第一个上升沿启动计数器操作, 在第二个上升沿停止计数器操作。																																				
		<table border="1"> <thead> <tr> <th>TBTSEL2</th> <th>TBTSEL1</th> <th>TBTSEL0</th> <th>时基定时器计数器输出选择位</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>$2^3 \times 1/F_{CRH}$</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>$2^5 \times 1/F_{CRH}$</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>$2^7 \times 1/F_{CRH}$</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>$2^9 \times 1/F_{CRH}$</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>$2^{11} \times 1/F_{CRH}$</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>$2^{13} \times 1/F_{CRH}$</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>$2^{15} \times 1/F_{CRH}$</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>$2^{17} \times 1/F_{CRH}$</td> </tr> </tbody> </table>	TBTSEL2	TBTSEL1	TBTSEL0	时基定时器计数器输出选择位	0	0	0	$2^3 \times 1/F_{CRH}$	0	0	1	$2^5 \times 1/F_{CRH}$	0	1	0	$2^7 \times 1/F_{CRH}$	0	1	1	$2^9 \times 1/F_{CRH}$	1	0	0	$2^{11} \times 1/F_{CRH}$	1	0	1	$2^{13} \times 1/F_{CRH}$	1	1	0	$2^{15} \times 1/F_{CRH}$	1	1	1	$2^{17} \times 1/F_{CRH}$
		TBTSEL2	TBTSEL1	TBTSEL0	时基定时器计数器输出选择位																																	
		0	0	0	$2^3 \times 1/F_{CRH}$																																	
		0	0	1	$2^5 \times 1/F_{CRH}$																																	
		0	1	0	$2^7 \times 1/F_{CRH}$																																	
		0	1	1	$2^9 \times 1/F_{CRH}$																																	
		1	0	0	$2^{11} \times 1/F_{CRH}$																																	
		1	0	1	$2^{13} \times 1/F_{CRH}$																																	
1	1	0	$2^{15} \times 1/F_{CRH}$																																			
1	1	1	$2^{17} \times 1/F_{CRH}$																																			
bit0	CMCEN: 计数器使能位	该位启动 / 停止时钟监控计数器。 写 "0" : 停止计数器, CMDR 寄存器清零。 写 "1" : 启动计数器。检出时基定时器间隔时间的上升沿时, 计数器开始计数。检测出第二个上升沿时, 计数器停止。 计数器停止时, 该位自动清 "0"。																																				

注:

- CMCEN = 1 时, 切勿修改 CMCSEL 位。
- CMCEN = 1 时, 切勿修改 TBTSEL[2:0] 位。

MB95560H/570H/580H 系列

19.4 时钟监控计数器的操作

本节描述时钟监控计数器的操作。

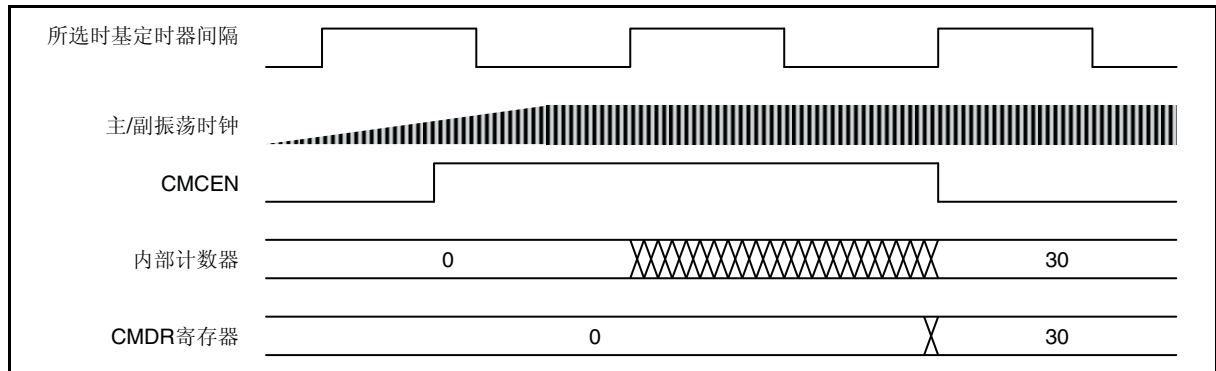
■ 时钟监控计数器

● 时钟监控计数器操作 1

软件启动时钟监控计数器后 (CMCEN=1)，该模块基于 TBTSEL[2:0] 位从 8 个时基定时器间隔时间中选择 1 个。该内部计数器在所选的时基定时器间隔时间的两个上升边沿之间按照外部时钟的频率计算。

可从主振荡时钟和副振荡时钟选择该模块的计数时钟。

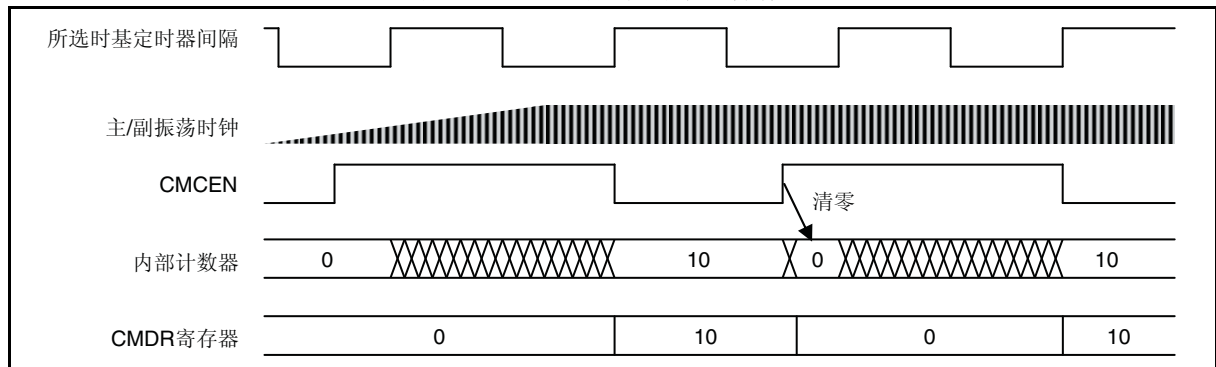
图 19.4-1 时钟监控计数器操作 1



● 时钟监控计数器操作 2

CMCEN 位从 "0" 变为 "1" 时，清零 CMDR 寄存器。

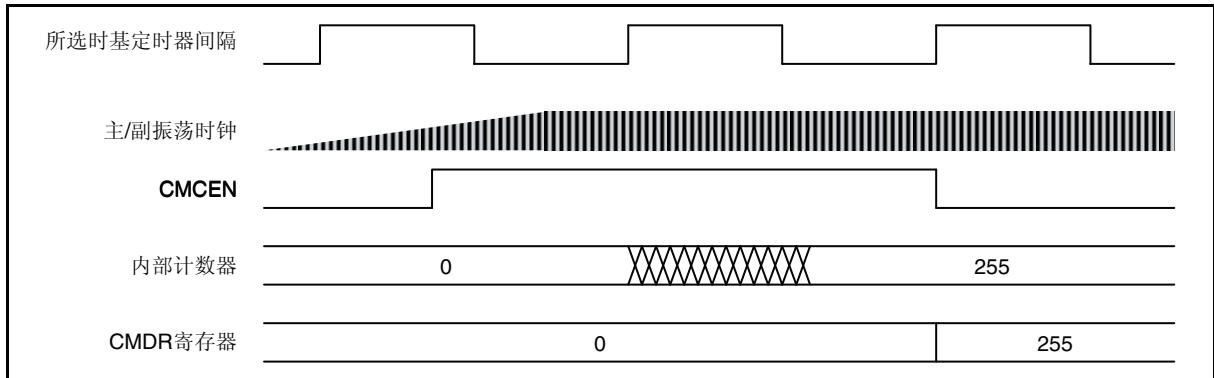
图 19.4-2 时钟监控计数器操作 2



● 时钟监控计数器操作 3

计数器计数到 "255" 处停止，不能递增计数超过 "255" 的数值。

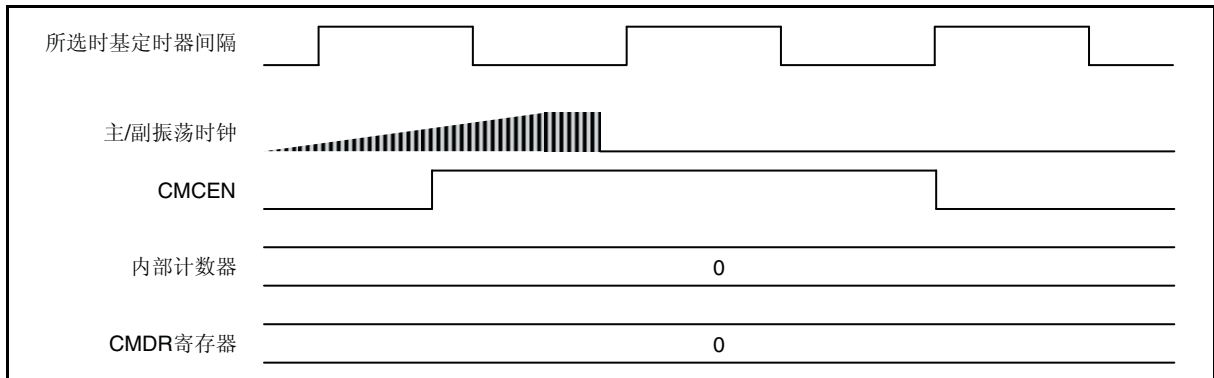
图 19.4-3 时钟监控计数器操作 3



● 时钟监控计数器操作 4

若所选外部时钟停止，计数器停止计数。软件可识别所选外部时钟是否处于异常状态。

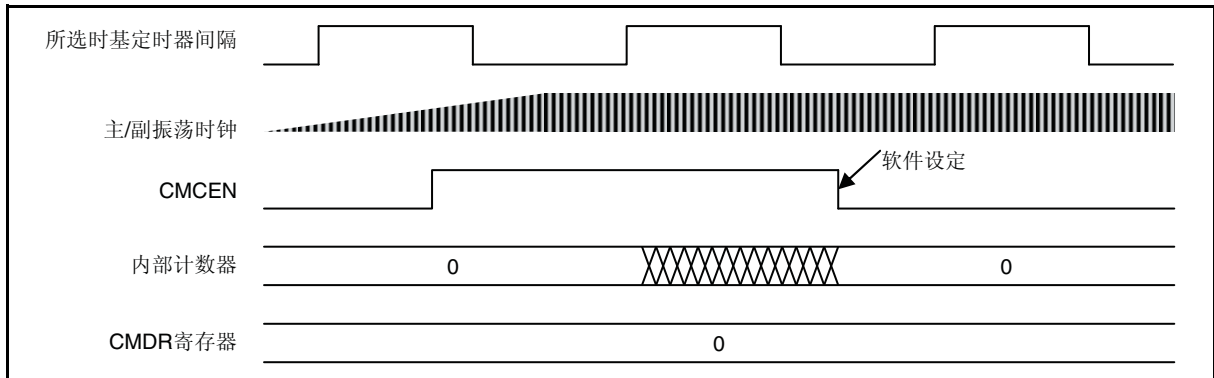
图 19.4-4 时钟监控计数器操作 4



● 时钟监控计数器操作 5

若计数器运行时 CMCEN 清 "0"，软件清 "0" 计数器。

图 19.4-5 时钟监控计数器操作 5



MB95560H/570H/580H 系列

■ 时基定时器间隔时间 & 时钟监控计数器值一览表

表 19.4-1 介绍各主 CR 时钟和外部时钟频率适用的时基定时器间隔时间。

表 19.4-1 TBTSEL 设定相关的计数器值一览表

主 CR (FCRH) [MHz]	主 / 副晶 体振荡 [MHz]	主 CR 误差	测量 误差	TBTSEL2 ~ TBTSEL0							
				"000"	"001"	"010"	"011"	"100"	"101"	"110"	"111"
				$(2^3 \times 1 / F_{CRH})$	$(2^5 \times 1 / F_{CRH})$	$(2^7 \times 1 / F_{CRH})$	$(2^9 \times 1 / F_{CRH})$	$(2^{11} \times 1 / F_{CRH})$	$(2^{13} \times 1 / F_{CRH})$	$(2^{15} \times 1 / F_{CRH})$	$(2^{17} \times 1 / F_{CRH})$
4	0.03277	+2%	-1	0	0	0	1	7	31	130	525
		-2%	+1	1	1	1	3	9	35	137	548
	0.5	+2%	-1	0	0	6	30	124	500	2006	8030
		-2%	+1	1	3	9	33	131	523	2090	8360
	1	+2%	-1	0	2	14	61	249	1002	4014	16061
		-2%	+1	2	5	17	66	262	1045	4180	16719
	4	+2%	-1	2	14	61	249	1002	4014	16061	64249
		-2%	+1	5	17	66	262	1045	4180	16719	66874
	6	+2%	-1	4	22	93	375	1504	6022	24093	96375
		-2%	+1	7	25	98	392	1568	6270	25078	100311
	10	+2%	-1	8	38	155	626	2508	10038	40155	160626
		-2%	+1	11	41	164	654	2613	10449	41796	167184
	20	+2%	-1	18	77	312	1253	5018	20077	80312	321253
		-2%	+1	21	82	327	1307	5225	20898	83592	334368
	32.5	+2%	-1	30	126	508	2038	8155	32626	130508	522038
		-2%	+1	34	133	531	2123	8490	33960	135837	543347

 : 推荐设定


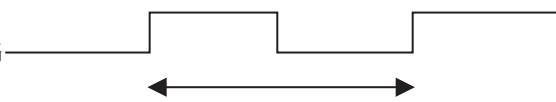
 : 计数器值变为 "0" 或 "255"。

表 19.4-1 按照以下公式计算：

$$\text{计数器值} = \frac{\left\{ \begin{array}{l} 2^3 \times 1/F_{\text{CRH}}(\text{TBTSEL}=000) \\ 2^5 \times 1/F_{\text{CRH}}(\text{TBTSEL}=001) \\ 2^7 \times 1/F_{\text{CRH}}(\text{TBTSEL}=010) \\ 2^9 \times 1/F_{\text{CRH}}(\text{TBTSEL}=011) \\ 2^{11} \times 1/F_{\text{CRH}}(\text{TBTSEL}=100) \\ 2^{13} \times 1/F_{\text{CRH}}(\text{TBTSEL}=101) \\ 2^{15} \times 1/F_{\text{CRH}}(\text{TBTSEL}=110) \\ 2^{17} \times 1/F_{\text{CRH}}(\text{TBTSEL}=111) \end{array} \right\} \times \text{主/副振荡时钟频率}}{2} \pm 1 \text{ (测量误差)}$$

* 省略"值"的小数部分。

所选时基定时器间隔  这个期间内，上述公式中的"值"由主/副振荡时钟计数。

若时基定时器中断用于使时钟监控计数器等待振荡稳定时间，需满足以下条件：

时基定时器间隔时间 > 主 / 副振荡稳定时间 × 1.05

例：F_{CH} = 4 MHz, F_{CRH} = 1 MHz, MWT[3:0] = 1111 (在 WATR 寄存器中)

$$\text{时基定时器间隔时间} > \frac{(2^{14} - 2)}{4 \times 10^6} \times 1.05 \approx (4.3)[\text{ms}]$$



$$\text{TBC}[3:0] = 0110 (2^{13} \times 1/F_{\text{CRH}})$$

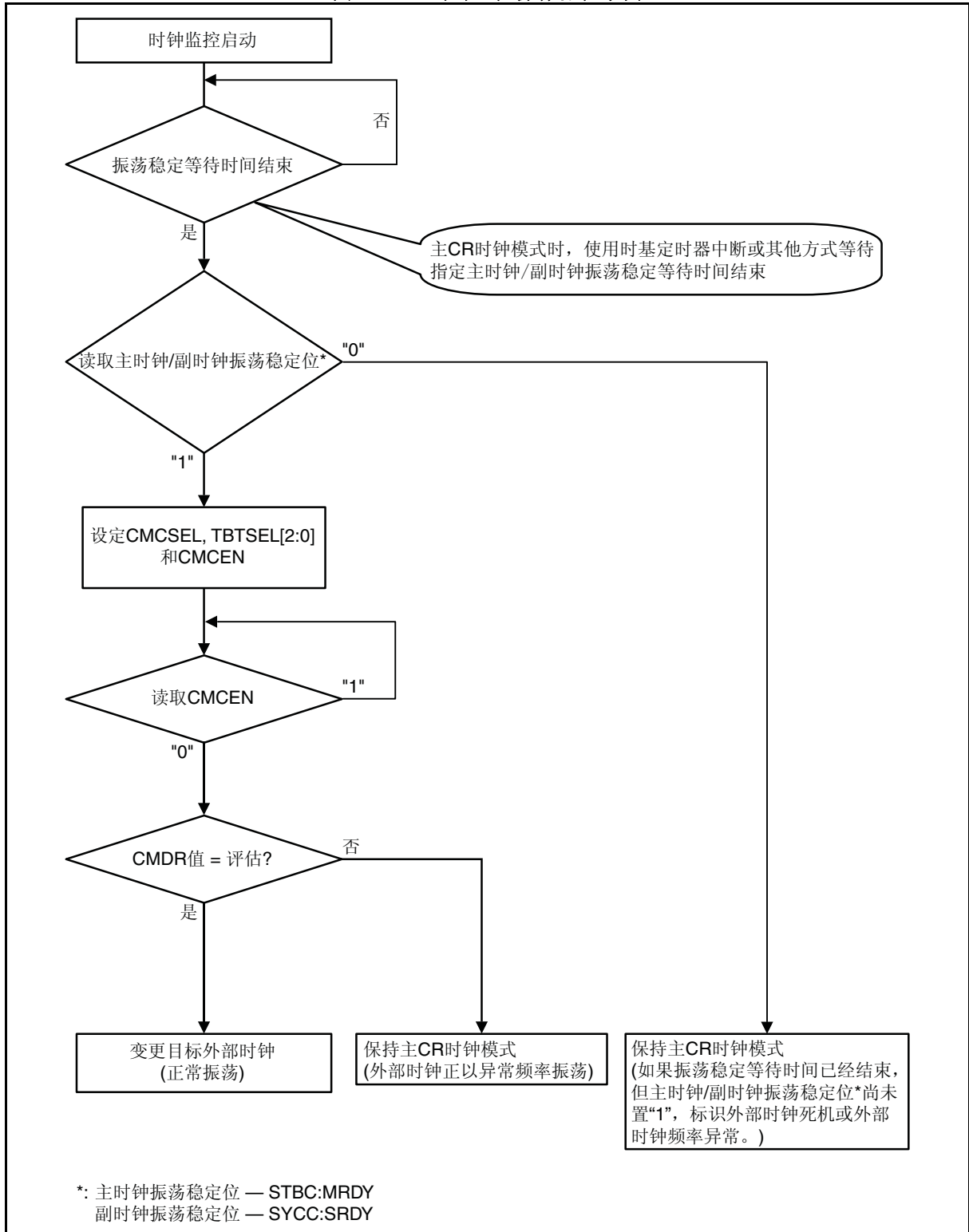
注：

- 关于时基定时器间隔时间的设置，参考 "10.1 时基定时器的概要"。
- 关于主 / 副振荡稳定时间的设置，参考 "6.5 振荡稳定等待时间设置寄存器 (WATR)"。

MB95560H/570H/580H 系列

■ 时钟监控操作流程

图 19.4-6 时钟监控操作流程示例



19.5 时钟监控计数器的使用注意事项

本节介绍时钟监控计数器的使用注意事项。

■ 时钟监控计数器的使用注意事项

● 限制事项

- 时钟监控计数器应在主 CR 时钟模式下工作，同时需要硬件监视定时器 (运行于待机模式) 协同操作。否则无法检出外部时钟的异常状态，外部时钟停止会出现挂起现象。关于硬件监视定时器 (运行于待机模式)，参考 "第 11 章 硬件 / 软件监视定时器"。
- 仅可选用主 CR 时钟模式。禁止使用其它时钟模式。
- 若时基定时器停止，内部计数器也停止操作。该模块计算外部时钟频率时，不可清除时基定时器。
- 选择适用的时基定时器间隔时间运行时时钟监控计数器。关于时基定时器的间隔时间，参考表 19.4-1。
- CMCEN=0 时可读 CMDR 寄存器。(时钟监控计数器运行时 (CMCEN=1)，CMDR 读值为 "0")。
- 使用时钟监控定时器时，应确保机器时钟周期小于所选时基定时器输出周期的一半。机器时钟周期大于所选时基定时器输出周期的一半时，时钟监控计数器停止后，CMCEN 仍保持 "1"。

表 19.5-1 介绍各 TBTSEL 设定所适用的时钟换档设置。

表 19.5-1 各 TBTSEL 设定所适用的时钟换档设置

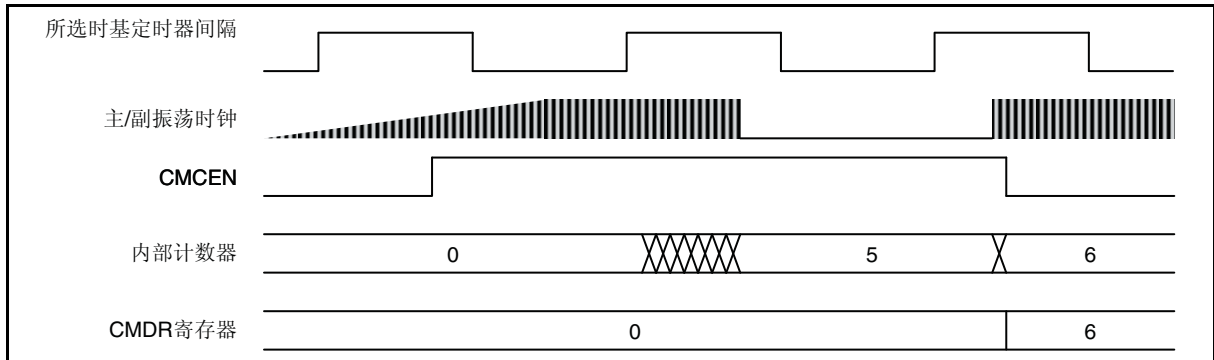
DIV (时钟换档设定)	TBTSEL2 ~ TBTSEL0		
	000 _B	001 _B	010 _B ~ 111 _B
	$2^3 \times 1/F_{CRH}$	$2^5 \times 1/F_{CRH}$	$2^7 \times 1/F_{CRH} \sim 2^{17} \times 1/F_{CRH}$
00 ($1 \times 1/F_{CRH}$)	○	○	○
01 ($4 \times 1/F_{CRH}$)	x	○	○
10 ($8 \times 1/F_{CRH}$)	x	○	○
11 ($16 \times 1/F_{CRH}$)	x	x	○

○: 推荐

x: 禁止

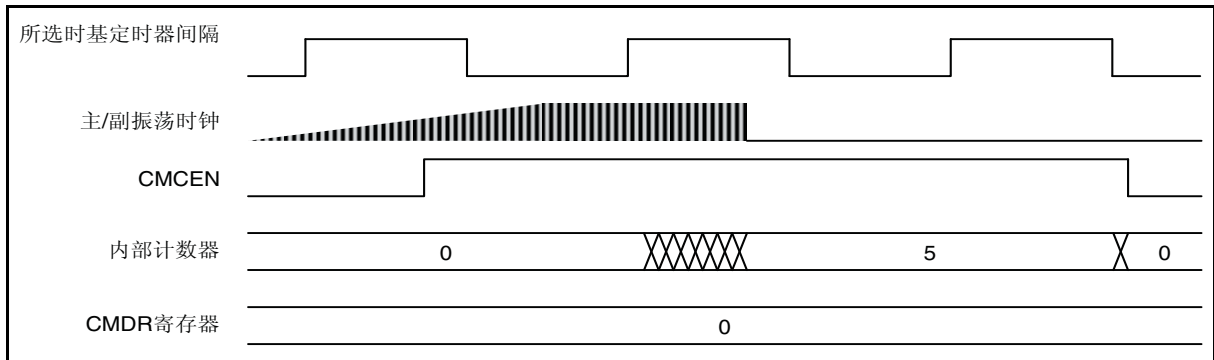
- 如果时钟监控计数器运行期间外部时钟停止振荡，并在所选时基定时器间隔时间的第二个上升沿后恢复振荡，那么外部时钟恢复后 CMCEN 自动清 "0"。

图 19.5-1 时钟监控计数器操作 1



- 如果时钟监控计数器运行期间外部时钟停止振荡，并在同一间隔时间的第二个上升沿后检出时基定时器的下降沿，那么 CMCEN 自动清 "0"，计数器在同一下降沿时清零。

图 19.5-2 时钟监控计数器操作 2



第 20 章

双操作闪存

本章介绍 **64/96/160 Kbit** 双操作闪存的功能和操作。

- 20.1 双操作闪存的概要
- 20.2 闪存的扇区 / 组配置
- 20.3 闪存的寄存器
- 20.4 调用闪存自动算法
- 20.5 检查自动算法执行状态
- 20.6 写 / 擦闪存
- 20.7 双操作闪存的操作说明
- 20.8 闪存加密
- 20.9 双操作闪存的使用注意事项

20.1 双操作闪存的概要

64 Kbit 闪存中，双操作闪存位于 CPU 存储器映射的 B000_H ~ BFFF_H 和 F000_H ~ FFFF_H；96 Kbit 闪存中，位于 B000_H ~ BFFF_H 和 E000_H ~ FFFF_H；160 Kbit 闪存中，位于 B000_H ~ FFFF_H。

双操作闪存由高位组和低位组 * 构成。不同于传统闪存产品，支持同步写 / 擦一个组的数据以及读取另一个组的数据。

*: MB95F564H/F564K/F574H/F574K/F584H/F584K:

高位组 : 16 KB × 1 ; 低位组 : 2 KB × 2

MB95F563H/F563K/F573H/F573K/F583H/F583K:

高位组 : 8 KB × 1 ; 低位组 : 2 KB × 2

MB95F562H/F562K/F572H/F572K/F582H/F582K:

高位组 : 4 KB × 1 ; 低位组 : 2 KB × 2

■ 双操作闪存的概要

使用以下方法写和擦闪存数据：

- 使用专用串行编程器写 / 擦数据
- 使用程序写 / 擦数据

通过闪存接口电路，CUP 的指令能够写 / 擦双操作闪存的数据，因此，贴装在电路板上的器件能有效更新程序码和数据。双操作闪存的最小扇区容量为 2 KB，这种扇区配置有助于管理程序 / 数据区的管理。

双操作模式下，通过执行 RAM 中的程序或闪存中的程序更新数据。擦 / 写操作和读取操作可在不同的组 (高位组 / 低位组) 同步执行。

双操作闪存支持以下组合：

高位组	低位组
读	
读	写 / 扇区擦除
写 / 扇区擦除	读
芯片擦除	
扇区擦除 (擦除暂停)	写
写	扇区擦除 (擦除暂停)

MB95560H/570H/580H 系列

■ 双操作闪存的特性

- 扇区配置
 - 8 KB × 8 bits (4 KB + 2 KB × 2)
 - 12 KB × 8 bits (8 KB + 2 KB × 2)
 - 20 KB × 8 bits (16 KB + 2 KB × 2)
- 双组配置，支持同步执行擦 / 写操作和读取操作
- 自动编程算法 (Embedded Algorithm)
- 内置擦除暂停 / 擦除恢复功能
- 使用数据轮询标志或跳转位检测擦 / 写完成
- 使用 CPU 中断检测擦 / 写完成
- 支持擦除指定扇区的数据 (任意扇区组合)
- 兼容 JEDEC 标准命令
- 写 / 擦周期 : 100000 次
- 闪存读取周期时间 (最小) : 1 个机器周期

■ 写 / 擦闪存

- 禁止同步写 / 读闪存同一组的数据。
- 如需写 / 擦闪存某一组的数据，应执行存储在另一组的写 / 擦程序或将闪存中的程序复制到 RAM，然后执行该程序。
- 双操作闪存通过中断使能闪存编程以及控制编程。此外，无需为了向某一组写数据而将程序下载到RAM，因而减少了程序下载时间并消除了RAM数据受断电影响的顾虑。

20.2 闪存的扇区 / 组配置

本节介绍闪存的扇区 / 组配置。

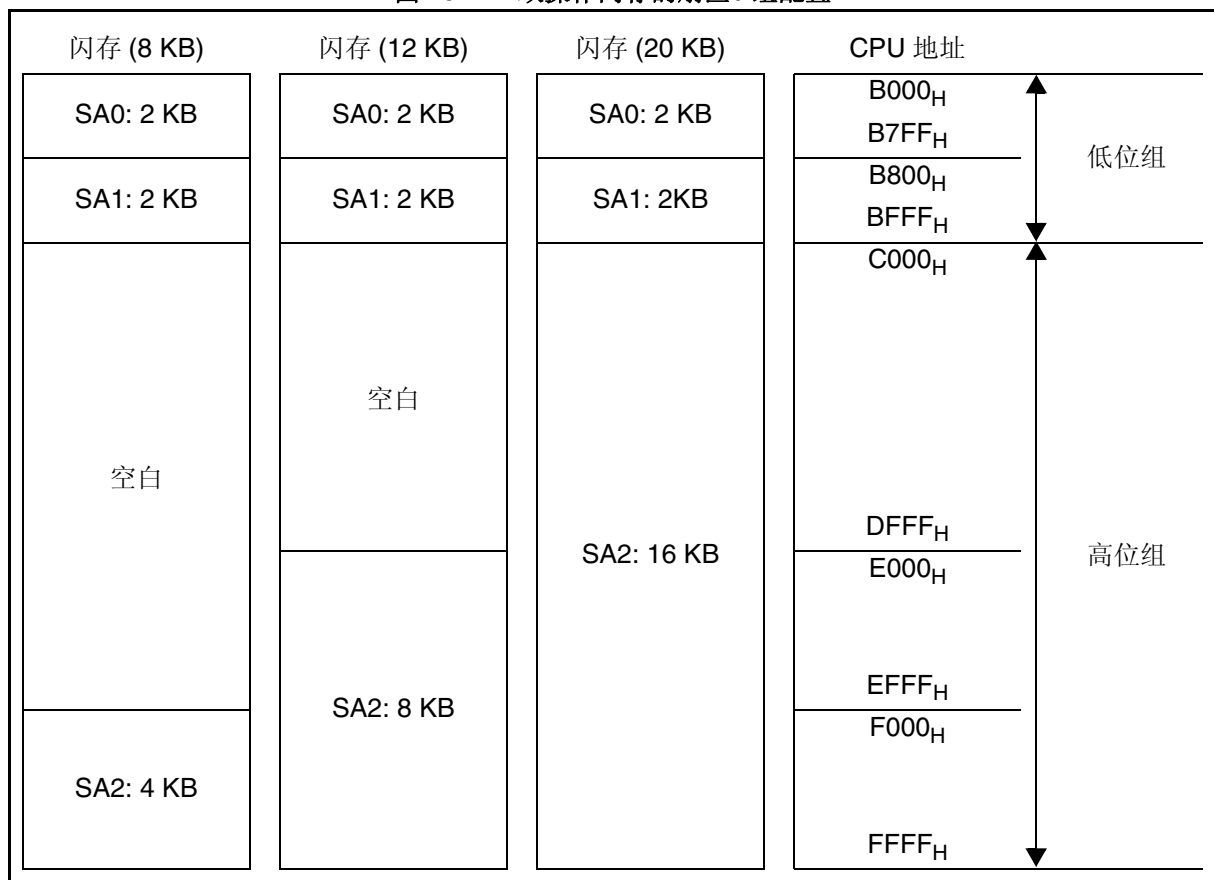
■ 双操作闪存的扇区 / 组配置

图 20.2-1 介绍双操作闪存的扇区配置。下图是各扇区的高位地址和低位地址。

● 组配置

闪存低位组位于 SA0 和 SA1，高位组位于 SA2。

图 20.2-1 双操作闪存的扇区 / 组配置



MB95560H/570H/580H 系列

20.3 闪存的寄存器

本节介绍闪存的寄存器。

■ 闪存的寄存器

图 20.3-1 闪存的寄存器

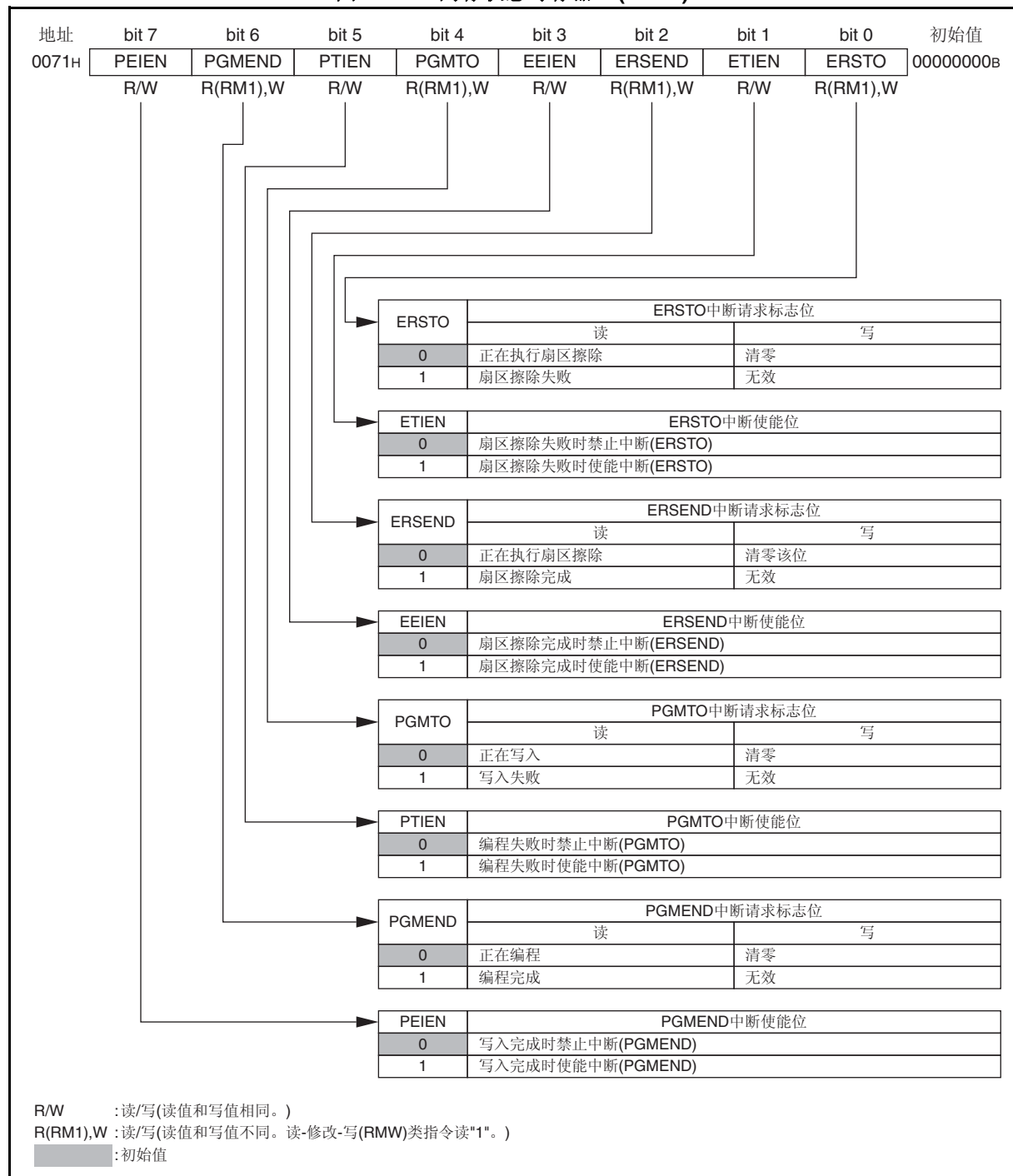
闪存状态寄存器 2 (FSR2)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0071 _H	PEIEN	PGMEND	PTIEN	PGMTO	EIEN	ERSEND	ETIEN	ERSTO	00000000 _B
	R/W	R(RM1),W	R/W	R(RM1),W	R/W	R(RM1),W	R/W	R(RM1),W	
闪存状态寄存器 (FSR)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0072 _H	-	-	RDYIRQ	RDY	保留	IRQEN	WRE	SSEN	000X0000 _B
	R0/WX	R0/WX	R(RM1),W	R/WX	R/W0	R/W	R/W	R/W	
闪存扇区编程控制寄存器 0 (SWRE0)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0073 _H	保留	保留	保留	保留	保留	SA2E	SA1E	SA0E	00000000 _B
	R/W0	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R/W	
闪存状态寄存器 3 (FSR3)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0074 _H	-	-	-	CERS	ESPS	SERS	PGMS	HANG	000XXXXX _B
	R0/WX	R0/WX	R0/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
闪存状态寄存器 4 (FSR4)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0075 _H	-	CEREND	CTIEN	CERTO	-	-	-	-	00000000 _B
	R0/WX	R(RM1),W	R/W	R(RM1),W	R0/WX	R0/WX	R0/WX	R0/WX	
R/W	: 读 / 写 (读值和写值相同。)								
R(RM1),W	: 读 / 写 (读值和写值不同。读 - 修改 - 写 (RMW) 类执行读 "1"。)								
R/WX	: 只读 (可读。写值无效。)								
R/W0	: 写值为 "0"。读值和写值相同。								
R0/WX	: 始终读 "0"。写值无效。								
-	: 未定义位								
X	: 不定								

20.3.1 闪存状态寄存器 2 (FSR2)

图 20.3-2 介绍闪存状态寄存器 2 (FSR2) 的位配置。

■ 闪存状态寄存器 2 (FSR2)

图 20.3-2 闪存状态寄存器 2 (FSR2)



MB95560H/570H/580H 系列

表 20.3-1 闪存状态寄存器 2 (FSR2) 的位功能

位名称		功能描述
bit7	PEIEN: PGMEND 中断使能位	该位使能或禁止闪存编程完成所触发的中断请求。 写 "0" : 即使闪存编程完成 (FSR2:PGMEND = 1), 仍防止中断请求发生。 写 "1" : 闪存编程完成 (FSR2:PGMEND = 1) 时, 引发中断请求发生。
bit6	PGMEND: PGMEND 中断请求标志位	该位显示闪存编程完成。 闪存编程完成后, 闪存自动算法完成时, PGMEND 位置 "1"。 • 如果闪存编程完成时已经使能中断请求 (FSR2:PEIEN = 1), 那么 PGMEND 位置 "1" 时, 产生中断请求。 • 闪存编程完成后 PGMEND 位清 "0" 时, 禁止继续执行闪存编程。 • 闪存编程失败 (FSR3:HANG = 1) 时, 该位清 "0"。 写 "0" : 清零该位。 写 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终返回 "1"。
bit5	PTIEN: PGMTO 中断使能位	该位使能或禁止闪存编程失败所触发的中断请求。 写 "0" : 即使闪存编程失败 (FSR2:PGMTO = 1), 仍阻止中断请求发生。 写 "1" : 闪存编程失败 (FSR2:PGMTO = 1) 时, 产生中断请求。
bit4	PGMTO: PGMTO 中断请求标志位	该位显示闪存编程失败。 闪存编程失败时, 一旦闪存自动算法失败, 那么 PGMTO 位置 "1"。 • 如果闪存编程完成后已经使能中断请求 (FSR2:PTIEN = 1), 那么 PGMTO 位置 "1" 时, 产生中断请求。 • 闪存编程完成后 PGMTO 位置 "1", 禁止继续执行闪存编程。 写 "0" : 清零该位。 写 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终返回 "1"。
bit3	EEIEN: ERSEND 中断使能位	该位使能或禁止闪存扇区擦除完成所触发的中断请求。 写 "0" : 即使闪存扇区擦除完成 (FSR2:ERSEND = 1), 仍阻止中断请求发生。 写 "1" : 闪存扇区擦除完成 (FSR2:ERSEND = 1) 时, 引发中断请求发生。
bit2	ERSEND: ERSEND 中断请求标志位	该位显示闪存扇区擦除完成。 闪存扇区擦除完成时, 一旦闪存自动算法完成, ERSEND 位置 "1"。 • 如果闪存扇区擦除完成后已经使能中断请求 (FSR2:EEIEN = 1), 那么 ERSEND 位置 "1" 时, 产生中断请求。 • 闪存扇区擦除完成后 ERSEND 位清 "0", 禁止继续擦除闪存扇区。 • 闪存扇区擦除失败 (FSR3:HANG = 1) 时, 该位清 "0"。 写 "0" : 清零该位。 写 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终返回 "1"。
bit1	ETIEN: ERSTO 中断使能位	该位使能或禁止闪存扇区擦除失败所触发的中断请求。 写 "0" : 即使闪存扇区擦除失败 (FSR2:ERSTO = 1), 仍阻止中断请求发生。 写 "1" : 闪存扇区擦除失败 (FSR2:ERSTO = 1) 时, 引发中断请求发生。
bit0	ERSTO: ERSTO 中断请求标志位	该位显示闪存扇区擦除失败。 闪存扇区擦除失败时, 一旦闪存自动算法失败, ERSTO 位置 "1"。 • 如果闪存扇区擦除失败后已经使能中断请求 (FSR2:ETIEN = 1), 那么 ERSTO 位置 "1" 时, 产生中断请求。 • 闪存扇区擦除完成后 ERSTO 位置 "1", 禁止继续擦除闪存扇区。 写 "0" : 清零该位。 写 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时, 该位始终返回 "1"。

20.3.2 闪存状态寄存器 (FSR)

图 20.3-3 介绍闪存状态寄存器 (FSR) 的位配置

■ 闪存状态寄存器 (FSR)

图 20.3-3 闪存状态寄存器 (FSR)

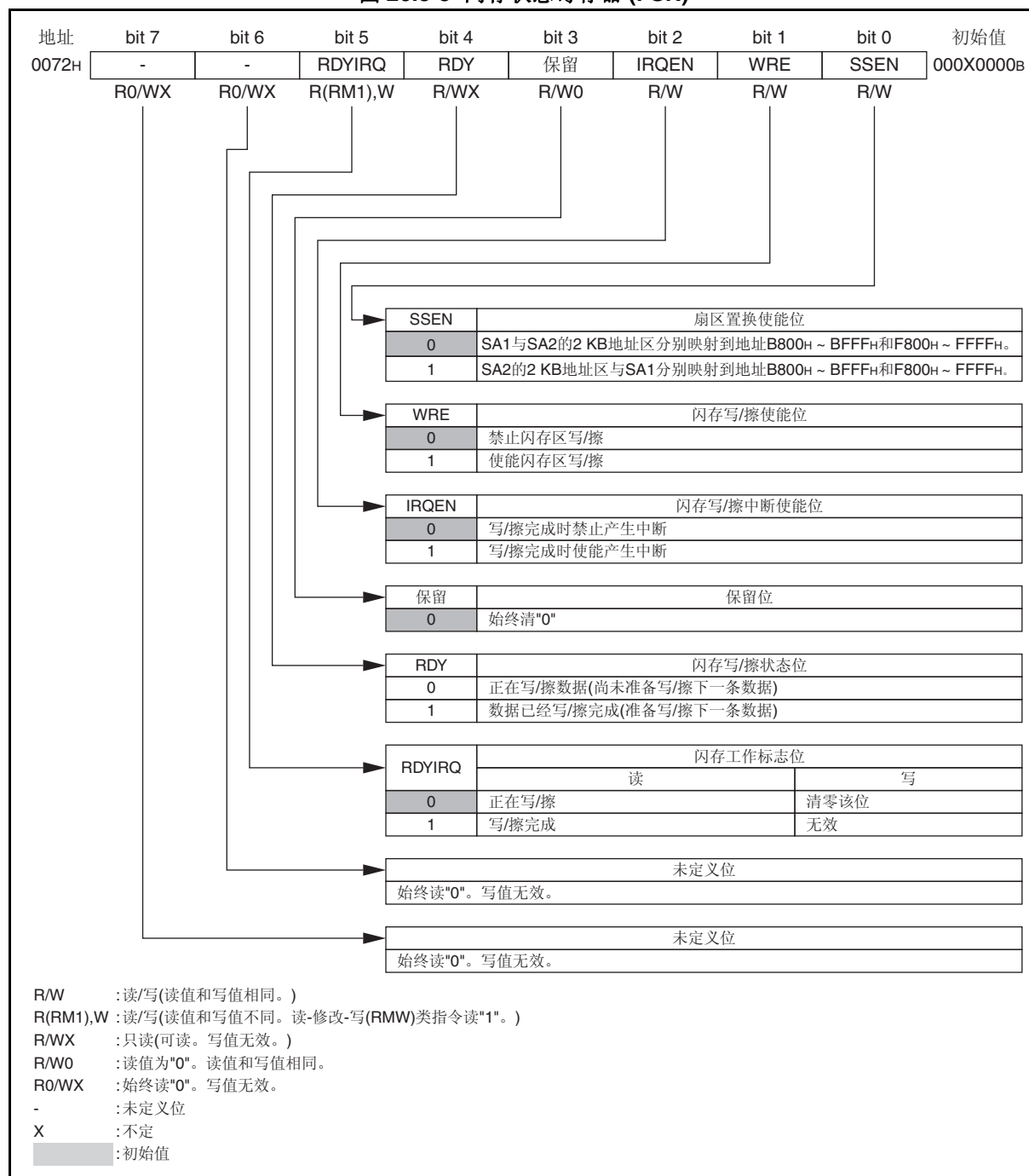
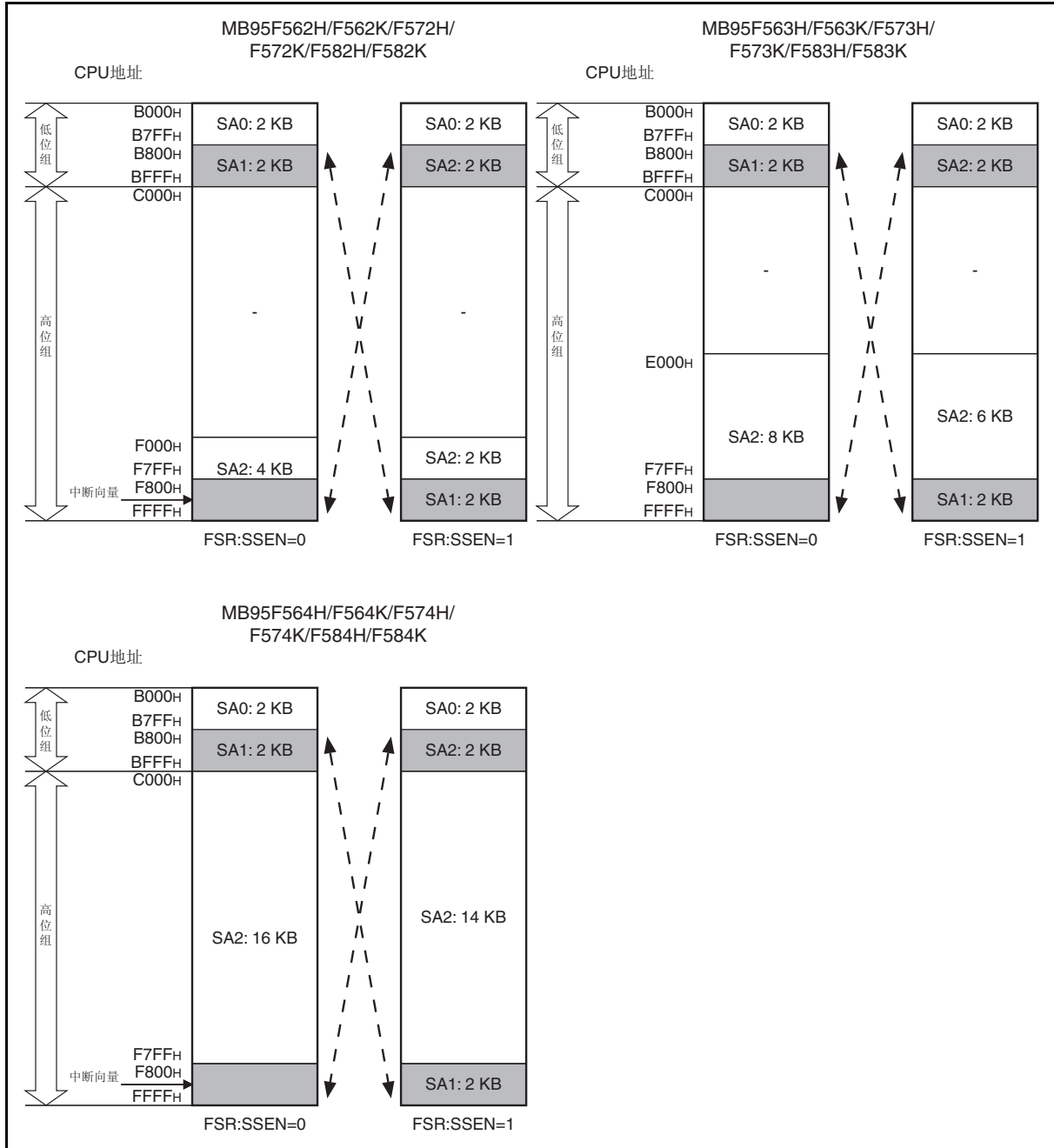


表 20.3-2 闪存状态寄存器 (FSR) 的位功能

位名称		功能描述
bit7, bit6	未定义位	始终读 "0"。写值无效。
bit5	RDYIRQ: 闪存工作标志位	<p>该位指示闪存的工作状态。 闪存写 / 擦完成后，闪存自动算法结束之际，RDYIRQ 位置 "1"。</p> <ul style="list-style-type: none"> 允许闪存写 / 擦完成触发中断 (FSR:IRQEN=1) 时，如果 RDYIRQ 位置 "1"，那么产生中断请求。 闪存写 / 擦完成后，如果 RDYIRQ 位清 "0"，那么禁止执行闪存写 / 擦操作。 <p>写 "0" : 该位清零。 写 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时，该位始终返回 "1"。</p>
bit4	RDY: 闪存写 / 擦状态位	<p>该位指示闪存写 / 擦状态。</p> <ul style="list-style-type: none"> RDY 位清 "0" 时，禁止写 / 擦闪存数据。 RDY 位清 "0" 时，仍可接受读取 / 复位命令。写 / 擦完成后，RDY 位置 "1"。 输入写 / 擦命令后，应延迟两个机器时钟 (MCLK) 周期后，RDY 位方可清 "0"。输入写 / 擦指令后，等待两个机器时钟周期 (例如：插入两次 NOP) 后再读取该位。
bit3	保留位	始终清 "0"。
bit2	IRQEN: 闪存写 / 擦中断使能位	<p>该位使能或禁止闪存写 / 擦完成所触发的中断请求。</p> <p>写 "0" : 闪存操作标志位置 "1"(FSR:RDYIRQ = 1) 时，不产生中断请求。 写 "1" : 闪存操作标志位置 "1"(FSR:RDYIRQ = 1) 时，产生中断请求。</p>
bit1	WRE: 闪存写 / 擦使能位	<p>该位使能 / 禁止写 / 擦闪存区的数据。 启动闪存写 / 擦命令前，WRE 置位。</p> <p>写 "0" : 输入写 / 擦命令，禁止产生写 / 擦信号。 写 "1" : 输入写 / 擦命令，允许执行闪存写 / 擦操作。</p> <ul style="list-style-type: none"> 未写 / 擦闪存数据时，应将 WRE 位清 "0" 以防止意外地写 / 擦闪存数据。 为了向闪存写数据，根据写入数据的闪存扇区，将 FSR:WRE 置 "1" 以使能向闪存写数据并将闪存扇区编程控制寄存器 0 (SWRE0) 置位。禁止闪存编程时 (FSR:WRE=0)，即使通过将闪存编程控制寄存器 0 (SWRE0) 中的扇区所对应的某个位设为 "1" 已使能闪存编程，也不可执行向闪存扇区写数据。
bit0	SSEN: 扇区置换使能位	<p>双操作模式下，该位用于将高位组中 SA2 的 2 KB 地址区 (含中断向量) 置换为低位组的 SA1。</p> <p>写 "0" : SA1 映射到 B800_H~BFFF_H，SA2 的 2 KB 地址区映射到 F800_H~FFFF_H。 写 "1" : SA2 的 2 KB 地址区映射到 B800_H~BFFF_H，SA1 映射到 F800_H~FFFF_H。</p>

图 20.3-4 使用 FSR:SSEN 值访问扇区映射图



MB95560H/570H/580H 系列

20.3.3 闪存扇区编程控制寄存器 0 (SWRE0)

闪存接口中安装闪存扇区编程控制寄存器 0 (SWRE0) 以执行闪存编程保护功能。

■ 闪存扇区写入控制寄存器 0 (SWRE0)

闪存扇区编程控制寄存器 0 (SWRE0) 具有使能/禁止向各扇区写数据的位 (SA0 ~ SA2)。各位的初始值为 "0"，表示禁止写数据。对 SWRE0 的某个位写 "1" 使能对应该位的扇区写数据。对 SWRE0 的某个位写 "0" 防止失误将数据写入对应该位的扇区。对 SWRE0 的某个位写 "0" 时，即使后来再写 "1"，数据不能写入该位对应的扇区。要重写数据，需要进行复位操作。

图 20.3-5 闪存扇区编程控制寄存器 0 (SWRE0)

地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0073 _H	保留	保留	保留	保留	保留	SA2E	SA1E	SA0E	00000000 _B
	R/W0	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R/W	

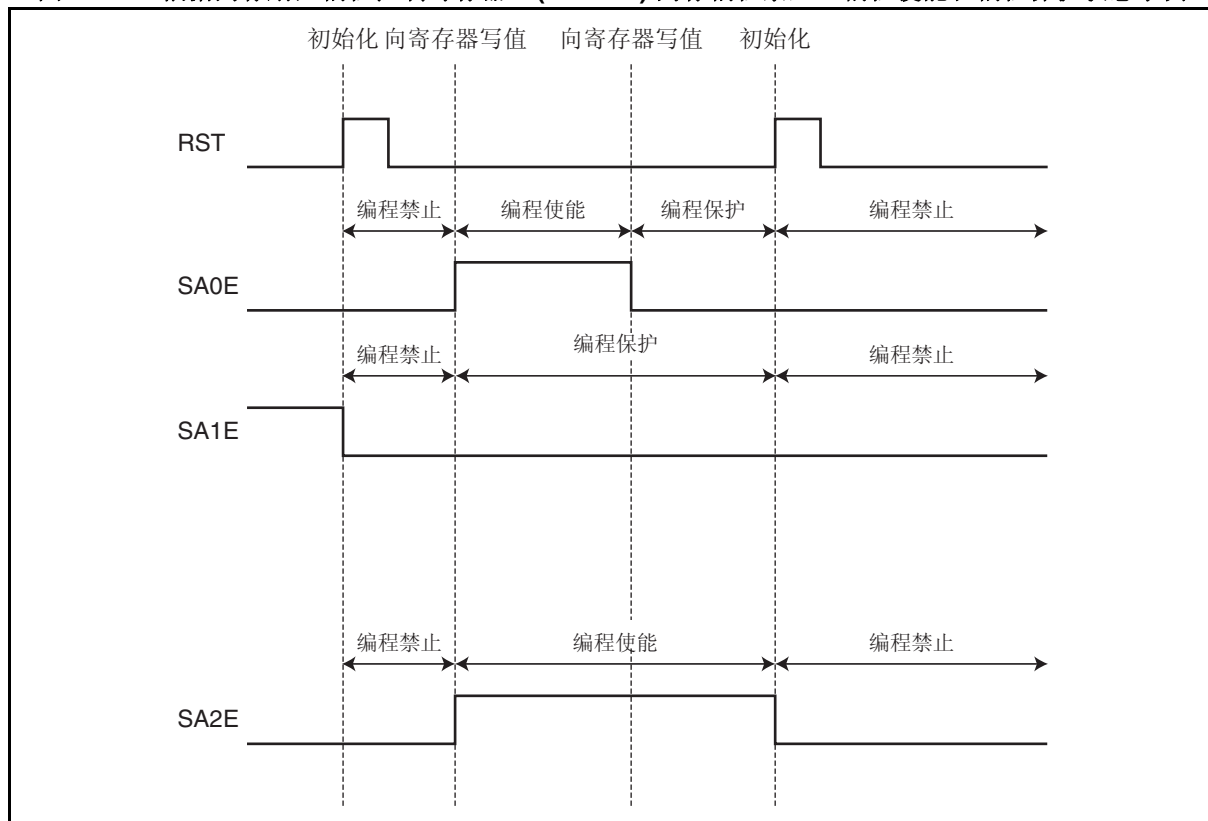
R/W : 读 / 写 (读值和写值相同。)
R/W0 : 写值为 "0"。写值无效。

只能通过字节向 SWRE0 写数据。禁止通过位操作指令设定 SWRE0 中的位。

表 20.3-3 闪存扇区编程控制寄存器 0 (SWRE0) 的功能

位名称	功能描述								
bit7 ~ bit3 保留位	始终清 "0"。								
bit2 ~ bit0 SA2E ~ SA0E: 编程功能设定位	<p>这些位用于设定防止数据失误写入闪存扇区的功能。对 SWRE0 的位写 "1" 使能向该位对应的扇区写数据。对 SWRE0 的位写 "0" 防止将数据失误写入该位对应的扇区。此外，复位该位将其初始化为 "0" (编程禁止)。</p> <p>下表是编程功能设定位及其相应的闪存扇区。</p> <table border="1"> <thead> <tr> <th>位名称</th> <th>闪存相应扇区</th> </tr> </thead> <tbody> <tr> <td>SA2E</td> <td>SA2</td> </tr> <tr> <td>SA1E</td> <td>SA1</td> </tr> <tr> <td>SA0E</td> <td>SA0</td> </tr> </tbody> </table> <p>编程禁止 : SAxE 为 "0"。未清 "0" 闪存扇区编程控制寄存器 0 (SWRE0) 的 SAxE 位时，通过将对应该扇区的 SAxE 位置 "1" 使能向扇区写数据。(这是复位 SAxE 后的状态)。</p> <p>编程使能 : SAxE 为 "1"。数据可写入 SAxE 位对应的扇区。</p> <p>编程保护 : SAxE 为 "0"。清 "0" 闪存扇区编程控制寄存器 0 (SWRE0) 的 SAxE 位时，即使将对应该扇区的 SAxE 位置 "1"，也不使能向扇区写数据。</p>	位名称	闪存相应扇区	SA2E	SA2	SA1E	SA1	SA0E	SA0
位名称	闪存相应扇区								
SA2E	SA2								
SA1E	SA1								
SA0E	SA0								

图 20.3-6 根据闪存扇区编程控制寄存器 0 (SWRE0) 闪存编程禁止、编程使能和编程保护状态示例



编程禁止：

SAx_E 为 "0"。未清 "0" 闪存扇区编程控制寄存器 0 (SWRE0) 的 SAx_E 位时，通过将对应扇区的 SAx_E 位置 "1"，使能向扇区写数据。（这是复位 SAx_E 后的状态）。

编程禁止：

SAx_E 为 "1"。数据可写入 SAx_E 位对应的扇区。

编程禁止：

SAx_E 为 "0"。清 "0" 闪存扇区写入控制寄存器 0 (SWRE0) 的 SAx_E 位时，即使将对应扇区的 SAx_E 位置 "1"，也不使能向扇区写数据。

■ 设定 SWRE0 寄存器的注意事项

FSR:SEN 清 "0" 时，为了向闪存的 SA0 (B000_H ~ B7FF_H) 或 SA1 (B800_H ~ BFFF_H) 位写 / 擦数据，应先将 SWRE0 寄存器的 SA0_E 位和 SA1_E 位设为 "1"。

FSR:SEN 置 "1" 时，为了写 / 擦数据，应先将 SWRE0 寄存器的 SA0_E、SA1_E 和 SA2_E 位设为 "1"。

关于闪存扇区的详细信息，参考图 20.2-1 和图 20.3-4。

MB95560H/570H/580H 系列

20.3.4 闪存状态寄存器 3 (FSR3)

图 20.3-7 介绍闪存状态寄存器 3 (FSR3) 的位配置。

■ 闪存状态寄存器 3 (FSR3)

图 20.3-7 闪存状态寄存器 3 (FSR3)

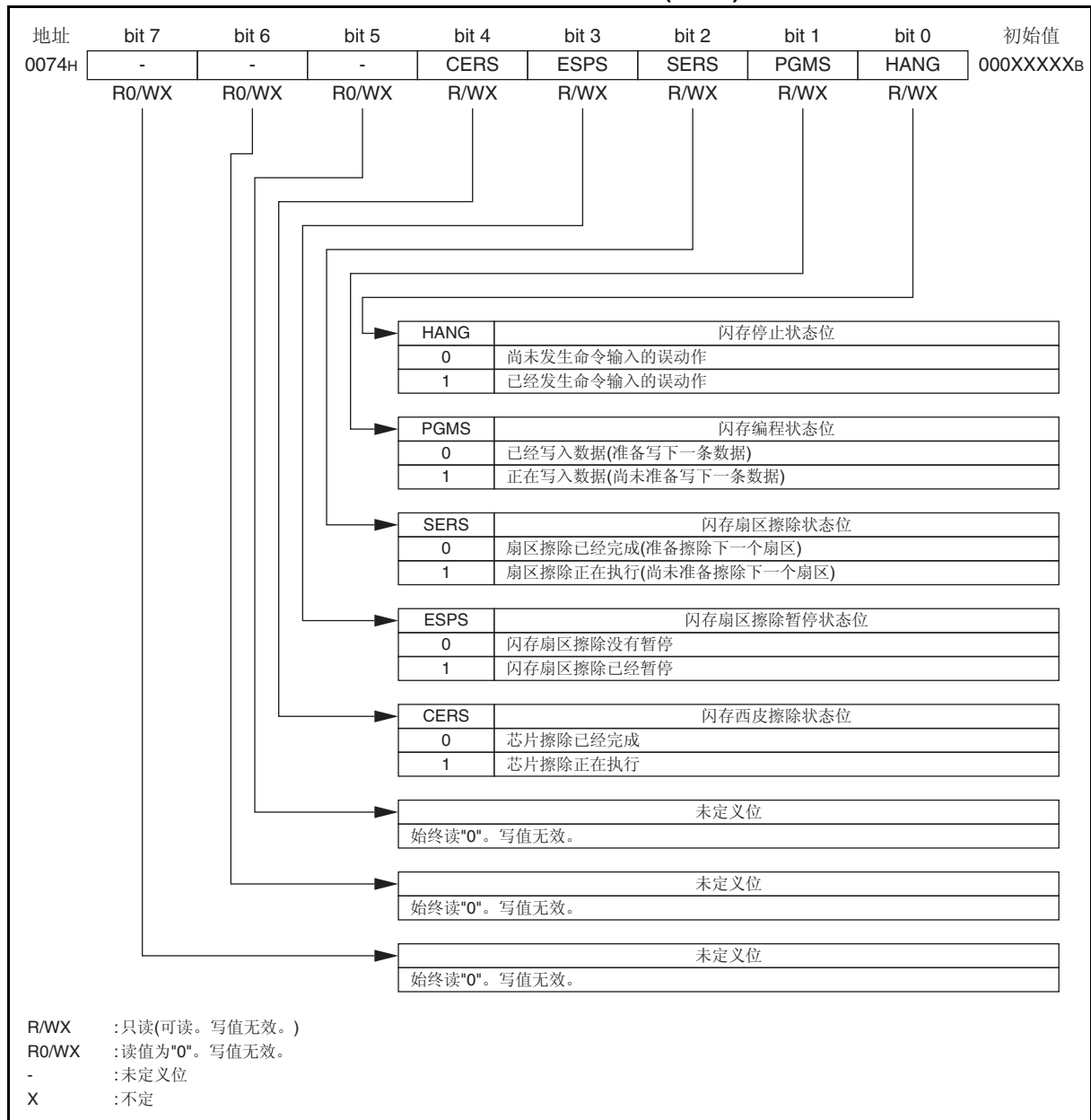


表 20.3-4 闪存状态寄存器 3 (FSR3) 的位功能

位名称		功能描述
bit7 ~ bit5	未定义位	始终读 "0"。写值无效。
bit4	CERS: 闪存芯片擦除状态位	该位显示闪存芯片擦除状态。 <ul style="list-style-type: none"> • CERS 位置 "1", 代表正在擦除芯片。 • CERS 位清 "0", 代表芯片擦除完成。
bit3	ESPS: 闪存扇区擦除暂停位	该位显示闪存扇区擦除暂停状态。 <ul style="list-style-type: none"> • ESPS 位置 "1", 代表闪存扇区擦除已经暂停。 • ESPS 位清 "0", 代表无闪存扇区擦除暂停。
bit2	SERS: 闪存扇区擦除状态位	该位显示闪存扇区擦除状态。 <ul style="list-style-type: none"> • SERS 位置 "1", 代表扇区擦除正在进行。 • SERS 位清 "0", 代表扇区擦除完成。
bit1	PGMS: 闪存编程状态位	该位显示闪存写入状态。 <ul style="list-style-type: none"> • PGMS 位置 "1", 代表数据正在写入闪存。 • PGMS 位清 "0", 代表数据已经写入闪存。 • 在机器时钟 (MCLK) 周期长于 1 μs 的条件下, PGMS 位将不生效。应在机器时钟 (MCLK) 小于 1 μs 时, 使用该位。
bit0	HANG: 闪存停止状态位	该位显示闪存是否有误动作。 <ul style="list-style-type: none"> • HANG 位置 "1", 代表命令输入的误动作发生。 • HANG 位清 "0", 代表至今未发生命令输入的误动作。

MB95560H/570H/580H 系列

20.3.5 闪存状态寄存器 4 (FSR4)

图 20.3-8 介绍闪存状态寄存器 4 (FSR4) 的位配置。

■ 闪存状态寄存器 4 (FSR4)

图 20.3-8 闪存状态寄存器 4 (FSR4)

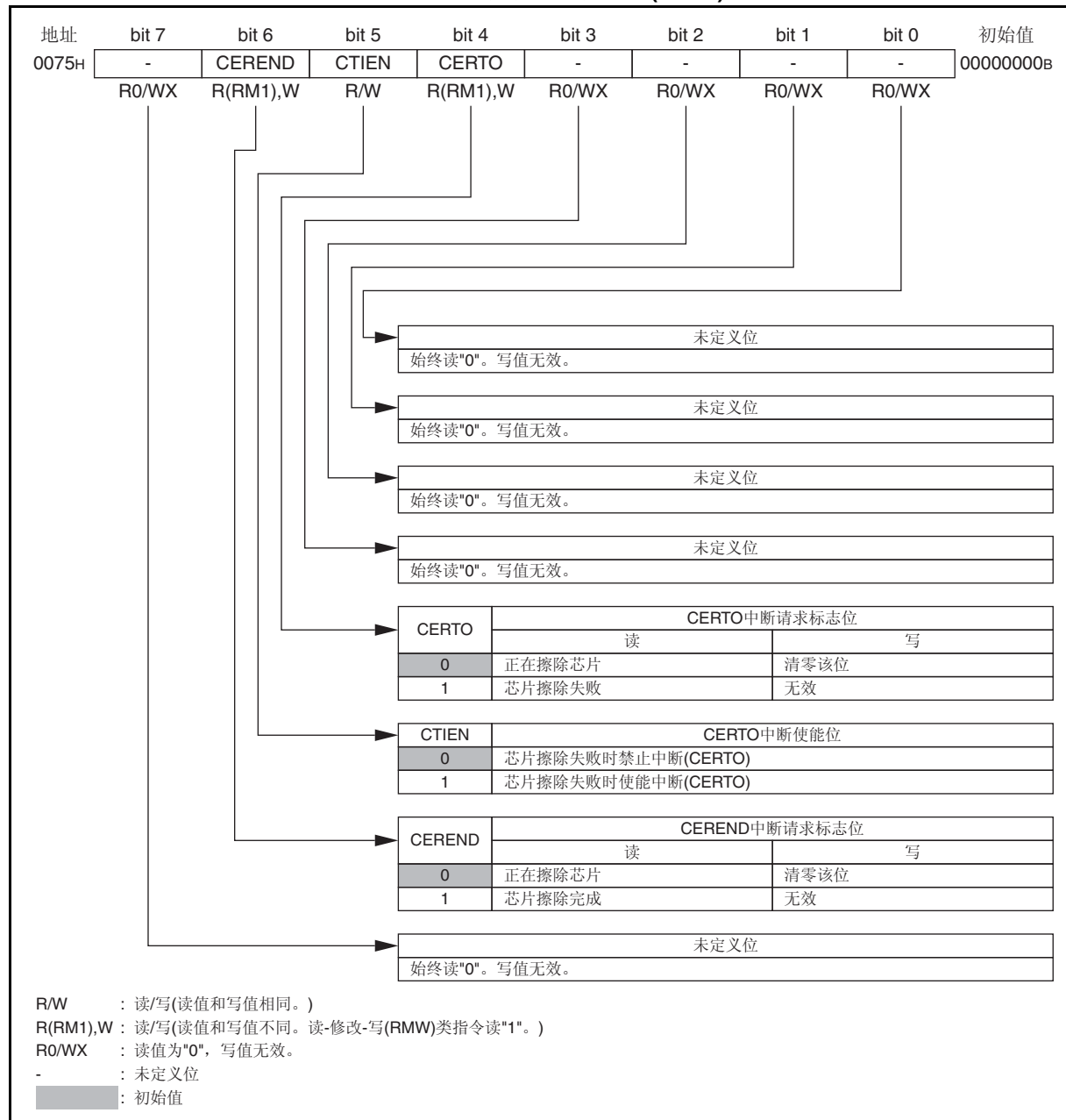


表 20.3-5 闪存状态寄存器 4 (FSR4) 的位功能

位名称		功能描述
bit7	未定义位	始终读 "0"。写值无效。
bit6	CEREND: CEREND 中断请求标志位	<p>该位表示闪存芯片擦除完成。 闪存芯片擦除完成后，闪存自动算法完成时，CEREND 位置 "1"。</p> <ul style="list-style-type: none"> 闪存芯片擦除完成后，CEREND 位清 "0" 时，禁止继续执行闪存芯片擦除。 闪存芯片擦除失败 (FSR3:HANG = 1) 时，该位清 "0"。 <p>写 "0" : 清零该位。 写 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时，该位始终返回 "1"。</p>
bit5	CTIEN: CERTO 中断使能位	<p>该位使能或禁止闪存芯片擦除失败所触发的中断请求。</p> <p>写 "0" : 即使闪存芯片擦除失败 (FSR4:CERTO = 1)，仍阻止发生中断请求。 写 "1" : 闪存芯片擦除失败 (FSR4:CERTO = 1) 时，引起中断请求发生。</p>
bit4	CERTO: CERTO 中断请求标志位	<p>该位表示闪存芯片擦除失败。 闪存芯片擦除失败后，闪存自动算法失败时，CERTO 位置 "1"。</p> <ul style="list-style-type: none"> 假如闪存芯片擦除失败时已经使能产生中断请求 (FSR4:CTIEN = 1)，那么 CERTO 位置 "1" 时，产生中断请求。 闪存芯片擦除完成后 CERTO 位置 "1" 时，禁止继续执行闪存芯片擦除。 <p>写 "0" : 清零该位。 写 "1" : 无效。 使用读 - 修改 - 写 (RMW) 类指令读取时，该位始终返回 "1"。</p>
bit3 ~ bit0	未定义位	始终读 "0"。写值无效。

MB95560H/570H/580H 系列

■ 闪存状态寄存器2,闪存状态寄存器3,闪存状态寄存器4和RDY位(FSR:bit4)的状态例

图 20.3-9 闪存编程期间的 FSR2:PGMEND

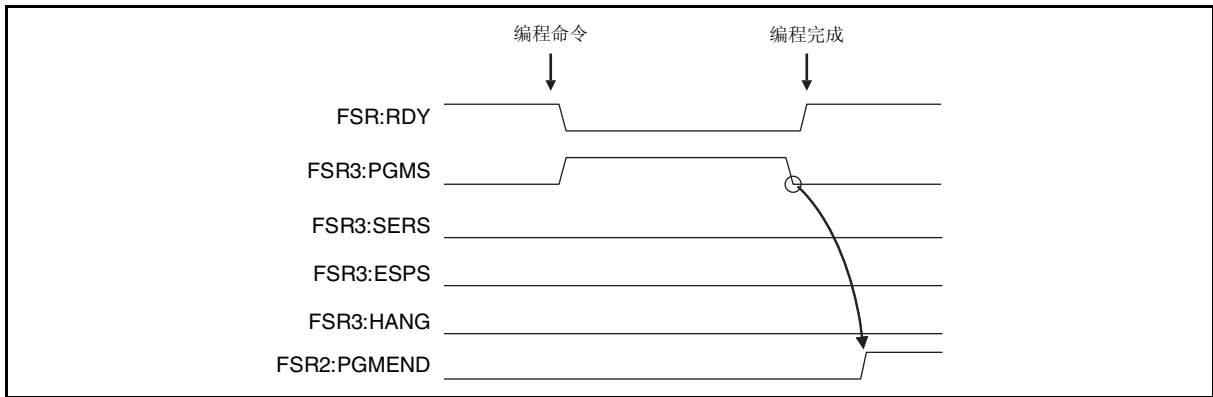


图 20.3-10 闪存编程失败时的 FSR2:PGMTO

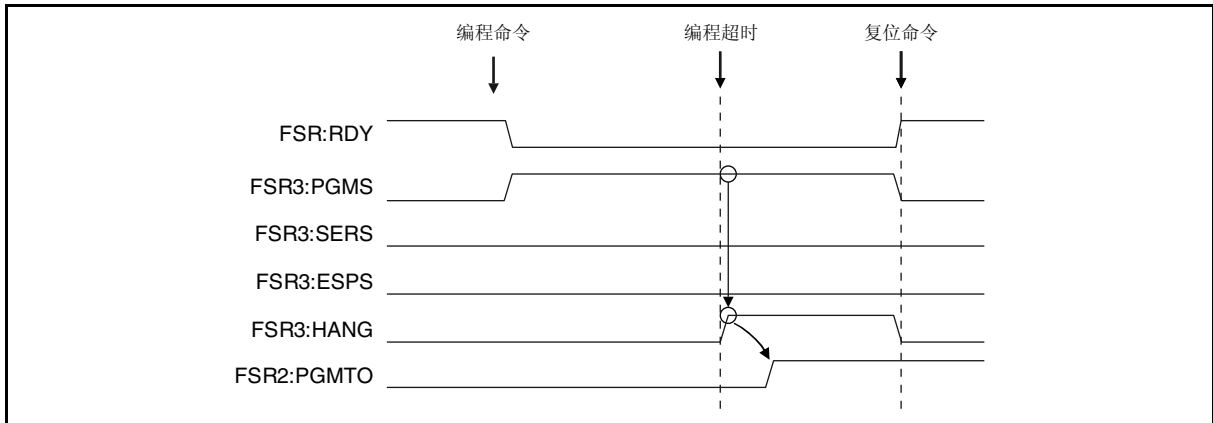


图 20.3-11 闪存扇区擦除期间的 FSR2:ERSEND

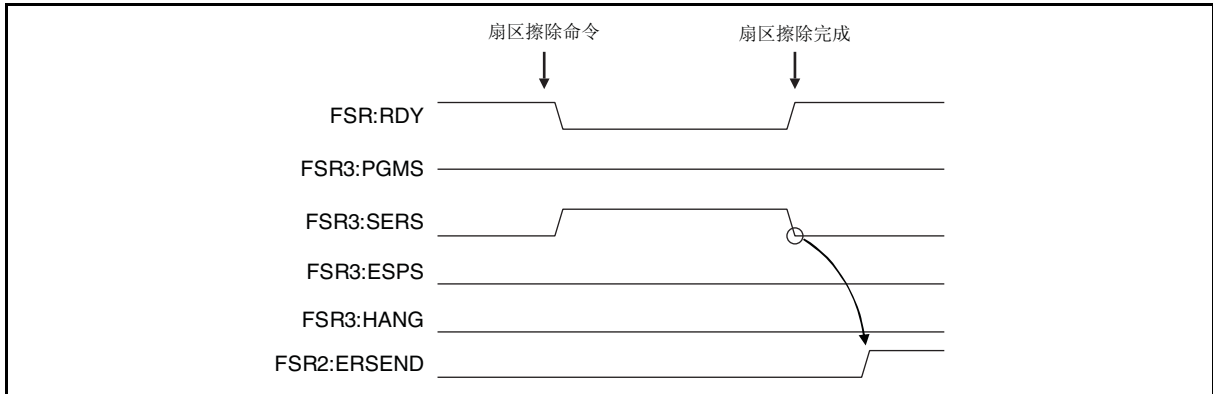


图 20.3-12 闪存扇区擦除失败时的 FSR2:ERSTO

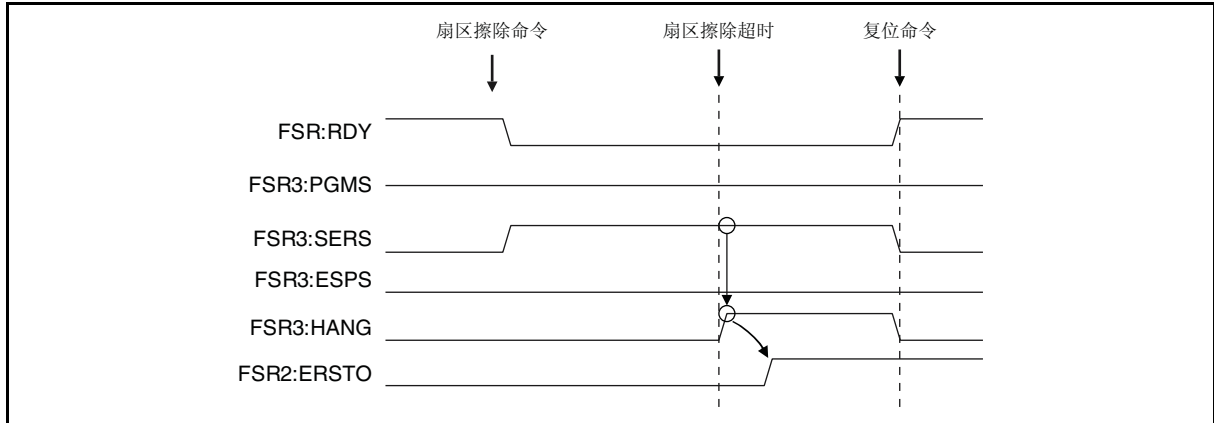


图 20.3-13 闪存扇区擦除暂停且闪存编程正在执行时的 FSR2:PGMEND 和 FSR2:ERSEND

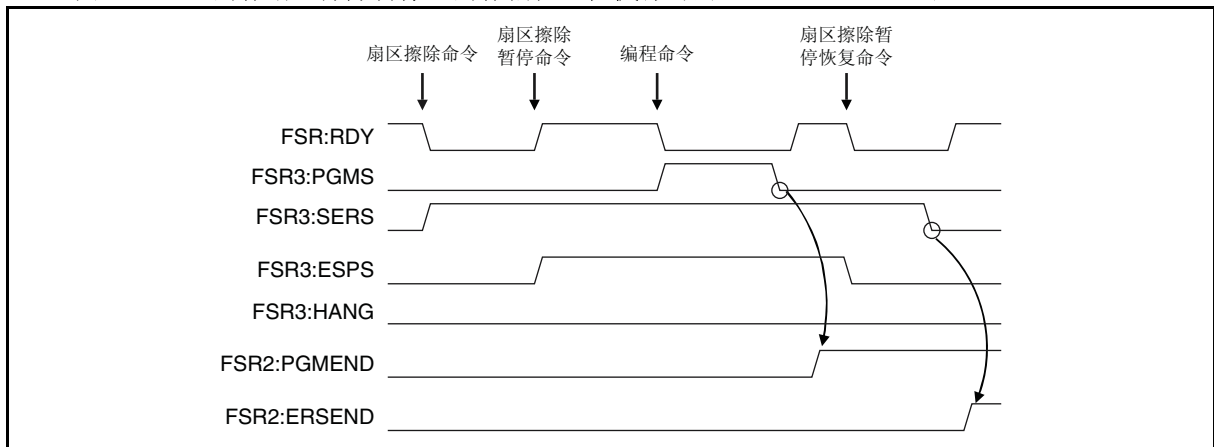


图 20.3-14 闪存扇区擦除暂停且闪存编程失败时的 FSR2:PGMTO 和 FSR2:ERSEND

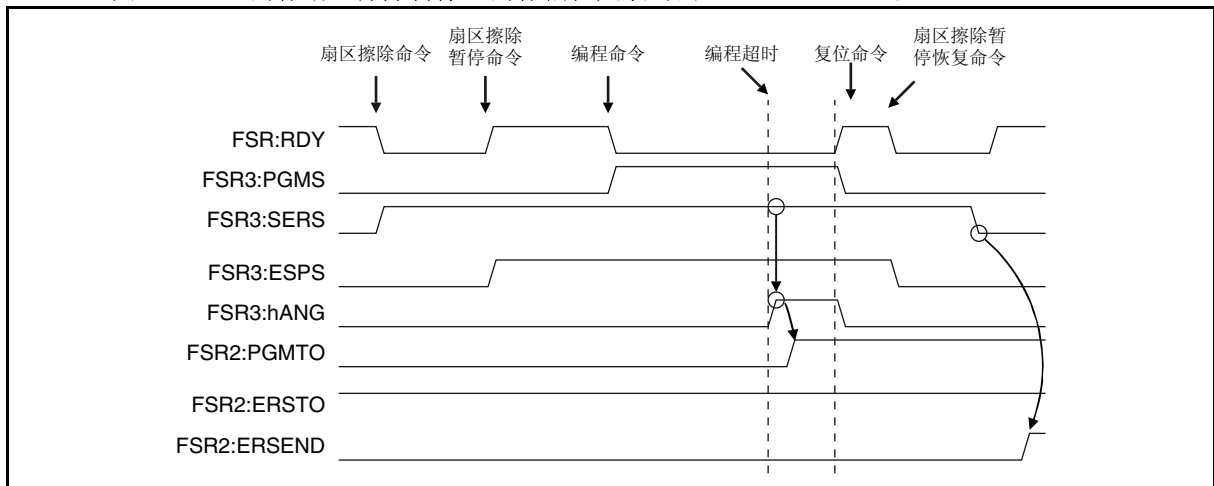


图 20.3-15 闪存扇区擦除暂停且正在读取闪存时的 FSR2:ERSEND

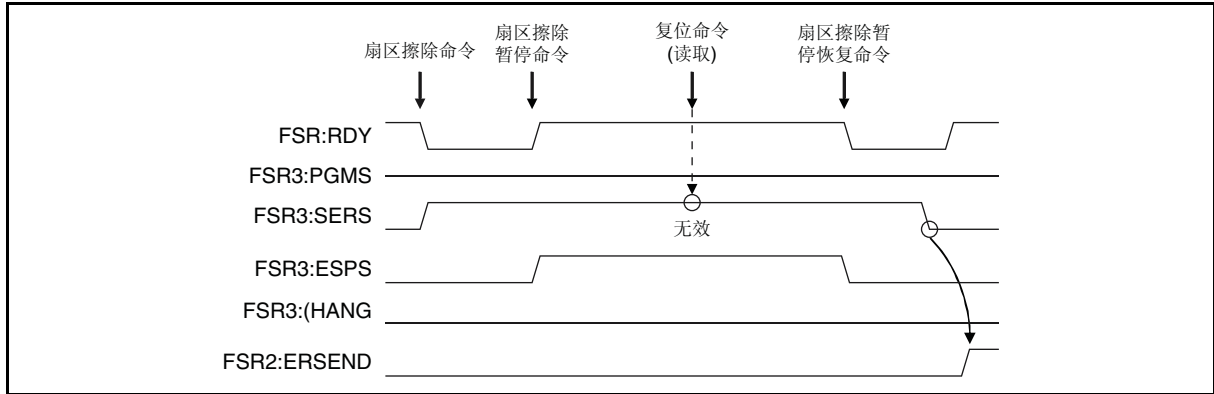


图 20.3-16 扇区擦除恢复后闪存扇区擦除失败时的 FSR2:PGMEND 和 FSR2:ERSTO

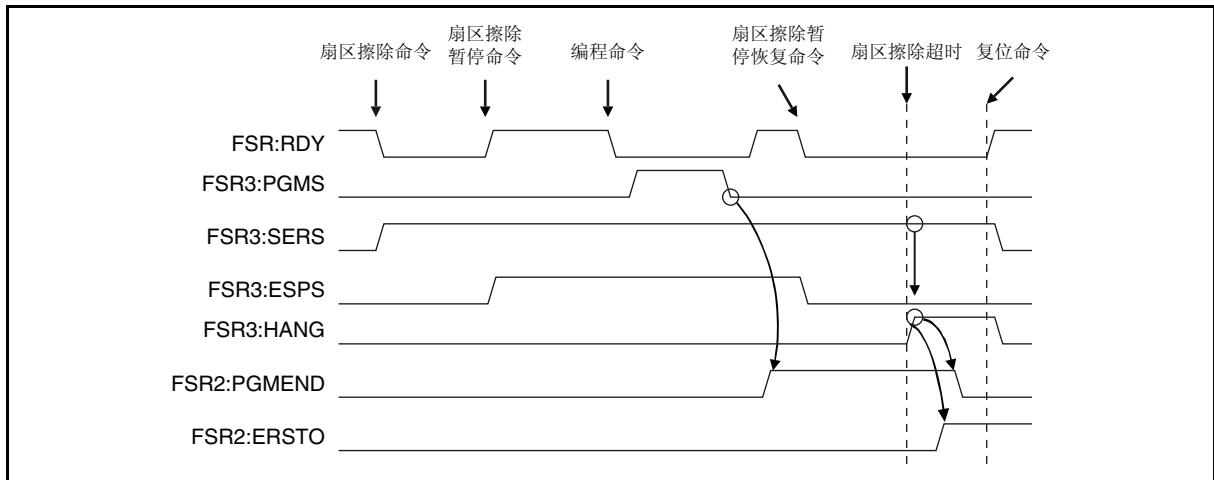


图 20.3-17 芯片擦除失败时的 FSR4:CERTO

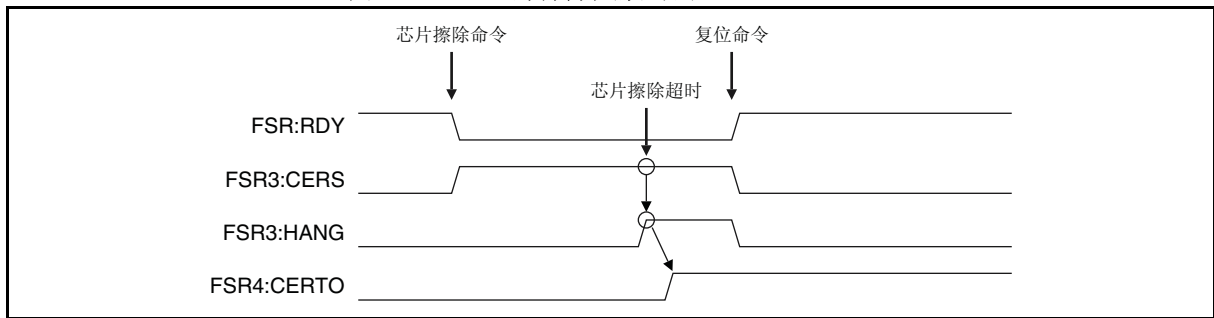
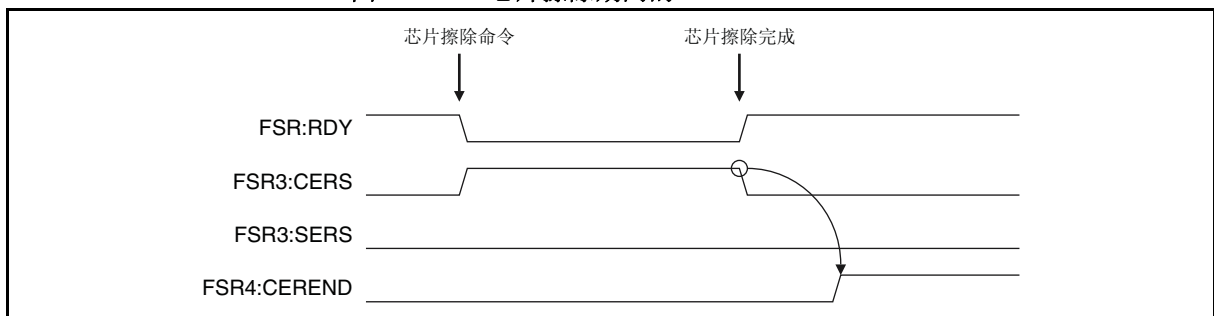


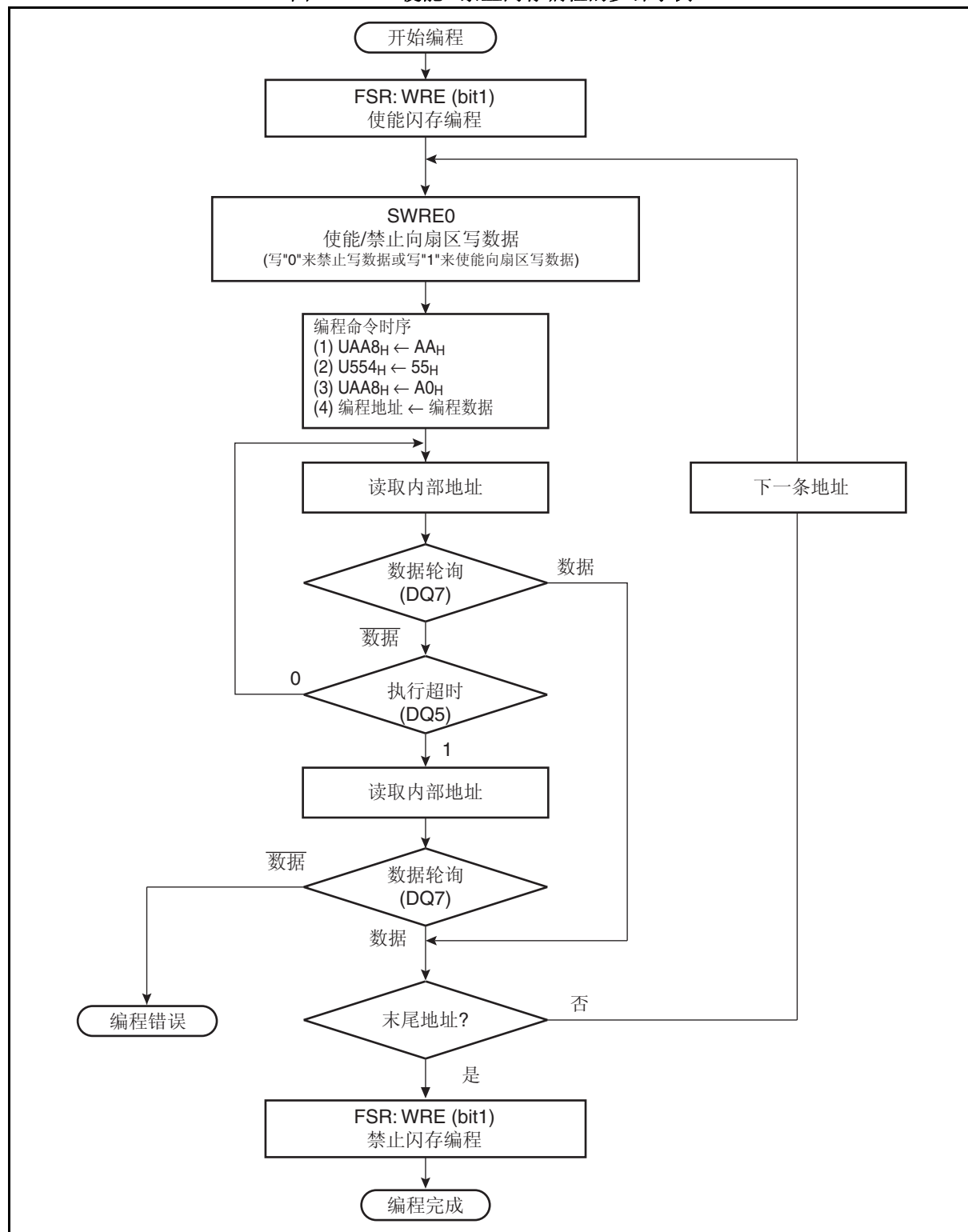
图 20.3-18 芯片擦除期间的 FSR4:CEREND



■ 闪存扇区编程控制寄存器 (SWRE0) 设定流程图

将 FSR:WRE 位置 "1" 以使能闪存写入，然后分别将 SWRE0 寄存器的对应位置 "1" 或清 "0" 来使能或禁止扇区数据写入。

图 20.3-19 使能 / 禁止闪存编程的步骤示例



MB95560H/570H/580H 系列

■ 设定时的注意事项 (FSR:WRE)

要对闪存写数据，需将 FSR:WRE 置 "1" 以使能闪存写入，然后设定 SWRE0 寄存器。清 "0" FSR:WRE 位可禁止闪存写入，即使将 SWRE0 寄存器中对应扇区的位置 "1" 来使能写入，也不可写访问该闪存扇区。

20.4 调用闪存自动算法

有四种命令可启动闪存自动算法：读取 / 复位、编程、芯片擦除和扇区擦除。扇区擦除命令可暂停和恢复扇区擦除。

■ 命令时序表

表 20.4-1 是写 / 擦闪存所用的命令一览表。

表 20.4-1 命令时序表

命令时序	总线编程周期	1st 总线编程周期		2nd 总线编程周期		3rd 总线编程周期		4th 总线编程周期		5th 总线编程周期		6th 总线编程周期	
		地址	数据	地址	数据	地址	数据	地址	数据	地址	数据	地址	数据
读取 / 复位*	1	F _X XX _H	F0 _H	-	-	-	-	-	-	-	-	-	-
	4	RA	RD	-	-	-	-	-	-	-	-	-	-
编程	4	UAA8 _H	AA _H	U554 _H	55 _H	UAA8 _H	A0 _H	PA	PD	-	-	-	-
芯片擦除	6	UAA8 _H	AA _H	X554 _H	55 _H	UAA8 _H	80 _H	UAA8 _H	AA _H	X554 _H	55 _H	UAA8 _H	10 _H
扇区擦除	6	UAA8 _H	AA _H	X554 _H	55 _H	UAA8 _H	80 _H	UAAA _H	AA _H	U554 _H	55 _H	SA	30 _H
开启旁路输入	3	UAA8 _H	AA _H	U554 _H	55 _H	UAA8 _H	20 _H	-	-	-	-	-	-
开启旁路编程	2	UXXX _H	A0 _H	PA	PD	-	-	-	-	-	-	-	-
开启旁路复位	2	UXXX _H	90 _H	UXXX _H	任意	-	-	-	-	-	-	-	-
扇区擦除暂停		扇区擦除期间，将数据 "B0 _H " 写入地址 "UXXX _H " 来暂停擦除。											
扇区擦除恢复		扇区擦除暂停后，将数据 "30 _H " 写入地址 "UXXX _H " 恢复擦除。											
擦除扇区添加		将数据 "30 _H " 写入地址 "UXXX _H " 添加新的需要擦除的扇区。											

RA : 读取地址

PA : 编程地址

SA : 扇区地址 (指定扇区的任意一个地址)

RD : 读取数据

PD : 编程数据

U : 高 4 位同 RA、PA 和 SA

F_X : FF/FE

X : 任意地址值

任意: 任意地址数据

*: 读取 / 复位这两个命令均可将闪存复位到读取模式。

注：

- 上表中的地址是 CPU 存储器映射的值。所有地址和数据都是十六进制值。"X" 指任意值。
- 表中地址"U"并非任意，而是指高 4 位(bit15 ~ bit12)。高 4 位的值须与 RA 和 PA 的值相同。
例：若 RA = C48E_H，则 U = C；若 PA = 1024_H，则 U=1
若 SA = 3000_H，则 U = 3
- 只有使能全部扇区数据写入时，芯片擦除命令才可接受。如果闪存扇区编程控制寄存器 0(SWRE0) 的任何扇区中的位清 "0" (禁止对该扇区写入数据)，芯片擦除命令将被忽略。

MB95560H/570H/580H 系列

■ 命令输入时的注意事项

从命令顺序表中发出命令时，应注意以下两点：

- 输入第一个命令前，要使能对相应扇区的数据写入。
- 保证从第一个命令，"U" (高4位(bit15 ~ bit12))的值与RA、PA和SA的高4位的值相同。

如果上記两点不能遵守，命令不能被正常识别。而命令不能被正常识别时，需进行复位以初始化闪存的命令顺序发生器。

20.5 检查自动算法执行状态

闪存使用自动算法执行写 / 擦流程，可使用硬件时序标志确认其内部的工作状态。

■ 硬件时序标志

● 硬件时序标志的概要

硬件时序标志由以下 5 位输出构成：

- 数据轮询标志 (DQ7)
- 跳转位标志 (DQ6)
- 执行超时标志 (DQ5)
- 扇区擦除定时器标志 (DQ3)
- 跳转位 2 标志 (DQ2)

硬件时序标志可显示编程命令、芯片擦除命令或扇区擦除命令是否结束，是否可写擦除码以及是否正在读取擦除扇区或未擦除扇区。

设定命令时序后，可通过读访问闪存的目标扇区的地址确认硬件时序标志的值。需注意硬件时序标志只输出到发行命令的组。

表 20.5-1 显示硬件时序标志的位分配。

表 20.5-1 硬件时序标志的位配置

位号	7	6	5	4	3	2	1	0
硬件时序标志	DQ7	DQ6	DQ5	-	DQ3	DQ2	-	-

- 检查闪存状态寄存器中的硬件时序标志或闪存写 / 擦状态位 (FSR:RDY) 以确认自动编程命令、整片擦除命令或扇区擦除命令正在执行还是已经终止。写 / 擦终止后，闪存返回读取 / 复位状态。
- 创建写 / 擦程序时，应使用 DQ2、DQ3、DQ5、DQ6 和 DQ7 标志在确认自动写 / 擦终止后读取数据。
- 硬件时序标志也可用于确认第 2 扇区擦除代码写入和之后执行的写入是否有效。

● 硬件时序标志说明

表 20.5-2 是硬件时序标志的功能。

表 20.5-2 硬件时序标志功能一览表

状态		DQ7	DQ6	DQ5	DQ3	DQ2
正常工作期间状态转换	编程 → 编程完成 (已指定编程地址)	$\overline{\text{DQ7}} \rightarrow$ 数据 : 7	跳转 → 数据 : 6	0 → 数据 : 5	0 → 数据 : 3	0 → 数据 : 2
	芯片 / 扇区擦除 → 擦除完成	0 → 1	跳转 → 1	0 → 1	1	跳转 → 1
	扇区擦除等待 → 擦除启动	0	跳转	0	0 → 1	跳转
	擦除 → 扇区擦除暂停 (正擦除扇区)	0	跳转 → 0	0	1	跳转
	扇区擦除暂停 → 擦除恢复 (正擦除扇区)	0	0 → 跳转	0	1	跳转
	扇区擦除暂停 (未在擦除扇区)	数据 : 7	数据 : 6	数据 : 5	数据 : 3	数据 : 2
异常工作	编程	$\overline{\text{DQ7}}$	跳转	1	0	0
	芯片 / 扇区擦除	0	跳转	1	1	跳转

20.5.1 数据轮询标志 (DQ7)

数据轮询标志 (DQ7) 是硬件时序标志，使用数据轮询功能显示自动算法正在执行还是已经完成。

■ 数据轮询标志 (DQ7)

表 20.5-3 和表 20.5-4 分别显示正常工作时的和异常工作时的数据轮询标志的状态转换。

表 20.5-3 数据轮询标志状态转换 (正常工作期间)

工作状态	编程 → 编程完成	芯片 / 扇区擦除 → 擦除完成	扇区擦除等待 → 擦除启动	扇区擦除 → 扇区擦除暂停 (正在擦除扇区)	扇区擦除暂停 → 擦除恢复 (正在擦除扇区)	扇区擦除暂停 (没有正在擦除扇区)
DQ7	$\overline{DQ7} \rightarrow$ 数据:7	0 → 1	0	0	0	数据:7

表 20.5-4 数据轮询标志状态转换 (异常工作期间)

工作状态	编程	芯片 / 扇区擦除
DQ7	$\overline{DQ7}$	0

● 编程

自动编程算法执行期间发生读访问时，闪存输出 DQ7 的最后写数据的 bit7 的取反值。如果自动编程算法完成后发生读访问，闪存将读访问地址读值的 bit7 输出到 DQ7。

● 芯片 / 扇区擦除

芯片 / 扇区擦除算法期间读取当前正在擦除的扇区时，闪存的 bit7 输出 "0"。芯片 / 扇区擦除完成后，闪存的 bit7 输出 "1"。

● 扇区擦除暂停

- 读访问发生且扇区擦除暂停时，如果读地址是正在擦除的扇区，闪存输出 "1" 到 DQ7。否则，闪存输出读地址读值的 bit7 (DATA:7) 到 DQ7。
- 参考数据轮询标志 (DQ7) 和跳转位标志 (DQ6)，可确定闪存是否进入扇区擦除暂停状态或正在擦除哪一个扇区。

注：

一旦自动算法已经开始，对指定地址的读访问便被忽略。数据轮询标志 (DQ7) 置 "1" 后，可读取数据。需先读访问确认数据轮询完成，然后在自动算法结束后读取数据。

MB95560H/570H/580H 系列

20.5.2 跳转位标志 (DQ6)

跳转位标志 (DQ6) 是硬件时序标志，使用跳转位功能显示自动算法正在执行还是已经完成。

■ 跳转位标志 (DQ6)

表 20.5-5 和表 20.5-6 分别显示正常工作时的和异常工作时的跳转位标志的状态转换。

表 20.5-5 跳转位标志状态转换 (正常工作期间)

工作状态	编程 → 编程完成	芯片 / 扇区 擦除 → 擦除 完成	扇区擦除等待 → 擦除启动	扇区擦除 → 扇区 擦除暂停 (正在 擦除扇区)	扇区擦除暂停 → 擦除恢复 (正在 擦除扇区)	扇区擦除暂停 (没有正在擦除扇 区)
DQ6	跳转 → 数据 : 6	跳转 → 1	跳转	跳转 → 0	0 → 跳转	数据 : 6

表 20.5-6 跳转位标志状态转换 (异常工作期间)

工作状态	编程	芯片 / 扇区擦除
DQ6	跳转	跳转

● 编程和芯片 / 扇区擦除

- 如果正在执行自动编程算法或芯片擦除 / 扇区擦除算法时连续进行读访问，每次读取时闪存存在 "1" 和 "0" 之间跳转输出。
- 如果自动编程或芯片擦除 / 扇区擦除算法完成后连续读访问，每次读取时闪存从读地址输出读值的 bit6 (DATA:6)。

● 扇区擦除暂停

扇区擦除暂停时进行读访问，若读地址是正在擦除的扇区，则闪存输出 "1"。否则，闪存从读地址输出读值的 bit6 (DATA:6)。

注：

使用双操作闪存 (闪存上执行闪存编程控制程序) 时，不可使用跳转位标志 (DQ6) 确认写 / 擦的操作状态。写程序时，参考 "20.9 双操作闪存的使用注意事项"。
该注意事项在 RAM 上执行闪存编程控制程序时不适用。

20.5.3 执行超时标志 (DQ5)

执行超时标志 (DQ5) 是硬件时序标志，表示自动算法的执行时间已经超过闪存的指定时间 (写 / 擦所需时间)。

■ 执行超时标志 (DQ5)

表 20.5-7 和表 20.5-8 分别显示在正常工作和异常工作时执行超时标志的状态转换。

表 20.5-7 执行超时标志状态转换 (正常工作期间)

工作状态	编程 → 编程完成	芯片 / 扇区擦除 → 擦除完成	扇区擦除等待 → 擦除启动	扇区擦除 → 扇区擦除暂停 (正在擦除扇区)	扇区擦除暂停 → 擦除恢复 (正在擦除扇区)	扇区擦除暂停 (没有正在擦除扇区)
DQ5	0 → 数据 : 5	0 → 1	0	0	0	数据 : 5

表 20.5-8 执行超时标志状态转换 (异常工作期间)

工作状态	编程	芯片 / 扇区擦除
DQ5	1	1

● 编程和芯片 / 扇区擦除

使用编程或芯片 / 扇区擦除自动编程算法执行读访问时，算法执行时间在指定时间 (写 / 擦所需时间) 内，该标志输出 "0"；若算法时间超出指定时间，该标志输出 "1"。

不管自动算法正在进行还是已经结束，执行超时标志 (DQ5) 都可用于确认写 / 擦的成败。执行超时标志 (DQ5) 输出 "1" 时，若闪存状态寄存器 (FSR) 的闪存写 / 擦状态位 (RDY) 清 "0"，则说明编程失败。

例：在已写 "0" 的闪存地址上写 "1" 时，闪存被锁定。因为跳转位标志 (DQ6) 不停止跳转，时限被超出并且执行超时标志 (DQ5) 输出 "1"。执行超时标志 (DQ5) 输出 "1" 的状态说明闪存未被正确使用，并非闪存有缺陷。当这种状态发生时，需执行复位命令。

MB95560H/570H/580H 系列

20.5.4 扇区擦除定时器标志 (DQ3)

扇区擦除定时器标志 (DQ3) 是硬件时序标志，显示扇区擦除命令开始后闪存是否在等待扇区擦除。

■ 扇区擦除定时器标志 (DQ3)

表 20.5-9 和表 20.5-10 分别显示正常工作时的和异常工作时的扇区擦除定时器标志的状态转换。

表 20.5-9 扇区擦除定时器标志状态转换 (正常工作期间)

工作状态	编程 → 编程完成	芯片 / 扇区擦除 → 擦除完成	扇区擦除等待 → 擦除启动	扇区擦除 → 扇区擦除暂停 (正在擦除扇区)	扇区擦除暂停 → 擦除恢复 (正在擦除扇区)	扇区擦除暂停 (没有正在擦除扇区)
DQ3	0 → 数据:3	1	0 → 1	1	1	数据:3

表 20.5-10 扇区擦除定时器标志状态转换 (异常工作期间)

工作状态	编程	芯片 / 扇区擦除
DQ3	0	1

● 扇区擦除

- 如果扇区擦除命令开始后进行读访问，扇区擦除定时器标志 (DQ3) 在扇区擦除等待期间输出 "0"。如果扇区擦除等待期间结束，标志输出 "1"。
- 数据轮询功能或跳转位功能显示擦除算法正在进行 (DQ7 = 0, DQ6 显示跳转输出) 时，扇区擦除定时器标志 (DQ3) 置 "1" 表示扇区擦除正在进行。随后如果设定除扇区擦除暂停命令以外的其他命令，该命令将被忽略，直到扇区擦除终止。
- 扇区擦除定时器标志 (DQ3) 清 "0"，闪存可接受扇区擦除命令。在对闪存写扇区擦除命令前，需确认扇区擦除定时器标志 (DQ3) 清 "0"。若该标志置 "1"，闪存可能不接受暂停的扇区擦除命令。

● 扇区擦除暂停

扇区擦除暂停时进行读访问，若读访问的地址是正在擦除的扇区地址，闪存输出 "1"。若读访问的地址不是正在擦除的扇区地址，闪存从读地址输出读值的 bit3 (DATA:3)。

20.5.5 跳转位 2 标志 (DQ2)

跳转位 2 标志 (DQ2) 是硬件时序标志，使用跳转位功能指示读取地址是否是扇区擦除暂停状态中的擦除目标扇区以及输出数据是否跳转。

■ 跳转位 2 标志 (DQ2)

表 20.5-11 和表 20.5-12 分别是正常工作和异常工作期间跳转位 2 标志的状态转换。

表 20.5-11 跳转位 2 标志状态转换 (正常工作期间)

工作状态	编程 → 编程完成	芯片 / 扇区擦除 → 擦除完成	扇区擦除等待 → 擦除启动	扇区擦除 → 扇区擦除暂停 (正在擦除扇区)	扇区擦除暂停 → 擦除恢复 (正在擦除扇区)	扇区擦除暂停 (没有正在擦除扇区)
DQ2	0 → 数据 : 2	跳转 → 1	跳转	跳转	跳转	数据 : 2

表 20.5-12 跳转位 2 标志状态转换 (异常工作期间)

工作状态	编程	芯片 / 扇区擦除
DQ2	0	跳转

● 扇区擦除

- 如果正在执行自动芯片擦除 / 扇区擦除算法期间连续读访问，那么闪存在每次读取时跳转输出 "1" 和 "0"。
- 如果正在执行自动编程算法自动芯片擦除 / 扇区擦除算法期间连续读访问，那么闪存从各个读地址输出读值的 bit2 (DATA: 2)。

● 扇区擦除暂停

如果扇区擦除操作暂停时执行读访问，读访问的地址是正在擦除的扇区地址时，闪存输出 "1"。如果读地址不是正在擦除的扇区地址，那么闪存从读地址输出读值的 bit2 (DATA:2)。

MB95560H/570H/580H 系列

20.6 写 / 擦闪存

本节介绍通过输入相应的命令启动自动算法，进行闪存读取 / 复位、编程、芯片擦除、扇区擦除、扇区擦除暂停和扇区擦除恢复的方法。

■ 闪存写 / 擦时的详细信息

CPU 向闪存发送读取 / 复位、编程、芯片擦除、扇区擦除、扇区擦除暂停和扇区擦除恢复命令序列时可启动自动算法。一定要从 CPU 向闪存连续发送命令序列中的命令。数据轮询功能可确认自动算法是否终止。自动算法正常终止时，闪存恢复到读取 / 复位状态。

按照以下顺序介绍闪存操作：

- 进入读取 / 复位状态
- 写入数据
- 擦除所有数据 (芯片擦除)
- 擦除任意数据 (扇区擦除)
- 暂停扇区擦除
- 恢复扇区擦除
- 开启旁路编程

20.6.1 闪存设为读取 / 复位状态

本节介绍发送读取 / 复位命令使闪存进入读取 / 复位状态的操作。

■ 闪存进入读取 / 复位状态

- 从 CPU 连续向闪存发送命令顺序表中的读取 / 复位命令，闪存可进入读取 / 复位状态。
- 读取 / 复位命令以两种不同的命令顺序呈现 (本质上两者相同): 一种执行一次总线操作，另一种执行四次总线操作。
- 上电或命令正常终止时，闪存进入初始状态 (读取 / 复位状态)。读取 / 复位状态可认为是命令输入的等待状态。
- 读取 / 复位状态时，读取访问闪存可读取闪存上的数据，亦可从 CPU 执行程序访问闪存。
- 读取访问闪存时可不使用读取 / 复位命令。若命令没有正常终止，请使用读取 / 复位命令初始化自动算法。

MB95560H/570H/580H 系列

20.6.2 向闪存写数据

本节介绍通过编程命令向闪存写数据的步骤。

■ 闪存数据的写入

- 从 CPU 连续向闪存发送命令顺序表中的编程命令可以启动自动算法将数据写入闪存。
- 第四个周期完成向目标地址写入数据后，自动算法启动，自动编程开始。

● 寻址方法

- 编程可在任何顺序的地址或超越扇区界线执行。一个程序命令仅能写 1 个字节数据。

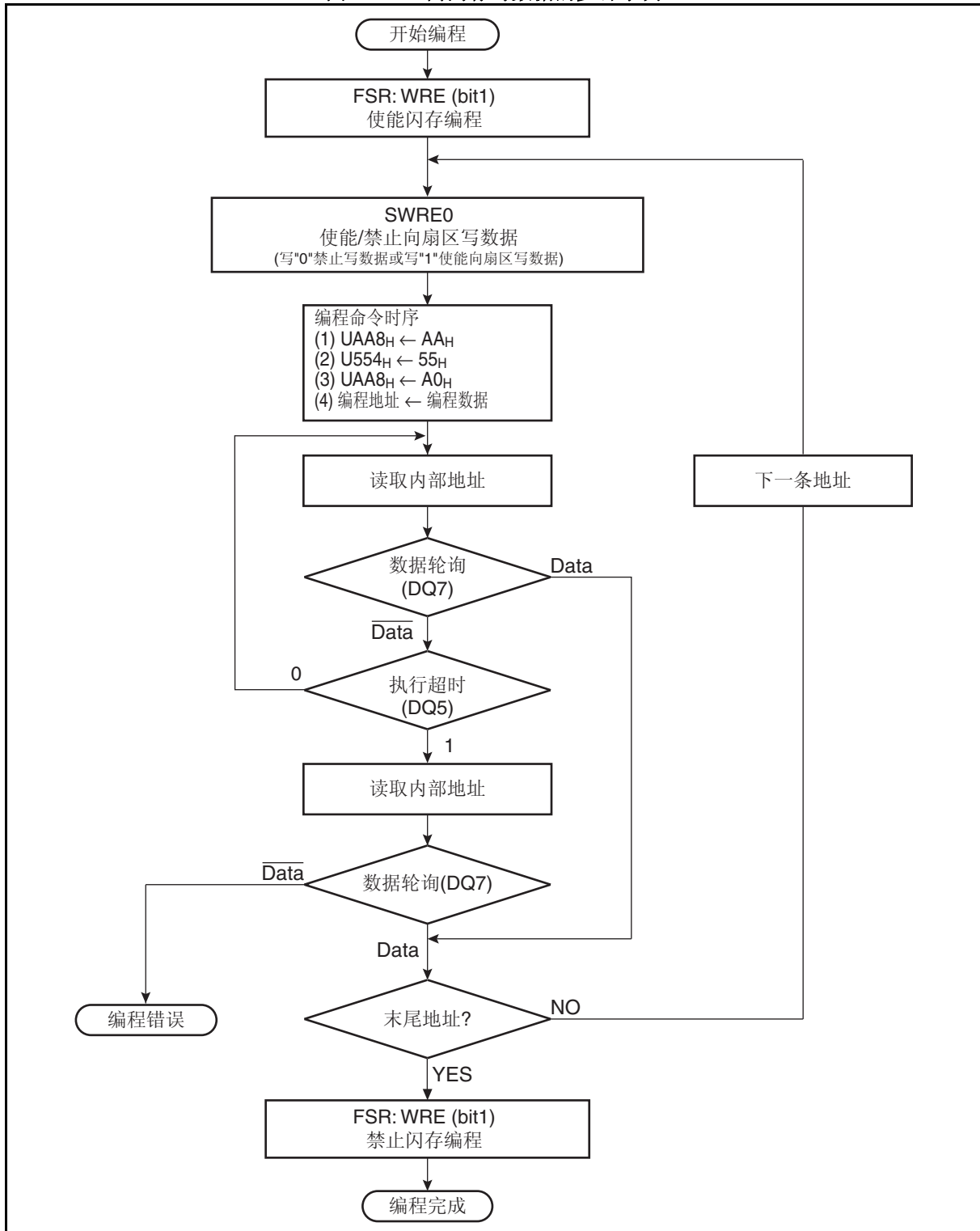
● 编程数据的注意事项

- 通过编程无法将位数据从 "0" 返回到 "1"。把 "1" 写入当前为 "0" 的位数据时，数据轮询功能 (DQ7) 或跳转操作 (DQ6) 并不终止，这肯定是闪存元件有缺陷，并且因为自动算法执行时间已经超过指定的编程时间，执行超时标志 (DQ5) 显示已经发生错误。读取 / 复位状态下读数据时，位数据保持在 "0"。要使位数据从 "0" 返回到 "1"，需擦除闪存。
- 自动编程期间，所有的命令都无效。
- 若编程时发生硬件复位，不能保证当前地址写入数据的完整性。使用芯片擦除命令开始写数据。

■ 闪存写入的步骤

- 图 20.6-1 介绍向闪存写数据的方法。硬件时序标志用于检查闪存自动算法的工作状态。本例中，数据轮询标志 (DQ7) 用于检查向闪存写数据的完成。
- 标志确认的数据读取从最新写入数据的地址开始。
- 因数据轮询标志 (DQ7) 和执行超时标志 (DQ5) 同时变化，即使执行超时标志 (DQ5) 置 "1"，也确认数据轮询标志 (DQ7)。
- 同样，因跳转位标志 (DQ6) 停止跳转和执行超时标志 (DQ5) 变为 "1" 同时发生，需在 DQ5 变为 "1" 后检查 DQ6。

图 20.6-1 向闪存写数据的步骤示例



MB95560H/570H/580H 系列

20.6.3 擦除闪存所有数据 (芯片擦除)

本节介绍通过芯片擦除命令擦除闪存全部数据的步骤。

■ 闪存数据的整体擦除 (芯片擦除)

- 要擦除闪存的所有数据，从 CPU 向闪存连续发送命令顺序表中的芯片擦除命令。
- 芯片擦除命令包含六次总线操作。当第六个编程周期结束时，芯片擦除启动。
- 芯片擦除时，用户无需在擦除数据前执行闪存编程操作。自动擦除算法期间，闪存数据擦除前闪存中的所有单元自动编程为 "0"。

■ 芯片擦除时的注意事项

- 只有全部扇区的数据写入都使能后，芯片擦除命令才会被接受。如果闪存扇区写入控制寄存器 0 (SWRE0) 的扇区对应位清 "0" (禁止对该扇区写入数据)，芯片擦除命令将被忽略。
- 若芯片擦除期间发生硬件复位，不能保证闪存中数据的完整性。

20.6.4 擦除闪存指定数据 (扇区擦除)

本节介绍使用输入扇区擦除命令的方法擦除闪存指定扇区。可使能一次一个扇区的擦除，也可一次指定多个扇区。

■ 擦除指定的闪存数据 (扇区擦除)

要擦除闪存中某个指定扇区的数据，需从 CPU 向闪存连续发送命令顺序表中的扇区擦除命令。

● 指定一个扇区

- 扇区擦除命令的执行包含六次总线操作。指定即将擦除的扇区地址作为第六周期的地址且扇区擦除码 (30_H) 作为数据写入时，至少 40 μs 扇区擦除等待时间开始。
- 若要擦除多个扇区的数据，在对将要擦除的第一扇区的地址写入扇区擦除码后，对即将擦除的扇区编程擦除码 (30_H)，如上所述。

● 指定多个扇区时的注意事项

- 写入最后一个扇区擦除码后，等 40 μs 扇区擦除等待时间一结束，扇区擦除就开始。
- 要同时擦除多个扇区的数据，需在至少 40 μs 扇区擦除等待时间内输入扇区地址和擦除码 (命令顺序的第六个周期)。若在扇区擦除等待时间结束后才输入擦除码，则不被接受。
- 扇区擦除定时器标志 (DQ3) 可用于确认连续写入扇区擦除码是否有效。
- 指定即将擦除的扇区地址作为扇区擦除定时器标志 (DQ3) 的读取地址。

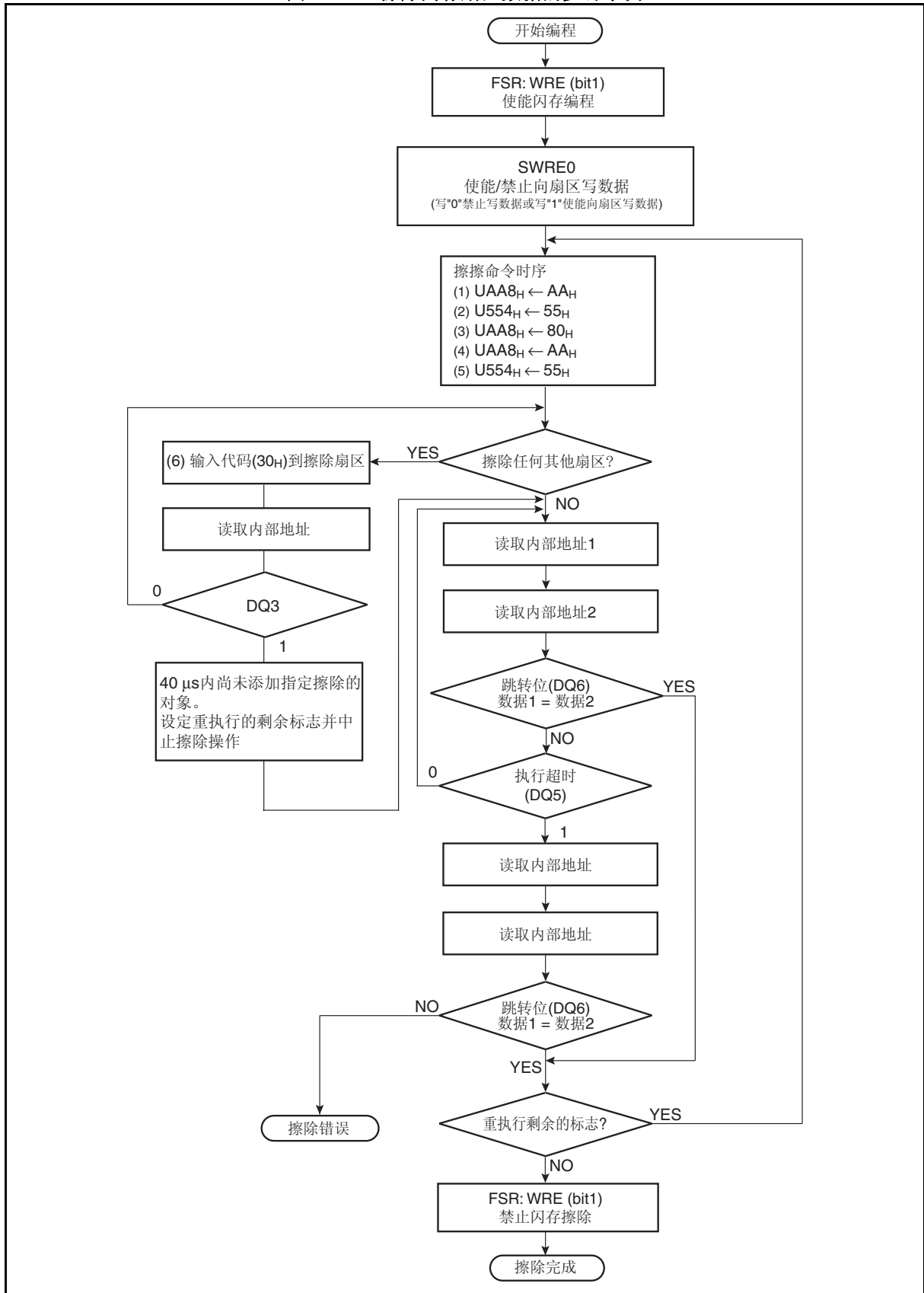
■ 闪存扇区擦除步骤

- 硬件时序标志可用于确认闪存中自动算法的状态。图 20.6-2 是闪存扇区擦除步骤的示例。在该示例中，跳转位标志 (DQ6) 用于确认扇区擦除的结束。
- 执行超时标志 (DQ5) 变为 "1" 的同时，跳转位标志 (DQ6) 停止跳转输出。即使执行超时标志 (DQ5) 是 "1"，也务必确认跳转位标志 (DQ6)。
- 数据轮询标志 (DQ7) 和执行超时标志 (DQ5) 同时变化，当执行超时标志 (DQ5) 为 "1" 时，确认数据轮询标志 (DQ7)。

■ 擦除扇区数据的注意事项

如果在擦除数据过程中发生硬件复位，那么闪存数据的完整性无法得到保证。硬件复位发生后，需再次运行扇区擦除步骤。

图 20.6-2 擦除闪存扇区数据的步骤示例



20.6.5 暂停闪存扇区擦除

本节介绍通过扇区擦除暂停命令暂停擦除闪存扇区数据。可从没有正在擦除的扇区中读取数据。

■ 暂停闪存扇区擦除

- 要暂停闪存扇区擦除，需从 CPU 向闪存发送命令顺序表中的扇区擦除暂停命令。
 - 扇区擦除暂停命令临时停止当前扇区擦除操作，使未被擦除的扇区的数据得以读取。
 - 扇区擦除暂停命令仅在扇区擦除期间（含擦除等待时间）使能；在芯片擦除或写入期间扇区擦除暂停命令被忽略。
 - 写入扇区擦除暂停码 (B0_H) 时，扇区擦除暂停命令开始执行。指定所选擦除扇区的地址。如果在扇区擦除已经暂停时再次要求执行扇区擦除暂停命令，新输入的扇区擦除暂停命令将被忽略。
 - 如果在扇区擦除等待期间输入扇区擦除暂停命令，扇区擦除等待时间立即结束。扇区擦除停止，且闪存进入擦除停止状态。
 - 扇区擦除等待期间过后，在扇区擦除期间输入擦除暂停命令时，约 20 μs 后擦除暂停状态发生。
-

注：

如要通过扇区擦除暂停命令暂停扇区擦除操作，应在输入扇区擦除命令或扇区擦除恢复命令后，至少经过 20 ms 后再输入暂停命令。

MB95560H/570H/580H 系列

20.6.6 恢复闪存扇区擦除

本节介绍通过扇区擦除恢复命令恢复闪存扇区的暂停擦除操作。

■ 恢复闪存扇区擦除

- 要恢复暂停中的扇区擦除，需从 CPU 向闪存发送命令顺序表中的扇区擦除恢复命令。
- 扇区擦除恢复命令恢复被扇区擦除暂停命令停止了的扇区擦除操作。通过写入擦除恢复码 (30_H) 执行扇区擦除恢复命令。指定所选擦除扇区的地址。
- 扇区擦除期间输入的扇区擦除恢复命令将被忽略。

20.6.7 开启旁路编程

本节说明开启旁路状态的详细信息。

■ 从正常命令状态到开启旁路状态的转换

如果正常命令状态下输入开启旁路编程命令，那么闪存切换的开启旁路状态。该状态下，如果 2 个编程周期内输入命令，那么闪存可执行程序，参考表 20.4-1。

■ 从开启旁路状态返回到正常命令状态

如果开启旁路状态下输入开启旁路复位命令，那么闪存从开启旁路状态返回到正常命令状态。此外，开启旁路状态下执行硬件复位也会使闪存返回到正常命令状态。

MB95560H/570H/580H 系列

20.7 双操作闪存的操作说明

使用双操作闪存时应特别注意以下项目：

- 更新高位组时产生的中断
- 闪存状态寄存器的扇区置换使能位 (FSR:SSEN) 的设定步骤

■ 高位组更新时发生的中断

双操作闪存由两个组构成。同传统的闪存产品一样，双操作闪存不可在同一组内同时进行擦 / 写和读取。

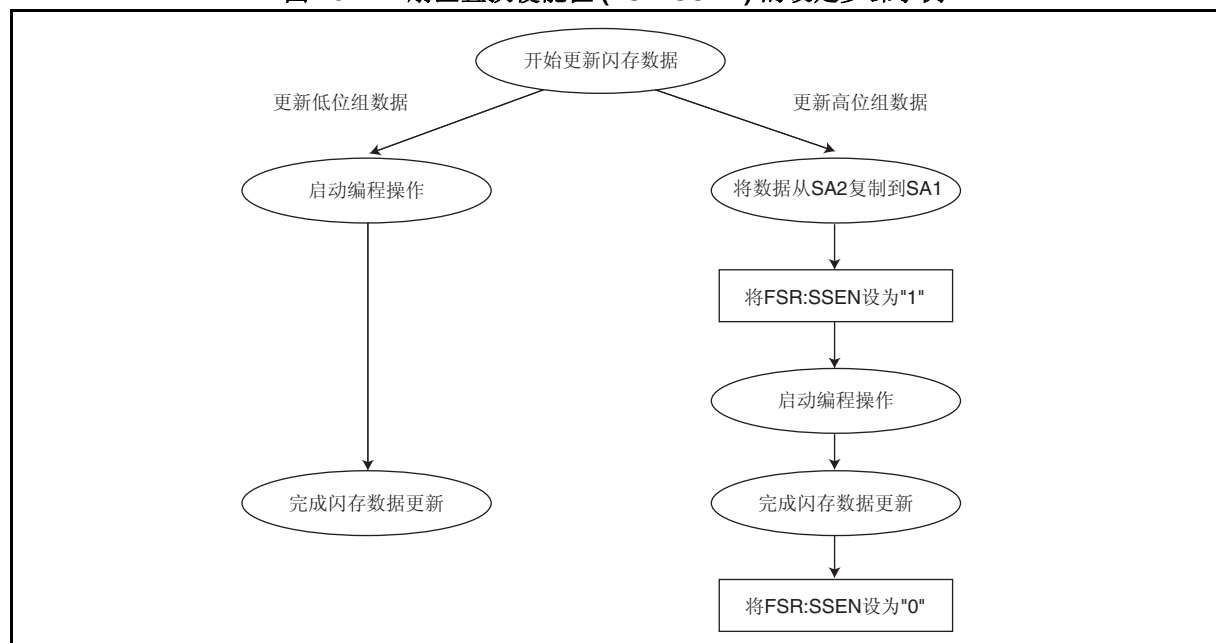
因 SA2 内含中断向量，如果在对高位组写数据期间发生中断，自 CPU 的中断向量不可正常读取。更新高位组之前，扇区置换使能位必须置 "1" (FSR:SSEN = 1)。中断发生时，访问 SA1 读取中断向量数据。设定扇区置换使能位 (FSR:SSEN) 之前，必须将同样的数据复制到 SA1 和 SA2。

■ 设定扇区置换使能位 (FSR:SSEN) 的步骤

图 20.7-1 显示设定扇区置换使能位 (FSR:SSEN) 的样本步骤

更新高位组数据前，FSR:SSEN 位必须置 "1"。另外，还需注意写闪存期间禁止改变扇区置换使能位 (FSR:SSEN) 的设定。一定要在写闪存前或写闪存完成后设定扇区置换使能位 (FSR:SSEN)。设定扇区置换使能位 (FSR:SSEN) 时，禁止中断，设定 FSR:SSEN 后使能中断。

图 20.7-1 扇区置换使能位 (FSR:SSEN) 的设定步骤示例



■ 写 / 擦过程中的操作

中断发生在闪存写 / 擦期间时，禁止在中断例程中写闪存。

两个及以上的写 / 擦例程存在时，先完成被中断的写 / 擦例程，然后是其他。

闪存写 / 擦期间，也禁止从当前模式转换到其他模式 (时钟模式或待机模式)。等写 / 擦完成后，再进行状态转换。

■ 双操作闪存中断相关的寄存器和向量表地址

表 20.7-1 双操作闪存中断相关的寄存器和向量表

中断源	中断请求号	中断级设定寄存器		向量表地址	
		寄存器	设定位	高位	低位
闪存	IRQ23	ILR5	L23	FFCC _H	FFCD _H

关于各外设功能的中断请求号和向量表地址，参考 " 附录 B 中断源一览表 "。

MB95560H/570H/580H 系列

20.8 闪存加密

闪存加密控制器功能阻止外部引脚读取闪存内容。

■ 闪存加密

闪存地址 (FFFC_H) 写入保护码 "01_H" 限制闪存的读取，防止所有的外部引脚读 / 写访问闪存。一旦闪存受保护，除非执行芯片擦除命令，否则不能解除该功能的锁定。

为避免编程时打开不必要的保护，建议在闪存编程结束时写保护码。

一旦闪存加密，重新编程需要执行整片擦除操作。

20.9 双操作闪存的使用注意事项

本节介绍双操作闪存的使用注意事项。

■ 跳转位标志 (DQ6) 的限制

使用双操作闪存 (闪存上执行闪存编程控制程序), 不可使用跳转位标志 (DQ6) 检查写 / 擦中的闪存工作状态。因此, 如图 20.6-1 和图 20.6-2 所示, 在对闪存写入数据或从闪存擦除数据后, 使用数据轮询标志 (DQ7) 检查闪存的内部工作状态。

在 RAM 上执行闪存写入控制程序时并无上记限制。

第 21 章

串行编程示例

本章介绍串行编程连接示例。

21.1 串行编程连接的基本配置

21.2 串行编程连接示例

21.1 串行编程连接的基本配置

MB95560H/570H/580H 系列支持闪存 ROM 串行板上编程。本节介绍相关配置。

■ 串行编程连接的基本配置

富士通半导体有限公司生产的 BGM 适配器 MB2146-08-E 用于串行板上编程。

图 21.1-1 是串行编程连接的基本配置。

图 21.1-1 串行编程连接的基本配置

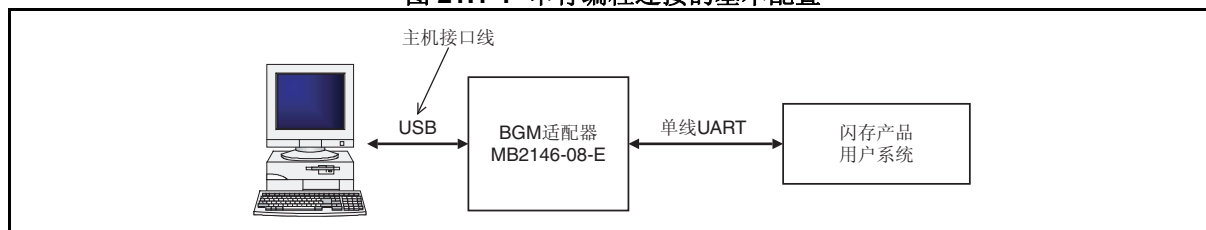


表 21.1-1 富士通半导体标准串行板上编程所用引脚

引脚	功能	说明
V _{CC}	电源电压供给引脚	编程电压 (4.5 V ~ 5.5 V) 由用户系统供给。
V _{SS}	GND 引脚	该引脚由闪存微控制器编程器共用。
C	电容器连接	连接到旁路电容器后接地。
$\overline{\text{RST}}$	复位	$\overline{\text{RST}}$ 引脚上拉到 V _{CC} 。
DBG	单线 UART 设定串行编程模式	DBG 引脚通过编程器提供单线 UART 通信。 如果电压在指定时间供给到 DBG 引脚和 V _{CC} 引脚，则设定串行编程模式。(关于时序，参考图 21.2-1)

● 振荡时钟频率

内部 CR 时钟向 UART 提供时钟。依据不同的闪存操作，UART 的波特率可选择 31,250 bps 或 62,500 bps。

MB95560H/570H/580H 系列

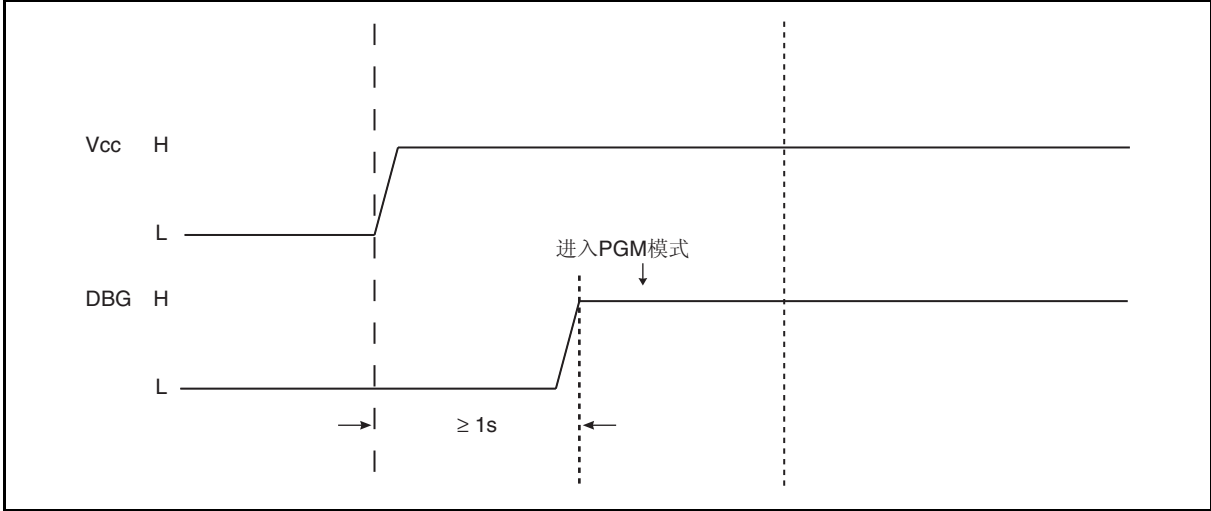
21.2 串行编程连接示例

微控制器在以下时序进入 PGM 模式。

■ MCU 进入 PGM 模式

微控制器在以下时序进入 PGM 模式。
串行编程器根据 V_{CC} 输入来控制 DBG 引脚。

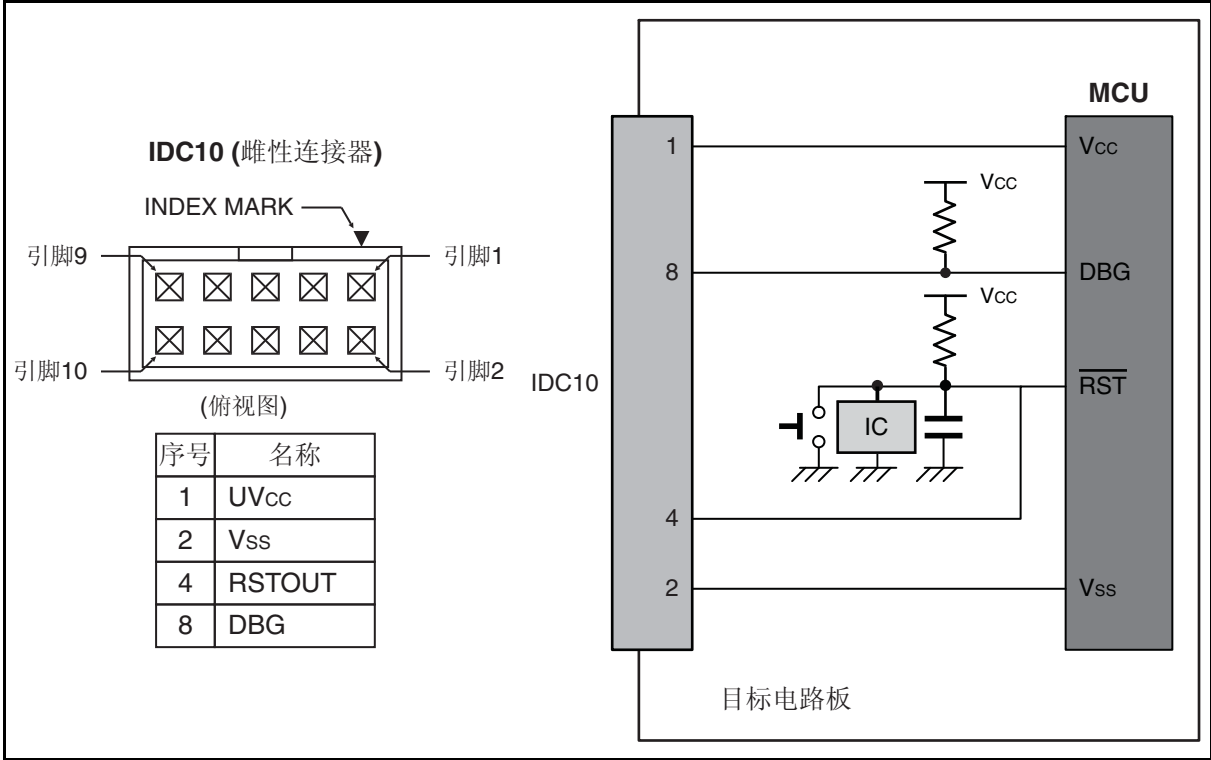
图 21.2-1 时序图



■ 串行编程的连接示例

图 21.2-2 是闪存产品的串行编程连接示例。电源通过 V_{CC} 引脚从编程器供给到适配器。

图 21.2-2 串行编程连接示例



第 22 章

非易失性寄存器功能 (NVR)

本章介绍 NVR 接口的非易失性寄存器。

- 22.1 NVR 接口的概要
- 22.2 NVR 接口的配置
- 22.3 NVR 接口的寄存器
- 22.4 主 CR 时钟调节的注意事项
- 22.5 NVR 的使用注意事项

22.1 NVR 接口的概要

NVR (非易失性寄存器) 区是闪存保留区, 存储信息和选项设定。复位后, 取得 **NVR** 闪存区数据并存储到 **NVR IO** 区域的寄存器。MB95560H/570H/580H 系列的 **NVR** 接口用于存储下列数据:

- 主 **CR** 时钟粗调值 (5 位)
- 主 **CR** 时钟细调值 (5 位)
- 监视定时器选择 **ID** (16 位)
- 主 **CR** 时钟温度决定调节值 (5 位)

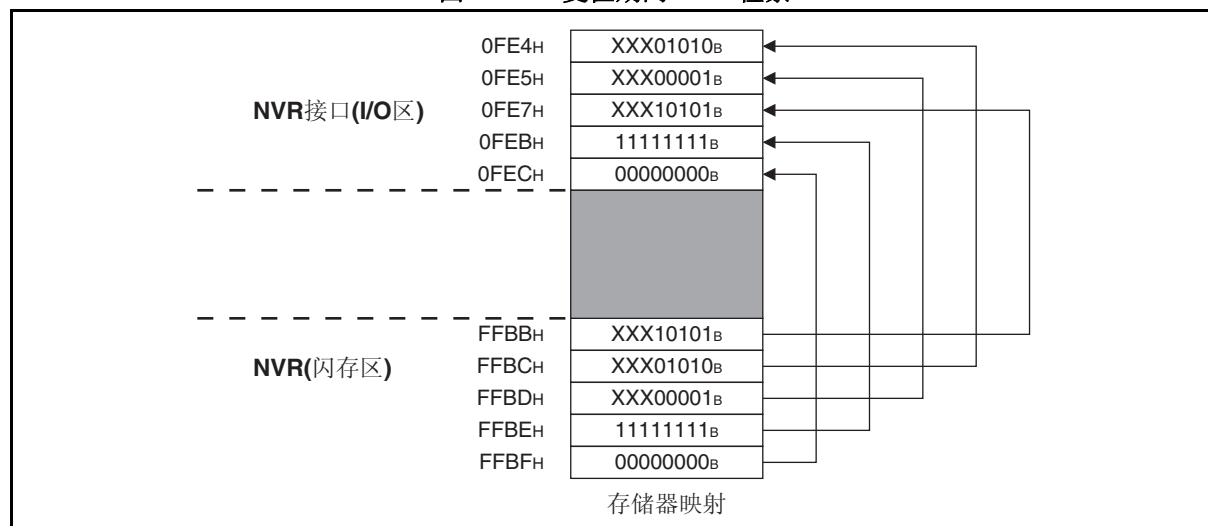
■ NVR 接口的功能

NVR 接口的功能如下所示:

1. 复位后, **NVR** 接口检索 **NVR** 闪存区的所有数据并存储至 **NVR I/O** 区的寄存器。(参考图 22.1-1 和图 22.2-1)
2. **NVR** 接口允许用户获得 **CR** 调节的初始设置。
3. **NVR** 接口允许用户通过改写 16 位监视定时器选择 **ID** 来选择硬件 / 软件监视定时器 (CPU 运行时不能改写监视定时器选择 **ID**)。

图 22.2-1 显示的是复位时的 **NVR** 检索。

图 22.1-1 复位期间 **NVR** 检索



MB95560H/570H/580H 系列

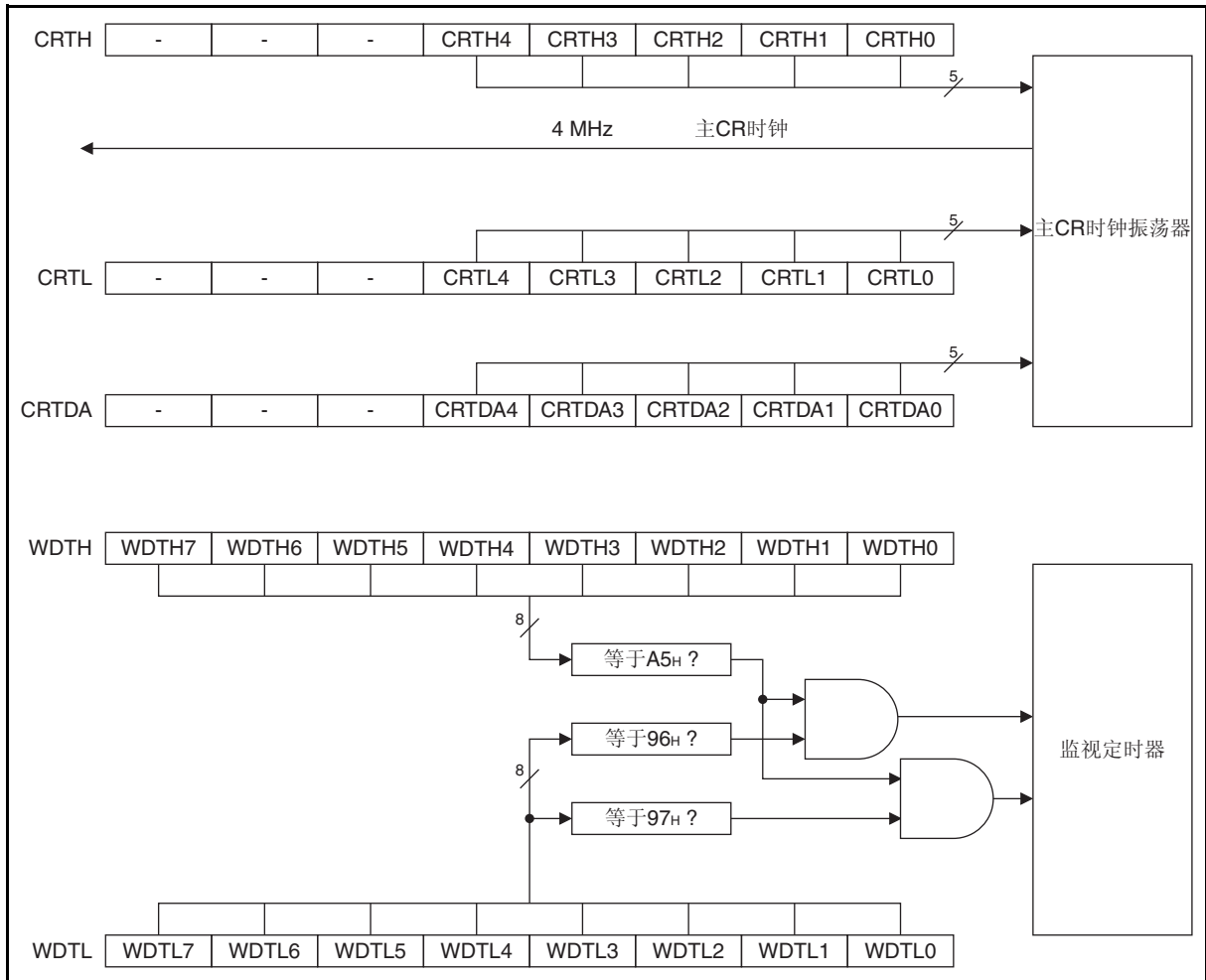
22.2 NVR 接口的配置

NVR 接口由以下模块组成：

- 主 CR 时钟调节 (CRTH 和 CRTL)
- 监视定时器选择 ID (WDTH 和 WDTL)
- 主 CR 温度决定调节 (CRTDA)

■ NVR 接口的框图

图 22.2-1 NVR 接口的框图



22.3 NVR 接口的寄存器

本节介绍 NVR 接口的寄存器。

■ NVR 接口的寄存器一览表

图 22.3-1 NVR 接口的寄存器

主 CR 时钟调节寄存器 (高位) (CRTH)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FE4 _H	-	-	-	CRTH4	CRTH3	CRTH2	CRTH1	CRTH0	000XXXXX _B
	R0/WX	R0/WX	R0/WX	R/W	R/W	R/W	R/W	R/W	
主 CR 时钟调节寄存器 (低位) (CRTL)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FE5 _H	-	-	-	CRTL4	CRTL3	CRTL2	CRTL1	CRTL0	000XXXXX _B
	R0/WX	R0/WX	R0/WX	R/W	R/W	R/W	R/W	R/W	
主 CR 时钟温度依赖调节寄存器 (CRTDA)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FE7 _H	-	-	-	CRTDA4	CRTDA3	CRTDA2	CRTDA1	CRTDA0	00011111 _B
	R0/WX	R0/WX	R0/WX	R/W	R/W	R/W	R/W	R/W	
监视定时器选择 ID 寄存器 (高位) (WDTH)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FEB _H	WDTH7	WDTH6	WDTH5	WDTH4	WDTH3	WDTH2	WDTH1	WDTH0	XXXXXXXX _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
监视定时器选择 ID 寄存器 (低位) (WDTL)									
地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	初始值
0FEC _H	WDTL7	WDTL6	WDTL5	WDTL4	WDTL3	WDTL2	WDTL1	WDTL0	XXXXXXXX _B
	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	R/WX	
R/W	: 读 / 写 (读值和写值相同。)								
R/WX	: 只读 (可读。写值无效。)								
R0/WX	: 始终读 "0"。写值无效。								
-	: 未定义位								
X	: 不定								

MB95560H/570H/580H 系列

22.3.1 主 CR 时钟调节寄存器 (高位) (CRTH)

图 22.3-2 介绍主 CR 时钟调节寄存器 (高位) (CRTH)。

■ 主 CR 时钟调节寄存器 (高位) (CRTH)

图 22.3-2 主 CR 时钟调节寄存器 (高位) (CRTH)

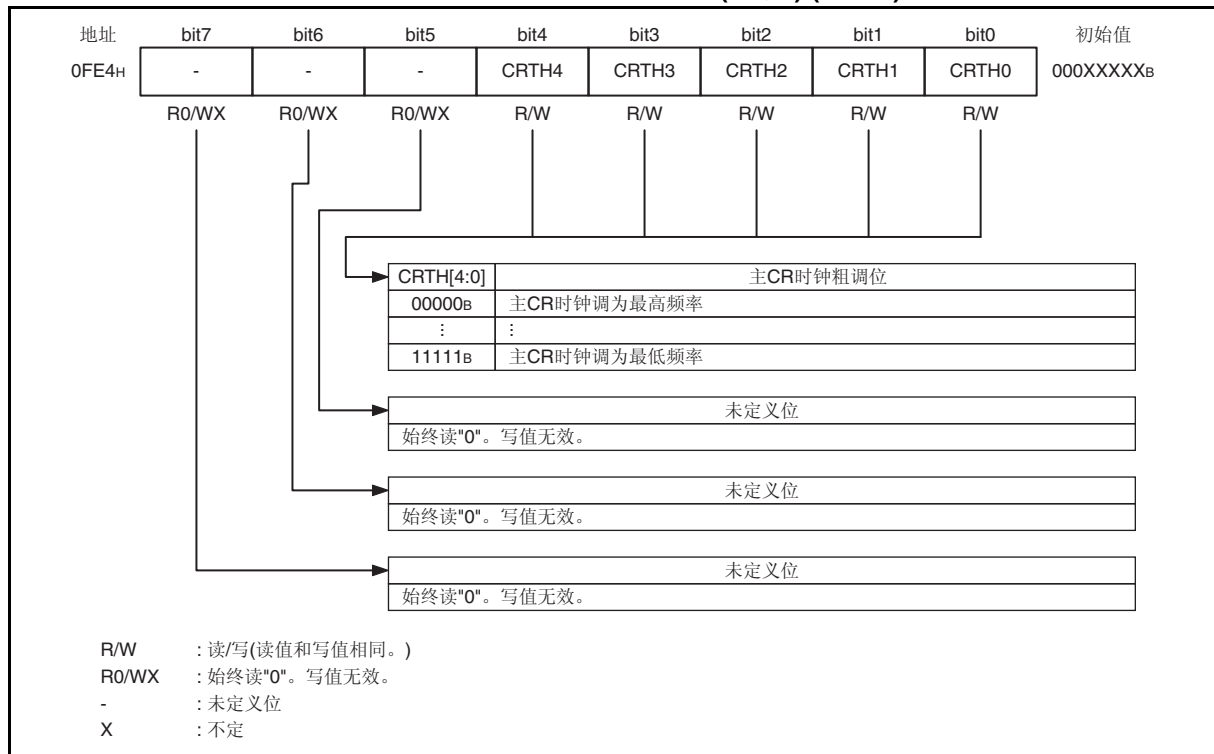


表 22.3-1 主 CR 时钟调节寄存器 (高位) (CRTH) 的位功能

位名称		功能描述								
bit7 ~ bit5	未定义位	读值始终为 "0"。写值无效。								
bit4 ~ bit0	CRTH4 ~ CRTH0: 主 CR 粗调位	复位后, 自闪存地址 FFBC _H (bit4~ bit0) 载入这些位。NVR 闪存区的预载值决定初始值。 通过较大的步长粗调主 CR 时钟频率。 增加粗调值可降低主 CR 时钟频率, 详见下表: <table border="1" style="margin: 10px auto;"> <tr> <td>CRTH [4:0]</td> <td>主 CR 时钟频率</td> </tr> <tr> <td>00000_B</td> <td>最高</td> </tr> <tr> <td>⋮</td> <td>⋮</td> </tr> <tr> <td>11111_B</td> <td>最低</td> </tr> </table> 关于主 CR 时钟调节的详细信息和主 CR 时钟值的使用注意事项, 分别参考 "22.4 主 CR 时钟调节的注意事项" 和 "22.5 NVR 的使用注意事项"。	CRTH [4:0]	主 CR 时钟频率	00000 _B	最高	⋮	⋮	11111 _B	最低
CRTH [4:0]	主 CR 时钟频率									
00000 _B	最高									
⋮	⋮									
11111 _B	最低									

22.3.2 主 CR 时钟调节寄存器 (低位) (CRTL)

图 22.3-3 介绍主 CR 时钟调节寄存器 (低位) (CRTL)。

■ 主 CR 时钟调节寄存器 (低位) (CRTL)

图 22.3-3 主 CR 时钟调节寄存器 (低位) (CRTL)

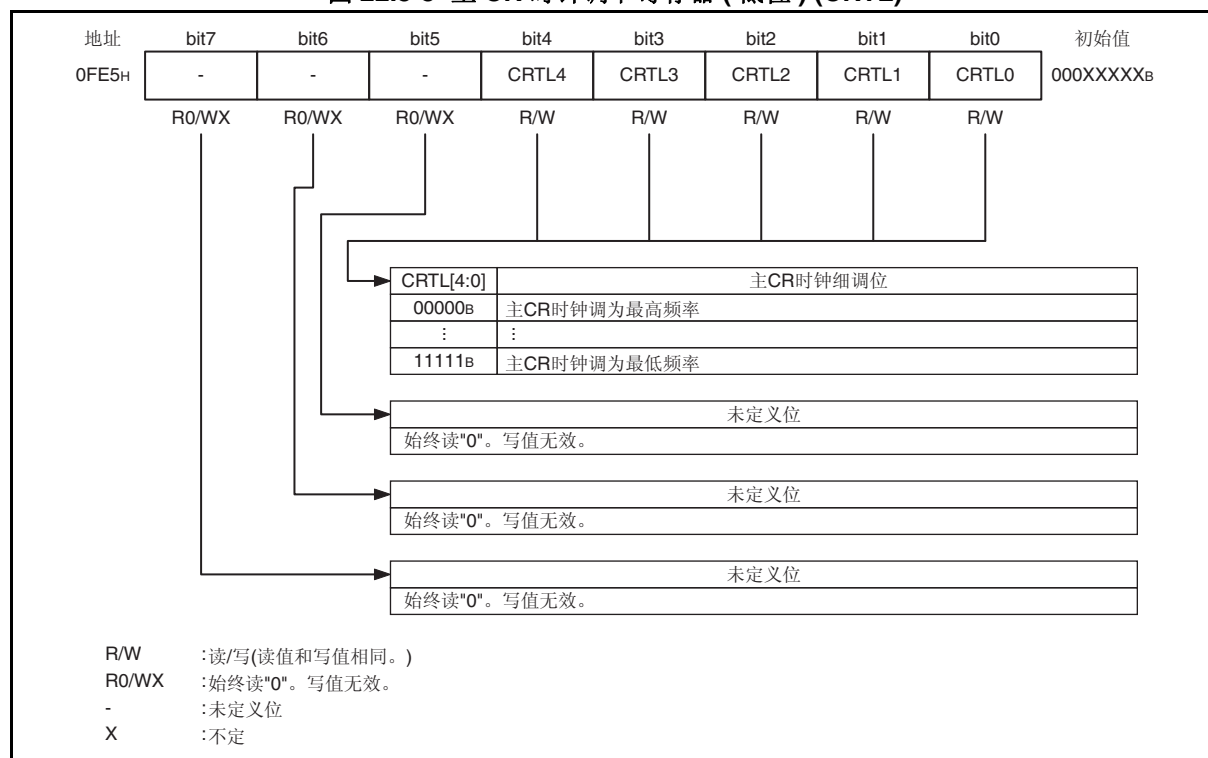


表 22.3-2 主 CR 时钟调节寄存器 (低位) (CRTL) 的位功能

位名称	功能描述								
bit7 ~ bit5 未定义位	始终读 "0"。写值无效。								
bit4 ~ bit0 CRTL4 ~ CRTL0: 主 CR 细调位	<p>复位后, 自闪存地址 FFBD_H (bit4~ bit0) 载入这些位。NVR 闪存区的预载值决定初始值。 通过较小的步长细调主 CR 时钟频率。 增加细调值可降低主 CR 时钟频率, 详见下表:</p> <table border="1"> <tr> <td>CRTL[4:0]</td> <td>主 CR 时钟频率</td> </tr> <tr> <td>00000_B</td> <td>最高</td> </tr> <tr> <td>⋮</td> <td>⋮</td> </tr> <tr> <td>11111_B</td> <td>最低</td> </tr> </table> <p>关于主 CR 时钟调节的详细信息和主 CR 时钟值的使用注意事项, 分别参考 "22.4 主 CR 时钟调节的注意事项" 和 "22.5 NVR 的使用注意事项"。</p>	CRTL[4:0]	主 CR 时钟频率	00000 _B	最高	⋮	⋮	11111 _B	最低
CRTL[4:0]	主 CR 时钟频率								
00000 _B	最高								
⋮	⋮								
11111 _B	最低								

MB95560H/570H/580H 系列

22.3.3 主 CR 时钟温度依赖调节寄存器 (CRTDA)

图 22.3-4 介绍主 CR 时钟温度依赖调节寄存器 (CRTDA)。

■ 主 CR 时钟温度依赖调节寄存器 (CRTDA)

图 22.3-4 主 CR 时钟温度依赖调节寄存器 (CRTDA)

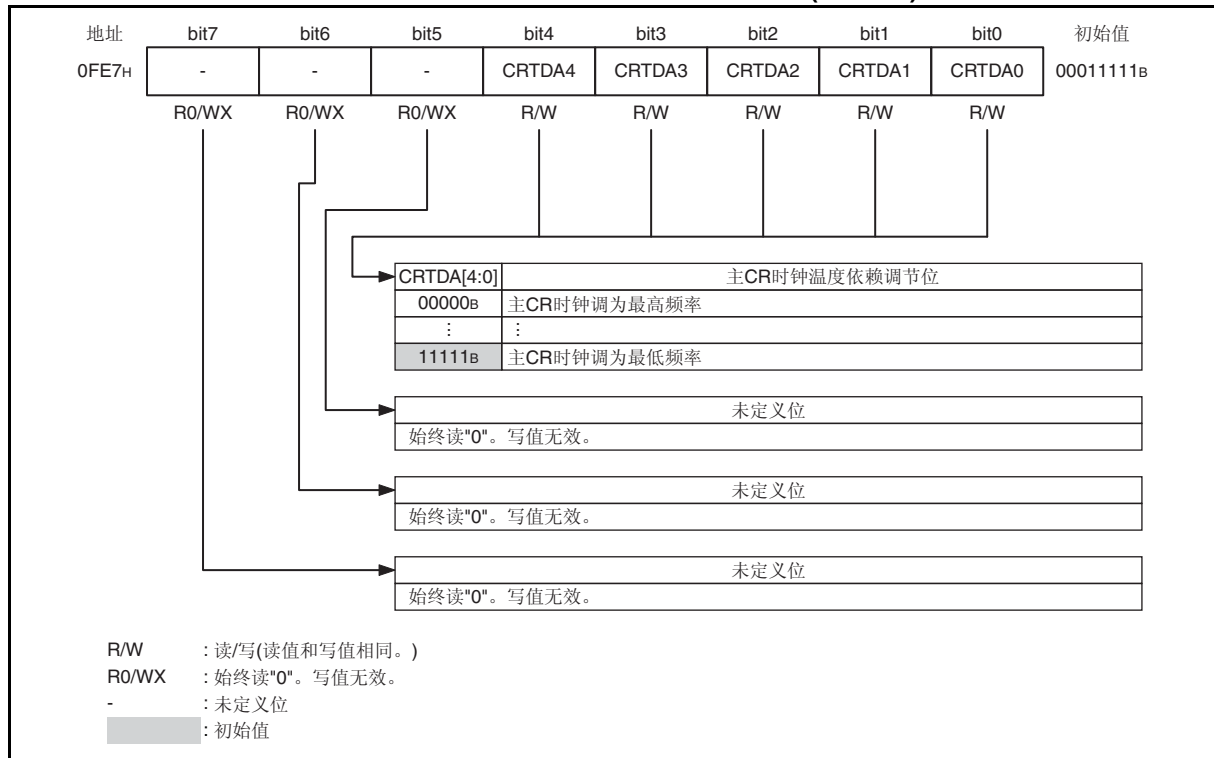


表 22.3-3 主 CR 时钟温度依赖调节寄存器 (CRTDA) 的位功能

位名称		功能描述								
bit7 ~ bit5	未定义位	始终读 "0"。写值无效。								
bit4 ~ bit0	CRTDA4 ~ CRTDA0: 主 CR 时钟温度依赖 调节位	<p>复位后, 自闪存地址 FFBB_H (bit4~ bit0) 载入这些位。NVR 闪存区的预载值决定初始值。 温度决定调节在温度范围内保持主 CR 输出频率的精度。与 CRTH 寄存器中的粗调设定和 CRTL 寄存器中的细调设定共通工作。此外, 增加 CRTDA 寄存器的值会降低主 CR 时钟频率。</p> <table border="1"> <tr> <td>CRTDA[4:0]</td> <td>主 CR 时钟频率</td> </tr> <tr> <td>00000_B</td> <td>最高</td> </tr> <tr> <td>⋮</td> <td>⋮</td> </tr> <tr> <td>11111_B</td> <td>最低</td> </tr> </table> <p>关于主 CR 时钟调节的详细信息和主 CR 时钟值的使用注意事项, 分别参考 "22.4 主 CR 时钟调节的注意事项" 和 "22.5 NVR 的使用注意事项"。</p>	CRTDA[4:0]	主 CR 时钟频率	00000 _B	最高	⋮	⋮	11111 _B	最低
CRTDA[4:0]	主 CR 时钟频率									
00000 _B	最高									
⋮	⋮									
11111 _B	最低									

22.3.4 监视定时器选择 ID 寄存器 (WDTH, WDTL)

图 22.3-5 介绍监视定时器选择 ID 寄存器 (WDTH, WDTL)。

■ 监视定时器选择 ID 寄存器 (WDTH, WDTL)

图 22.3-5 监视定时器选择 ID 寄存器 (WDTH,WDTL)

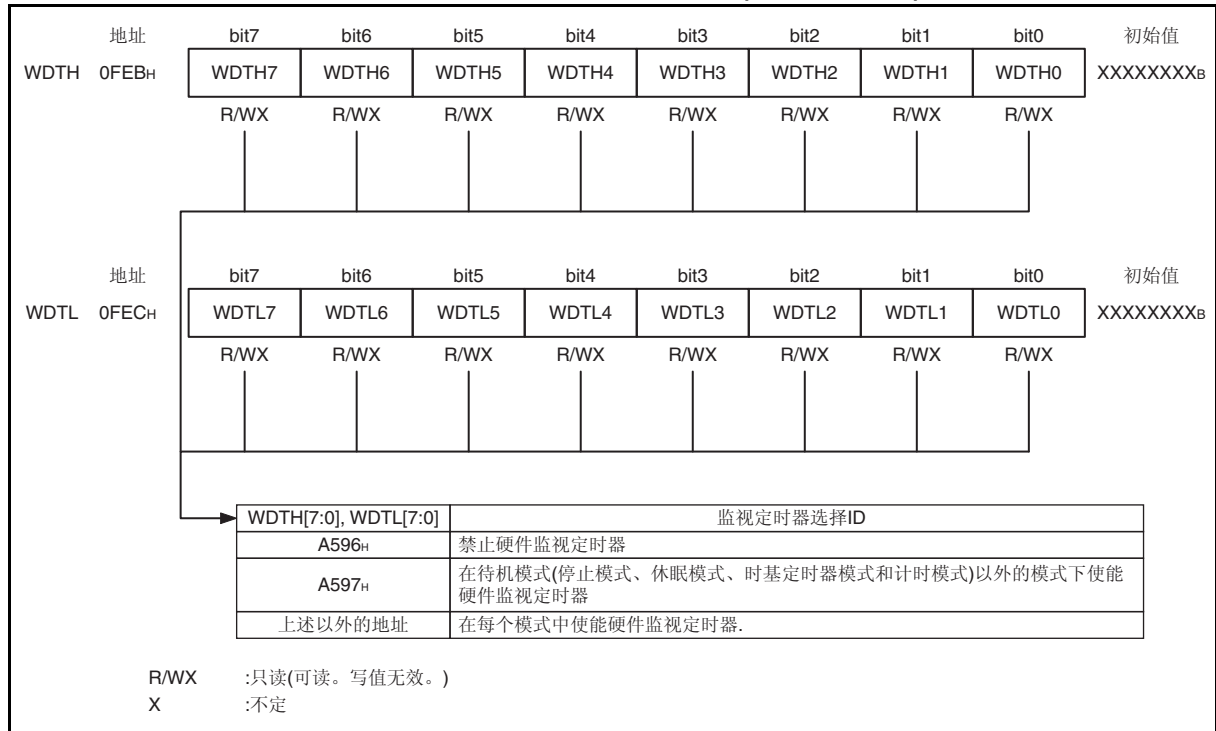


表 22.3-4 监视定时器选择 ID 寄存器 (高位) (WDTH) 的位功能

位名称		功能描述
bit7 ~ bit0	WDTH7 ~ WDTH0: 监视定时器选择 ID (高位)	复位后, 自闪存地址 FFBE _H (bit7 ~ bit0) 载入这 8 位。NVR 闪存区的预载值决定初始值。 CPU 运行时, 不能改写寄存器。 关于监视定时器选择, 参考表 22.3-6。 写 NVR 值时的注意事项, 参考 "22.5 NVR 的使用注意事项"。

表 22.3-5 监视定时器选择 ID 寄存器 (低位) (WDTL) 的位功能

位名称		功能描述
bit7 ~ bit0	WDTL7 ~ WDTL0: 监视定时器选择 ID (低位)	复位后, 自闪存地址 FFBF _H (bit7 ~ bit0) 载入这 8 位。NVR 闪存区的预载值决定初始值。 CPU 运行时, 不能改写寄存器。 关于监视定时器选择, 参考表 22.3-6。 写 NVR 值时的注意事项, 参考 "22.5 NVR 的使用注意事项"。

表 22.3-6 监视定时器选择 ID

WDTH[7:0], WDTL[7:0]	功能描述
A596 _H	禁止硬件监视定时器但使能软件监视定时器。
A597 _H	使能硬件监视定时器, 禁止软件监视定时器。待机模式 (停止模式、休眠模式、时基定时器模式、计时模式) 下可停止硬件监视定时器。
上述除外的地址	使能硬件监视定时器, 禁止软件监视定时器。待机模式 (停止模式、休眠模式、时基定时器模式、计时模式) 下硬件监视定时器继续工作。

MB95560H/570H/580H 系列

22.4 主 CR 时钟调节的注意事项

本节介绍主 CR 时钟调节时的注意事项。

硬件复位后，10 位主 CR 时钟调节值和 5 位温度决定调节值自 NVR 闪存区载入 NVR I/O 区的寄存器。

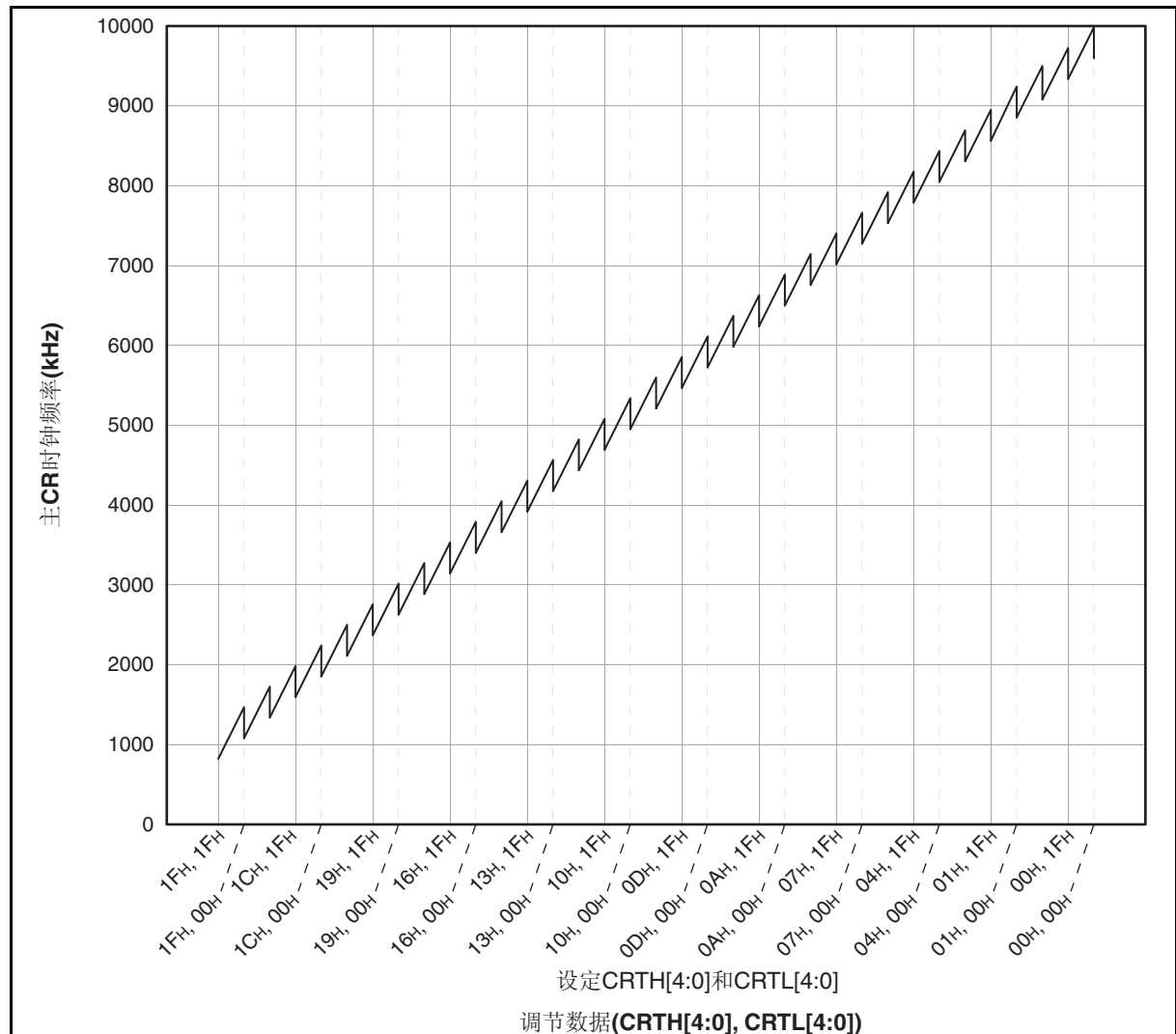
表 22.4-1 列出 CR 调节的步长。

表 22.4-1 主 CR 时钟调节的步长

功能	粗调值 CRTH[4:0]	细调值 CRTL[4:0]
获取最小频率	11111 _B	11111 _B
获取最大频率	00000 _B	00000 _B
步长	220 kHz ~ 300 kHz	14 kHz ~ 20 kHz

下图介绍主 CR 时钟频率和调节步长之间的关系。

图 22.4-1 主 CR 时钟频率和调节步长的关系 (CRTDA[4:0] = 10000_B)



22.5 NVR 的使用注意事项

本节说明 NVR 的使用注意事项。

■ 改变主 CR 频率的注意事项

注意 NVR 接口不会把修正值烧写到 NVR 闪存区。为了修改 CRTH、CRTL 以及 CRTDA 寄存器，应使用闪存编程器将新的值写到 NVR 闪存区。

■ 闪存擦除和调节值的注意事项

1. 闪存擦除操作会擦除 NVR 所有数据。

闪存编程器通过以下步骤保持原有系统设定。

- (1) 在 CRTH:CRTH[4:0]、CRTL:CRTL[4:0] 和 CRTDA:CRTDA[4:0] 中制作数据备份。
- (2) 擦除闪存数据。
- (3) 将 CRTH:CRTH[4:0]、CRTL:CRTL[4:0] 和 CRTDA:CRTDA[4:0] 中的全部数据重新保存到 NVR 闪存区。

如果 CRTH:CRTH[4:0]、CRTL:CRTL[4:0] 和 CRTDA:CRTDA[4:0] 中存在新值，闪存编程器将新值写到 NVR 闪存区。

2. 器件出厂前，调节值已经预设。若出厂后需要修改预设调节值，富士通半导体公司不保证由于改写调节值而引发的器件的误动作。
3. 若通过用户编码执行闪存操作，应通过用户编码将原始调节数据重新存储至 NVR 闪存区。否则，执行闪存擦除操作将擦除器件出厂前预设的调节值。

第 23 章

时钟和复位系统设定控制器

本章介绍时钟和复位系统设定控制器 (本章内简称为 "控制器") 的功能和操作。

23.1 系统设定寄存器 (SYSC) 的概要

23.2 系统设定寄存器 (SYSC)

23.3 控制器的使用注意事项

23.1 系统设定寄存器 (SYSC) 的概要

本控制器包含 **SYSC** 寄存器。**SYSC** 寄存器是 8 位寄存器 (bit2 闲置)，用于设定时钟和复位系统。

■ SYSC 的功能

- 选择 PF2/ $\overline{\text{RST}}$ 引脚的通用 I/O 口 / 复位功能
- 使能 / 禁止 $\overline{\text{RST}}$ 引脚的复位输出
- 选择 PG1/X0A 和 PG2/X1A 引脚的通用 I/O 口 / 振荡功能
- 选择 PF0/X0 和 PF12/X1 引脚的通用 I/O 口 / 振荡功能
- 选择 EC0 输入引脚，用作 8/16 位多功能定时器的外部计数时钟输入引脚

MB95560H/570H/580H 系列

23.2 系统设定寄存器 (SYSC)

本节介绍系统设定寄存器的详细信息。

■ 系统设定寄存器 (SYSC)

图 23.2-1 系统设定寄存器 (SYSC)

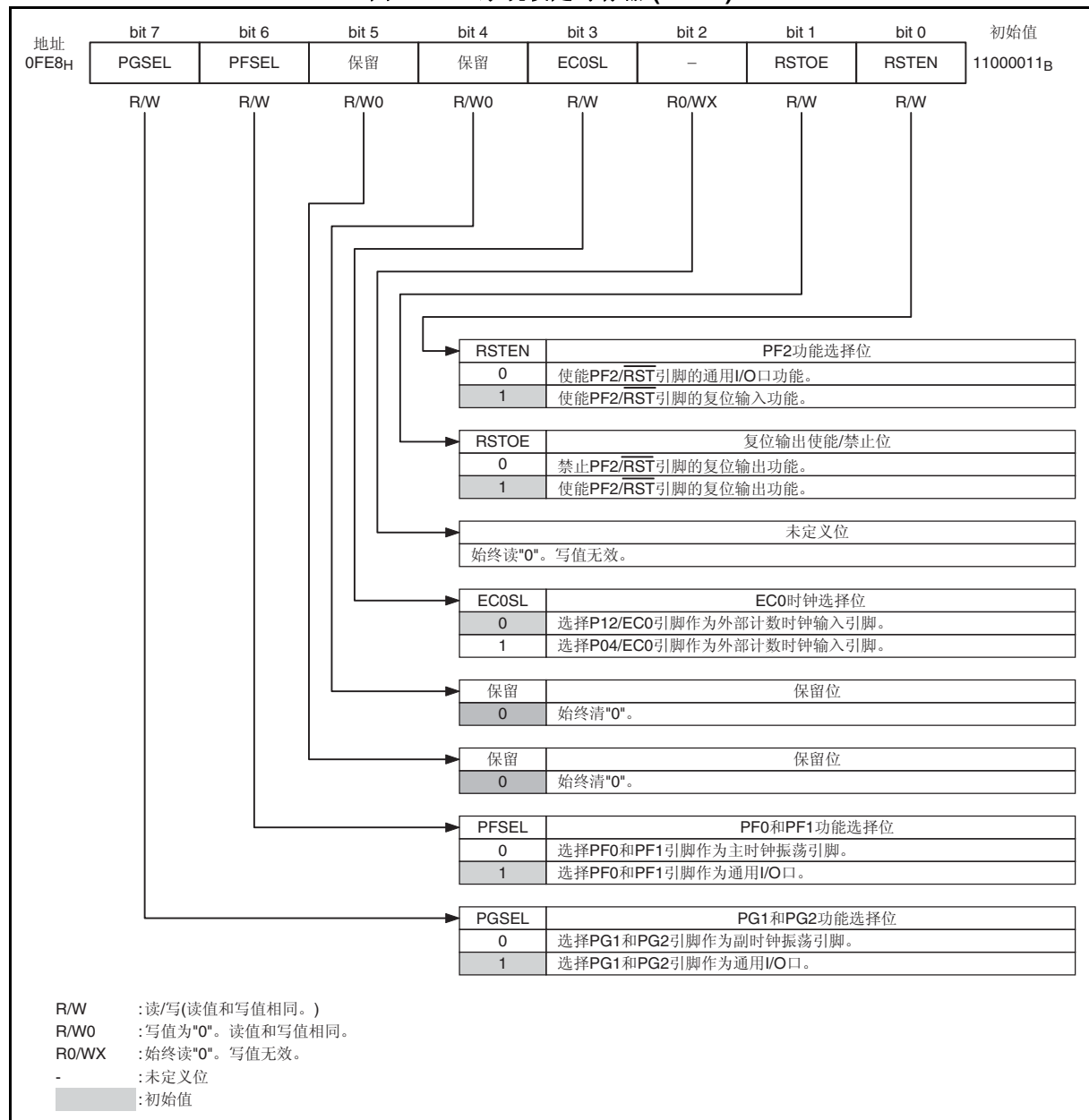


表 23.2-1 SYSC 寄存器的位功能

位名称		功能描述
bit7	PGSEL: PG1 和 PG2 功能选择位	该位可选择 PG1 和 PG2 引脚的功能。 若该位清 "0", PG1 和 PG2 引脚选作副时钟振荡器引脚, 副时钟振荡使能位 (SYCC2:SOSCE) 可使能 / 禁止副时钟振荡。 若该位置 "1", PG1 和 PG2 引脚选作通用 I/O 口。
bit6	PFSEL: PF0 和 PF1 功能选择位	该位可选择 PF0 和 PF1 引脚的功能。 若该位清 "0", PF0 和 PF1 引脚选作主时钟振荡器引脚, 主时钟振荡使能位 (SYCC2:MOSCE) 可使能 / 禁止主时钟振荡。 若该位置 "1", PF0 和 PF1 引脚选作通用 I/O 口。
bit5, bit4	保留位	这些位始终清 "0"。
bit3	EC0SL: EC0 时钟选择位	该位选择 EC0 输入引脚用作 8/16 位多功能定时器的外部计数时钟输入引脚。(使用 EC0 输入功能时, 须使能 8/16 位多功能定时器的相应寄存器位。参考 "第 14 章 8/16 位多功能定时器"。) 若该位清 "0", P12/EC0 引脚选作外部计数时钟输入引脚。 若该位置 "1", P04/EC0 引脚选作外部计数时钟输入引脚。
bit2	未定义位	始终读 "0"。写值无效。
bit1	RSTOE: 复位输出使能 / 禁止位	复位输入功能使能后, 该位可使能 / 禁止 PF2/ $\overline{\text{RST}}$ 引脚的复位输出功能。设置 SYSC:RSTEN 可禁止复位输入功能, 而复位输出功能的禁止与该位无关。 参见该寄存器的复位输入使能 / 禁止位 (bit0, SYSC:RSTEN)。 若该位清 "0", 禁止 PF2/ $\overline{\text{RST}}$ 引脚的复位输出功能。 若该位置 "1", 使能 PF2/ $\overline{\text{RST}}$ 引脚的复位输出功能。
bit0	RSTEN: PF2 功能选择位	该位可禁止 / 使能 PF2/ $\overline{\text{RST}}$ 引脚的复位输入功能。MB95F562H/F563H/F564H/F572H/F573H/F574H/F582H/F583H/F584H 时始终可以使用复位输入功能, 与该位的设置无关。 若该位清 "0", PF2/ $\overline{\text{RST}}$ 引脚的复位输入功能禁止, 通用 I/O 口功能使能。 若该位置 "1", PF2/ $\overline{\text{RST}}$ 引脚的复位输入功能使能, 通用 I/O 口功能禁止。 修改该位前, PDRF 寄存器的 bit2 须置 "1"。

注:

复位后若要保持复位输入 / 输出功能, 上电后 SYSC:RSTEN 和 SYSC:RSTOE 须初始化为 "1"。其他类型的复位不能使之初始化。

若系统必须使用复位输入 / 输出功能, 为保证操作稳定起见, 复位后强烈建议初始程序中的 SYSC:RSTEN 初始化为 "1"。使能复位输入 / 输出功能后, 所有类型的复位包括监视复位均可使用。

MB95560H/570H/580H 系列

23.3 控制器的使用注意事项

本节介绍控制器的使用注意事项。

■ 控制器的使用注意事项

● 引脚 X0, X0A, X1 和 X1A 的设定

要将引脚 X0, X1 用作主振荡时钟引脚, 须将 SYSC:PFSEL 设为 "0"。

要将引脚 X0A, X1A 用作副振荡时钟引脚, 须将 SYSC:PFSEL 设为 "0"。

本章介绍 I/O 映射、中断一览表、存储器映射、引脚状态和掩膜选项。

附录 A	I/O 映射
附录 B	中断源一览表
附录 C	存储器映射图
附录 D	MB95560H/570H/580H 系列的引脚状态
附录 E	指令概要
附录 F	掩膜选项

附录 A I/O 映射

本节介绍 MB95560H/570H/580H 系列的 I/O 映射。

■ I/O 映射

表 A-1 I/O 映射 (MB95560H 系列) (1 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0000 _H	PDR0	P0 口数据寄存器	R/W	00000000 _B
0001 _H	DDR0	P0 口方向寄存器	R/W	00000000 _B
0002 _H	PDR1	P1 口数据寄存器	R/W	00000000 _B
0003 _H	DDR1	P1 口方向寄存器	R/W	00000000 _B
0004 _H	—	(禁止)	—	—
0005 _H	WATR	振荡稳定等待时间设定寄存器	R/W	11111111 _B
0006 _H	PLL	PLL 控制寄存器	R/W	00000000 _B
0007 _H	SYCC	系统时钟控制寄存器	R/W	XXX11011 _B
0008 _H	STBC	待机控制寄存器	R/W	00000000 _B
0009 _H	RSRR	复位源寄存器	R/W	XXXXXXXX _B
000A _H	TBTC	时基定时器控制寄存器	R/W	00000000 _B
000B _H	WPCR	计时预分频器控制寄存器	R/W	00000000 _B
000C _H	WDTC	监视定时器控制寄存器	R/W	00XX0000 _B
000D _H	SYCC2	系统时钟控制寄存器 2	R/W	XXXX0011 _B
000E _H	STBC2	待机控制寄存器 2	R/W	00000000 _B
000F _H ~ 0015 _H	—	(禁止)	—	—
0016 _H	PDR6	P6 口数据寄存器	R/W	00000000 _B
0017 _H	DDR6	P6 口方向寄存器	R/W	00000000 _B
0018 _H ~ 0027 _H	—	(禁止)	—	—
0028 _H	PDRF	PF 口数据寄存器	R/W	00000000 _B
0029 _H	DDRF	PF 口方向寄存器	R/W	00000000 _B
002A _H	PDRG	PG 口数据寄存器	R/W	00000000 _B
002B _H	DDRG	PG 口方向寄存器	R/W	00000000 _B
002C _H	PUL0	P0 口上拉寄存器	R/W	00000000 _B
002D _H ~ 0032 _H	—	(禁止)	—	—
0033 _H	PUL6	P6 口上拉寄存器	R/W	00000000 _B
0034 _H	—	(禁止)	—	—
0035 _H	PULG	PG 口上拉寄存器	R/W	00000000 _B
0036 _H	T01CR1	8/16 位多功能定时器 01 状态控制寄存器 1	R/W	00000000 _B
0037 _H	T00CR1	8/16 位多功能定时器 00 状态控制寄存器 1	R/W	00000000 _B
0038 _H	T11CR1	8/16 位多功能定时器 11 状态控制寄存器 1	R/W	00000000 _B

MB95560H/570H/580H 系列

表 A-1 I/O 映射 (MB95560H 系列) (2 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0039 _H	T10CR1	8/16 位多功能定时器 10 状态控制寄存器 1	R/W	00000000 _B
003A _H ~ 0048 _H	—	(禁止)	—	—
0049 _H	EIC10	外部中断电路控制寄存器 ch. 2/ch. 3	R/W	00000000 _B
004A _H	EIC20	外部中断电路控制寄存器 ch. 4/ch. 5	R/W	00000000 _B
004B _H	EIC30	外部中断电路控制寄存器 ch. 6/ch. 7	R/W	00000000 _B
004C _H , 004D _H	—	(禁止)	—	—
004E _H	LVDR	LVD 复位电压选择 ID 寄存器	R/W	00000000 _B
004F _H	—	(禁止)	—	—
0050 _H	SCR	LIN-UART 串行控制寄存器	R/W	00000000 _B
0051 _H	SMR	LIN-UART 串行模式寄存器	R/W	00000000 _B
0052 _H	SSR	LIN-UART 串行状态寄存器	R/W	00001000 _B
0053 _H	RDR/TDR	LIN-UART 收 / 发数据寄存器	R/W	00000000 _B
0054 _H	ESCR	LIN-UART 扩展状态控制寄存器	R/W	00000100 _B
0055 _H	ECCR	LIN-UART 扩展通信控制寄存器	R/W	000000XX _B
0056 _H ~ 006B _H	—	(禁止)	—	—
006C _H	ADC1	8/10 位 A/D 转换器控制寄存器 1	R/W	00000000 _B
006D _H	ADC2	8/10 位 A/D 转换器控制寄存器 2	R/W	00000000 _B
006E _H	ADDH	8/10 位 A/D 转换器数据寄存器 (高位)	R/W	00000000 _B
006F _H	ADDL	8/10 位 A/D 转换器数据寄存器 (低位)	R/W	00000000 _B
0070 _H	—	(禁止)	—	—
0071 _H	FSR2	闪存状态寄存器 2	R/W	00000000 _B
0072 _H	FSR	闪存状态寄存器	R/W	000X0000 _B
0073 _H	SWRE0	闪存扇区编程控制寄存器 0	R/W	00000000 _B
0074 _H	FSR3	闪存状态寄存器 3	R	000XXXXX _B
0075 _H	FSR4	闪存状态寄存器 4	R/W	00000000 _B
0076 _H	WREN	Wild 寄存器地址比较使能寄存器	R/W	00000000 _B
0077 _H	WROR	Wild 寄存器数据测试设定寄存器	R/W	00000000 _B
0078 _H	—	寄存器组指针 (RP) 和直接组指针 (DP) 的镜像地址	—	—
0079 _H	ILR0	中断级设定寄存器 0	R/W	11111111 _B
007A _H	ILR1	中断级设定寄存器 1	R/W	11111111 _B
007B _H	ILR2	中断级设定寄存器 2	R/W	11111111 _B
007C _H	ILR3	中断级设定寄存器 3	R/W	11111111 _B
007D _H	ILR4	中断级设定寄存器 4	R/W	11111111 _B
007E _H	ILR5	中断级设定寄存器 5	R/W	11111111 _B
007F _H	—	(禁止)	—	—
0F80 _H	WRARH0	Wild 寄存器地址设定寄存器 (高位) ch. 0	R/W	00000000 _B
0F81 _H	WRARL0	Wild 寄存器地址设定寄存器 (低位) ch. 0	R/W	00000000 _B
0F82 _H	WRDR0	Wild 寄存器数据设定寄存器 ch. 0	R/W	00000000 _B
0F83 _H	WRARH1	Wild 寄存器地址设定寄存器 (高位) ch. 1	R/W	00000000 _B

表 A-1 I/O 映射 (MB95560H 系列) (3 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0F84 _H	WRARL1	Wild 寄存器地址设定寄存器 (低位) ch. 1	R/W	00000000 _B
0F85 _H	WRDR1	Wild 寄存器数据设定寄存器 ch. 1	R/W	00000000 _B
0F86 _H	WRARH2	Wild 寄存器地址设定寄存器 (高位) ch. 2	R/W	00000000 _B
0F87 _H	WRARL2	Wild 寄存器地址设定寄存器 (低位) ch. 2	R/W	00000000 _B
0F88 _H	WRDR2	Wild 寄存器数据设定寄存器 ch. 2	R/W	00000000 _B
0F89 _H ~ 0F91 _H	—	(禁止)	—	—
0F92 _H	T01CR0	8/16 位多功能定时器 01 状态控制寄存器 0	R/W	00000000 _B
0F93 _H	T00CR0	8/16 位多功能定时器 00 状态控制寄存器 0	R/W	00000000 _B
0F94 _H	T01DR	8/16 位多功能定时器 01 数据寄存器	R/W	00000000 _B
0F95 _H	T00DR	8/16 位多功能定时器 00 数据寄存器	R/W	00000000 _B
0F96 _H	TMCR0	8/16 位多功能定时器 00/01 定时器模式控制寄存器	R/W	00000000 _B
0F97 _H	T11CR0	8/16 位多功能定时器 11 状态控制寄存器 0	R/W	00000000 _B
0F98 _H	T10CR0	8/16 位多功能定时器 10 状态控制寄存器 0	R/W	00000000 _B
0F99 _H	T11DR	8/16 位多功能定时器 11 数据寄存器	R/W	00000000 _B
0F9A _H	T10DR	8/16 位多功能定时器 10 数据寄存器	R/W	00000000 _B
0F9B _H	TMCR1	8/16 位多功能定时器 10/11 定时器模式控制寄存器	R/W	00000000 _B
0F9C _H ~ 0FBB _H	—	(禁止)	—	—
0FBC _H	BGR1	LIN-UART 波特率发生器寄存器 1	R/W	00000000 _B
0FBD _H	BGR0	LIN-UART 波特率发生器寄存器 0	R/W	00000000 _B
0FBE _H ~ 0FC2 _H	—	(禁止)	—	—
0FC3 _H	AIDRL	A/D 输入禁止寄存器 (低位)	R/W	00000000 _B
0FC4 _H ~ 0FE3 _H	—	(禁止)	—	—
0FE4 _H	CRTH	主 CR 时钟调节寄存器 (高位)	R/W	000XXXXX _B
0FE5 _H	CRTL	主 CR 时钟调节寄存器 (低位)	R/W	000XXXXX _B
0FE6 _H	—	(禁止)	—	—
0FE7 _H	CRTDA	主 CR 时钟温度依赖调节寄存器	R/W	00011111 _B
0FE8 _H	SYSC	系统设定寄存器	R/W	11000011 _B
0FE9 _H	CMCR	时钟监控控制寄存器	R/W	00000000 _B
0FEA _H	CMDR	时钟监控数据寄存器	R/W	00000000 _B
0FEB _H	WDTH	监视定时器选择 ID 寄存器 (高位)	R/W	XXXXXXXX _B
0FEC _H	WDTL	监视定时器选择 ID 寄存器 (低位)	R/W	XXXXXXXX _B
0FED _H ~ 0FFF _H	—	(禁止)	—	—

MB95560H/570H/580H 系列

- **R/W 访问符号**
 - R/W : 读 / 写
 - R : 只读
 - W : 只写
- **初始值符号**
 - 0 : 该位的初始值为 "0"。
 - 1 : 该位的初始值为 "1"。
 - X : 未定义该位的初始值。

注：

切勿向 "(禁止)" 地址写值。如果读取 "(禁止)" 地址，则返回未定义值。

表 A-2 I/O 映射 (MB95570H 系列) (1 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0000 _H	PDR0	P0 口数据寄存器	R/W	00000000 _B
0001 _H	DDR0	P0 口方向寄存器	R/W	00000000 _B
0002 _H	PDR1	P1 口数据寄存器	R/W	00000000 _B
0003 _H	DDR1	P1 口方向寄存器	R/W	00000000 _B
0004 _H	—	(禁止)	—	—
0005 _H	WATR	振荡稳定等待时间设定寄存器	R/W	11111111 _B
0006 _H	PLLC	PLL 控制寄存器	R/W	00000000 _B
0007 _H	SYCC	系统时钟控制寄存器	R/W	XXX11011 _B
0008 _H	STBC	待机控制寄存器	R/W	00000000 _B
0009 _H	RSRR	复位源寄存器	R/W	XXXXXXXX _B
000A _H	TBTC	时基定时器控制寄存器	R/W	00000000 _B
000B _H	WPCR	计时预分频器控制寄存器	R/W	00000000 _B
000C _H	WDTC	监视定时器控制寄存器	R/W	00XX0000 _B
000D _H	SYCC2	系统时钟控制寄存器 2	R/W	XXXX0011 _B
000E _H	STBC2	待机控制寄存器 2	R/W	00000000 _B
000F _H ~ 0027 _H	—	(禁止)	—	—
0028 _H	PDRF	PF 口数据寄存器	R/W	00000000 _B
0029 _H	DDRF	PF 口方向寄存器	R/W	00000000 _B
002A _H , 002B _H	—	(禁止)	—	—
002C _H	PUL0	P0 口上拉寄存器	R/W	00000000 _B
002D _H ~ 0032 _H	—	(禁止)	—	—
0033 _H	PUL6	P6 口上拉寄存器	R/W	00000000 _B
0034 _H , 0035 _H	—	(禁止)	—	—
0036 _H	T01CR1	8/16 位多功能定时器 01 状态控制寄存器 1	R/W	00000000 _B
0037 _H	T00CR1	8/16 位多功能定时器 00 状态控制寄存器 1	R/W	00000000 _B
0038 _H ~ 0049 _H	—	(禁止)	—	—
004A _H	EIC20	外部中断电路控制寄存器 ch. 4	R/W	00000000 _B
004B _H	EIC30	外部中断电路控制寄存器 ch. 6	R/W	00000000 _B
004C _H , 004D _H	—	(禁止)	—	—
004E _H	LVDR	LVD 复位电压选择 ID 寄存器	R/W	00000000 _B
004F _H ~ 006B _H	—	(禁止)	—	—
006C _H	ADC1	8/10 位 A/D 转换器控制寄存器 1	R/W	00000000 _B
006D _H	ADC2	8/10 位 A/D 转换器控制寄存器 2	R/W	00000000 _B
006E _H	ADDH	8/10 位 A/D 转换器数据寄存器 (高位)	R/W	00000000 _B
006F _H	ADDL	8/10 位 A/D 转换器数据寄存器 (低位)	R/W	00000000 _B

MB95560H/570H/580H 系列

表 A-2 I/O 映射 (MB95570H 系列) (2 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0070 _H	—	(禁止)	—	—
0071 _H	FSR2	闪存状态寄存器 2	R/W	00000000 _B
0072 _H	FSR	闪存状态寄存器	R/W	000X0000 _B
0073 _H	SWRE0	闪存扇区编程控制寄存器 0	R/W	00000000 _B
0074 _H	FSR3	闪存状态寄存器 3	R	000XXXXX _B
0075 _H	FSR4	闪存状态寄存器 4	R/W	00000000 _B
0076 _H	WREN	Wild 寄存器地址比较使能寄存器	R/W	00000000 _B
0077 _H	WROR	Wild 寄存器数据测试设定寄存器	R/W	00000000 _B
0078 _H	—	寄存器组指针 (RP) 和直接组指针 (DP) 的镜像地址	—	—
0079 _H	ILR0	中断级设定寄存器 0	R/W	11111111 _B
007A _H	ILR1	中断级设定寄存器 1	R/W	11111111 _B
007B _H , 007C _H	—	(禁止)	—	—
007D _H	ILR4	中断级设定寄存器 4	R/W	11111111 _B
007E _H	ILR5	中断级设定寄存器 5	R/W	11111111 _B
007F _H	—	(禁止)	—	—
0F80 _H	WRARH0	Wild 寄存器地址设定寄存器 (高位) ch. 0	R/W	00000000 _B
0F81 _H	WRARL0	Wild 寄存器地址设定寄存器 (低位) ch. 0	R/W	00000000 _B
0F82 _H	WRDR0	Wild 寄存器数据设定寄存器 ch. 0	R/W	00000000 _B
0F83 _H	WRARH1	Wild 寄存器地址设定寄存器 (高位) ch. 1	R/W	00000000 _B
0F84 _H	WRARL1	Wild 寄存器地址设定寄存器 (低位) ch. 1	R/W	00000000 _B
0F85 _H	WRDR1	Wild 寄存器数据设定寄存器 ch. 1	R/W	00000000 _B
0F86 _H	WRARH2	Wild 寄存器地址设定寄存器 (高位) ch. 2	R/W	00000000 _B
0F87 _H	WRARL2	Wild 寄存器地址设定寄存器 (低位) ch. 2	R/W	00000000 _B
0F88 _H	WRDR2	Wild 寄存器数据设定寄存器 ch. 2	R/W	00000000 _B
0F89 _H ~ 0F91 _H	—	(禁止)	—	—
0F92 _H	T01CR0	8/16 位多功能定时器 01 状态控制寄存器 0	R/W	00000000 _B
0F93 _H	T00CR0	8/16 位多功能定时器 00 状态控制寄存器 0	R/W	00000000 _B
0F94 _H	T01DR	8/16 位多功能定时器 01 数据寄存器	R/W	00000000 _B
0F95 _H	T00DR	8/16 位多功能定时器 00 数据寄存器	R/W	00000000 _B
0F96 _H	TMCR0	8/16 位多功能定时器 00/01 定时器模式控制寄存器	R/W	00000000 _B
0F97 _H ~ 0FC2 _H	—	(禁止)	—	—
0FC3 _H	AIDRL	A/D 输入禁止寄存器 (低位)	R/W	00000000 _B
0FC4 _H ~ 0FE3 _H	—	(禁止)	—	—
0FE4 _H	CRTH	主 CR 时钟调节寄存器 (高位)	R/W	000XXXXX _B
0FE5 _H	CRTL	主 CR 时钟调节寄存器 (低位)	R/W	000XXXXX _B
0FE6 _H	—	(禁止)	—	—
0FE7 _H	CRTDA	主 CR 时钟温度依赖调节寄存器	R/W	00011111 _B
0FE8 _H	SYSC	系统设定寄存器	R/W	11000111 _B

表 A-2 I/O 映射 (MB95570H 系列) (3 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0FE9 _H	CMCR	时钟监控控制寄存器	R/W	00000000 _B
0FEA _H	CMDR	时钟监控数据寄存器	R/W	00000000 _B
0FEB _H	WDTH	监视定时器选择 ID 寄存器 (高位)	R/W	XXXXXXXX _B
0FEC _H	WDTL	监视定时器选择 ID 寄存器 (低位)	R/W	XXXXXXXX _B
0FED _H ~ 0FFF _H	—	(禁止)	—	—

- **R/W 访问符号**

R/W : 读 / 写

R : 只读

W : 只写

- **初始值符号**

0 : 该位的初始值为 "0"。

1 : 该位的初始值为 "1"。

X : 未定义该位的初始值。

注：

切勿向 "(禁止)" 地址写值。如果读取 "(禁止)" 地址，则返回未定义值。

MB95560H/570H/580H 系列

表 A-3 I/O 映射 (MB95580H 系列) (1 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0000 _H	PDR0	P0 口数据寄存器	R/W	00000000 _B
0001 _H	DDR0	P0 口方向寄存器	R/W	00000000 _B
0002 _H	PDR1	P1 口数据寄存器	R/W	00000000 _B
0003 _H	DDR1	P1 口方向寄存器	R/W	00000000 _B
0004 _H	—	(禁止)	—	—
0005 _H	WATR	振荡稳定等待时间设定寄存器	R/W	11111111 _B
0006 _H	PLL	PLL 控制寄存器	R/W	00000000 _B
0007 _H	SYCC	系统时钟控制寄存器	R/W	XXX11011 _B
0008 _H	STBC	待机控制寄存器	R/W	00000000 _B
0009 _H	RSRR	复位源寄存器	R/W	XXXXXXXX _B
000A _H	TBTC	时基定时器控制寄存器	R/W	00000000 _B
000B _H	WPCR	计时预分频器控制寄存器	R/W	00000000 _B
000C _H	WDTC	监视定时器控制寄存器	R/W	00XX0000 _B
000D _H	SYCC2	系统时钟控制寄存器 2	R/W	XXXX0011 _B
000E _H	STBC2	待机控制寄存器 2	R/W	00000000 _B
000F _H ~ 0027 _H	—	(禁止)	—	—
0028 _H	PDRF	PF 口数据寄存器	R/W	00000000 _B
0029 _H	DDRF	PF 口方向寄存器	R/W	00000000 _B
002A _H	PDRG	PG 口数据寄存器	R/W	00000000 _B
002B _H	DDRG	PG 口方向寄存器	R/W	00000000 _B
002C _H	PUL0	P0 口上拉寄存器	R/W	00000000 _B
002D _H ~ 0032 _H	—	(禁止)	—	—
0033 _H	PUL6	P6 口上拉寄存器	R/W	00000000 _B
0034 _H	—	(禁止)	—	—
0035 _H	PULG	PG 口上拉寄存器	R/W	00000000 _B
0036 _H	T01CR1	8/16 位多功能定时器 01 状态控制寄存器 1	R/W	00000000 _B
0037 _H	T00CR1	8/16 位多功能定时器 00 状态控制寄存器 1	R/W	00000000 _B
0038 _H ~ 0048 _H	—	(禁止)	—	—
0049 _H	EIC10	外部中断电路控制寄存器 ch. 2/ch. 3	R/W	00000000 _B
004A _H	EIC20	外部中断电路控制寄存器 ch. 4/ch. 5	R/W	00000000 _B
004B _H	EIC30	外部中断电路控制寄存器 ch. 6/ch. 7	R/W	00000000 _B
004C _H , 004D _H	—	(禁止)	—	—
004E _H	LVDR	LVD 复位电压选择 ID 寄存器	R/W	00000000 _B
004F _H	—	(禁止)	—	—
0050 _H	SCR	LIN-UART 串行控制寄存器	R/W	00000000 _B
0051 _H	SMR	LIN-UART 串行模式寄存器	R/W	00000000 _B
0052 _H	SSR	LIN-UART 串行状态寄存器	R/W	00001000 _B
0053 _H	RDR/TDR	LIN-UART 收 / 发数据寄存器	R/W	00000000 _B

表 A-3 I/O 映射 (MB95580H 系列) (2 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0054 _H	ESCR	LIN-UART 扩展状态控制寄存器	R/W	00000100 _B
0055 _H	ECCR	LIN-UART 扩展通信控制寄存器	R/W	000000XX _B
0056 _H ~ 006B _H	—	(禁止)	—	—
006C _H	ADC1	8/10 位 A/D 转换器控制寄存器 1	R/W	00000000 _B
006D _H	ADC2	8/10 位 A/D 转换器控制寄存器 2	R/W	00000000 _B
006E _H	ADDH	8/10 位 A/D 转换器数据寄存器 (高位)	R/W	00000000 _B
006F _H	ADDL	8/10 位 A/D 转换器数据寄存器 (低位)	R/W	00000000 _B
0070 _H	—	(禁止)	—	—
0071 _H	FSR2	闪存状态寄存器 2	R/W	00000000 _B
0072 _H	FSR	闪存状态寄存器	R/W	000X0000 _B
0073 _H	SWRE0	闪存扇区编程控制寄存器 0	R/W	00000000 _B
0074 _H	FSR3	闪存状态寄存器 3	R	000XXXXX _B
0075 _H	FSR4	闪存状态寄存器 4	R/W	00000000 _B
0076 _H	WREN	Wild 寄存器地址比较使能寄存器	R/W	00000000 _B
0077 _H	WROR	Wild 寄存器数据测试设定寄存器	R/W	00000000 _B
0078 _H	—	寄存器组指针 (RP) 和直接组指针 (DP) 的镜像地址	—	—
0079 _H	ILR0	中断级设定寄存器 0	R/W	11111111 _B
007A _H	ILR1	中断级设定寄存器 1	R/W	11111111 _B
007B _H	ILR2	中断级设定寄存器 2	R/W	11111111 _B
007C _H	—	(禁止)	—	—
007D _H	ILR4	中断级设定寄存器 4	R/W	11111111 _B
007E _H	ILR5	中断级设定寄存器 5	R/W	11111111 _B
007F _H	—	(禁止)	—	—
0F80 _H	WRARH0	Wild 寄存器地址设定寄存器 (高位)ch. 0	R/W	00000000 _B
0F81 _H	WRARL0	Wild 寄存器地址设定寄存器 (低位)ch. 0	R/W	00000000 _B
0F82 _H	WRDR0	Wild 寄存器数据设定寄存器 ch. 0	R/W	00000000 _B
0F83 _H	WRARH1	Wild 寄存器地址设定寄存器 (高位)ch. 1	R/W	00000000 _B
0F84 _H	WRARL1	Wild 寄存器地址设定寄存器 (低位)ch. 1	R/W	00000000 _B
0F85 _H	WRDR1	Wild 寄存器数据设定寄存器 ch. 1	R/W	00000000 _B
0F86 _H	WRARH2	Wild 寄存器地址设定寄存器 (高位)ch. 2	R/W	00000000 _B
0F87 _H	WRARL2	Wild 寄存器地址设定寄存器 (低位)ch. 2	R/W	00000000 _B
0F88 _H	WRDR2	Wild 寄存器数据设定寄存器 ch. 2	R/W	00000000 _B
0F89 _H ~ 0F91 _H	—	(禁止)	—	—
0F92 _H	T01CR0	8/16 位多功能定时器 01 状态控制寄存器 0	R/W	00000000 _B
0F93 _H	T00CR0	8/16 位多功能定时器 00 状态控制寄存器 0	R/W	00000000 _B
0F94 _H	T01DR	8/16 位多功能定时器 01 数据寄存器	R/W	00000000 _B
0F95 _H	T00DR	8/16 位多功能定时器 00 数据寄存器	R/W	00000000 _B
0F96 _H	TMCR0	8/16 位多功能定时器 00/01 定时器模式控制寄存器	R/W	00000000 _B

MB95560H/570H/580H 系列

表 A-3 I/O 映射 (MB95580H 系列) (3 / 3)

地址	寄存器缩写	寄存器名称	R/W	初始值
0F97 _H ~ 0FBB _H	—	(禁止)	—	—
0FBC _H	BGR1	LIN-UART 波特率发生器寄存器 1	R/W	00000000 _B
0FBD _H	BGR0	LIN-UART 波特率发生器寄存器 0	R/W	00000000 _B
0FBE _H ~ 0FC2 _H	—	(禁止)	—	—
0FC3 _H	AIDRL	A/D 输入禁止寄存器 (低位)	R/W	00000000 _B
0FC4 _H ~ 0FE3 _H	—	(禁止)	—	—
0FE4 _H	CRTH	主 CR 时钟调节寄存器 (高位)	R/W	000XXXXX _B
0FE5 _H	CRTL	主 CR 时钟调节寄存器 (低位)	R/W	000XXXXX _B
0FE6 _H	—	(禁止)	—	—
0FE7 _H	CRTDA	主 CR 时钟温度依赖调节寄存器	R/W	00011111 _B
0FE8 _H	SYSC	系统设定寄存器	R/W	11000011 _B
0FE9 _H	CMCR	时钟监控控制寄存器	R/W	00000000 _B
0FEA _H	CMDR	时钟监控数据寄存器	R/W	00000000 _B
0FEB _H	WDTH	监视定时器选择 ID 寄存器 (高位)	R/W	XXXXXXXX _B
0FEC _H	WDTL	监视定时器选择 ID 寄存器 (低位)	R/W	XXXXXXXX _B
0FED _H ~ 0FFF _H	—	(禁止)	—	—

- **R/W 访问符号**

R/W : 读 / 写

R : 只读

W : 只写

- **初始值符号**

0 : 该位的初始值为 "0"。

1 : 该位的初始值为 "1"。

X : 未定义该位的初始值。

注：

切勿向 "(禁止)" 地址写值。如果读取 "(禁止)" 地址，则返回未定义值。

表 B-3 MB95580H 系列

中断源	中断请求号	向量表地址		中断级设定寄存器的位名称	相同中断级的中断源的优先顺序 (同步发生)
		高位	低位		
外部中断 ch. 4	IRQ00	FFFA _H	FFFB _H	L00 [1:0]	 <p style="text-align: center;">高</p> <p style="text-align: center;">低</p>
外部中断 ch. 5	IRQ01	FFF8 _H	FFF9 _H	L01 [1:0]	
外部中断 ch. 2	IRQ02	FFF6 _H	FFF7 _H	L02 [1:0]	
外部中断 ch. 6					
外部中断 ch. 3	IRQ03	FFF4 _H	FFF5 _H	L03 [1:0]	
外部中断 ch. 7					
—	IRQ04	FFF2 _H	FFF3 _H	L04 [1:0]	
8/16 位多功能定时器 ch. 0 (低位)	IRQ05	FFF0 _H	FFF1 _H	L05 [1:0]	
8/16 位多功能定时器 ch. 0 (高位)	IRQ06	FFEE _H	FFEF _H	L06 [1:0]	
LIN-UART (接收)	IRQ07	FFEC _H	FFED _H	L07 [1:0]	
LIN-UART (发送)	IRQ08	FFEA _H	FFEB _H	L08 [1:0]	
—	IRQ09	FFE8 _H	FFE9 _H	L09 [1:0]	
—	IRQ10	FFE6 _H	FFE7 _H	L10 [1:0]	
—	IRQ11	FFE4 _H	FFE5 _H	L11 [1:0]	
—	IRQ12	FFE2 _H	FFE3 _H	L12 [1:0]	
—	IRQ13	FFE0 _H	FFE1 _H	L13 [1:0]	
—	IRQ14	FFDE _H	FFDF _H	L14 [1:0]	
—	IRQ15	FFDC _H	FFDD _H	L15 [1:0]	
—	IRQ16	FFDA _H	FFDB _H	L16 [1:0]	
—	IRQ17	FFD8 _H	FFD9 _H	L17 [1:0]	
8/10 位 A/D 转换器	IRQ18	FFD6 _H	FFD7 _H	L18 [1:0]	
时基定时器	IRQ19	FFD4 _H	FFD5 _H	L19 [1:0]	
计时预分频器	IRQ20	FFD2 _H	FFD3 _H	L20 [1:0]	
—	IRQ21	FFD0 _H	FFD1 _H	L21 [1:0]	
—	IRQ22	FFCE _H	FFCF _H	L22 [1:0]	
闪存	IRQ23	FFCC _H	FFCD _H	L23 [1:0]	

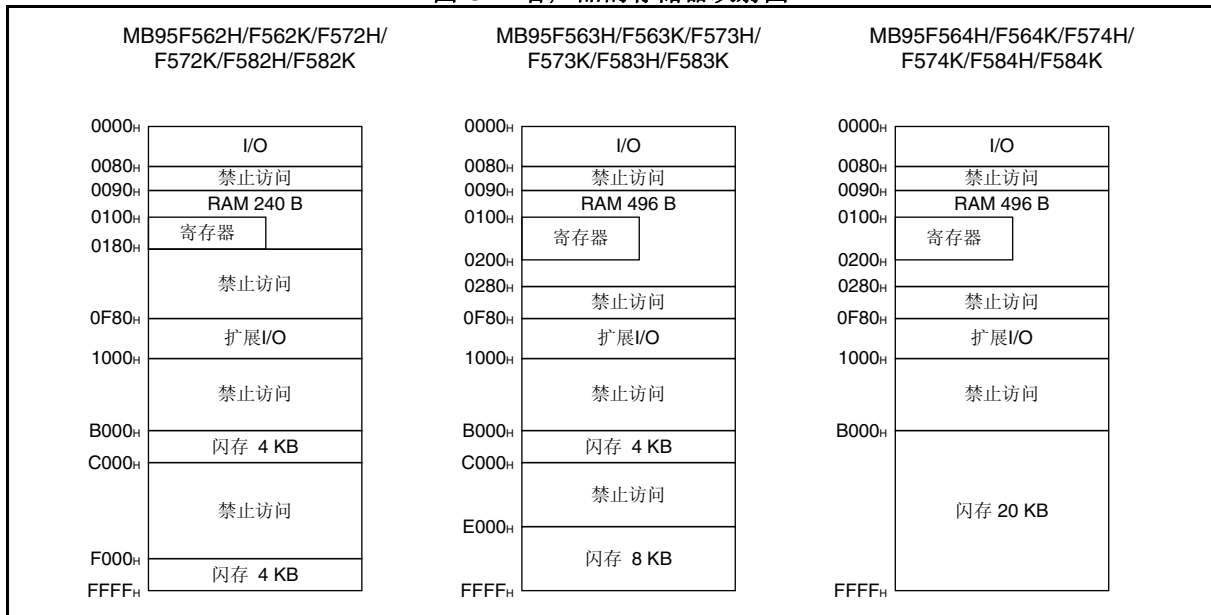
MB95560H/570H/580H 系列

附录 C 存储器映射图

本节介绍 MB95560H/570H/580H 系列的存储器映射。

■ 存储器映射

图 C-1 各产品的存储器映射图



产品型号	参数	闪存	RAM
	MB95F562H/F562K/F572H/F572K/F582H/F582K		8 KB
MB95F563H/F563K/F573H/F573K/F583H/F583K		12 KB	496 B
MB95F564H/F564K/F574H/F574K/F584H/F584K		20 KB	496 B

附录 D MB95560H/570H/580H 系列的引脚状态

表 D-1 介绍各个模式下 MB95560H/570H/580H 系列的引脚状态。

■ 各模式下的引脚状态

表 D-1 各模式下的引脚状态 (1 / 2)

引脚名称	正常工作	休眠模式	停止模式		计时模式		复位期间
			SPL=0	SPL=1	SPL=0	SPL=1	
PF0/X0	OSC 输入	OSC 输入	Hi-Z	Hi-Z	Hi-Z	Hi-Z	—
	I/O 口 ^{*4}	I/O 口 ^{*4}	- 保持 - 输入中断 ^{*2*4}	- Hi-Z - 输入中断 ^{*2*4}	- 保持 - 输入中断 ^{*2*4}	- Hi-Z - 输入中断 ^{*2*4}	- Hi-Z - 输入使能 ^{*1} (但这无效)
PF1/X1	OSC 输出	OSC 输出	Hi-Z	Hi-Z	Hi-Z	Hi-Z	—
	I/O 口 ^{*4}	I/O 口 ^{*4}	- 保持 - 输入中断 ^{*2*4}	- Hi-Z - 输入中断 ^{*2*4}	- 保持 - 输入中断 ^{*2*4}	- Hi-Z - 输入中断 ^{*2*4}	- Hi-Z - 输入使能 ^{*1} (但这无效)
PG1/X0A	OSC 输入	OSC 输入	Hi-Z	Hi-Z	Hi-Z	Hi-Z	—
	I/O 口 ^{*4}	I/O 口 ^{*4}	- 保持 - 输入中断 ^{*2*4}	- Hi-Z(但上拉控制设置有效) - 输入中断 ^{*2*4}	- 保持 - 输入中断 ^{*2*4}	- Hi-Z(但上拉控制设置有效) - 输入中断 ^{*2*4}	- Hi-Z - 输入使能 ^{*1} (但这无效)
PG2/X1A	OSC 输出	OSC 输出	Hi-Z	Hi-Z	Hi-Z	Hi-Z	—
	I/O 口 ^{*4}	I/O 口 ^{*4}	- 保持 - 输入中断 ^{*2*4}	- Hi-Z(但上拉控制设置有效) - 输入中断 ^{*2*4}	- 保持 - 输入中断 ^{*2*4}	- Hi-Z(但上拉控制的设置有效) - 输入中断 ^{*2*4}	- Hi-Z - 输入使能 ^{*1} (但这无效)
PF2/RST	复位输入 ^{*3}	复位输入 ^{*3}	复位输入 ^{*3}	复位输入 ^{*3}	复位输入 ^{*3}	复位输入 ^{*3}	复位输入 ^{*3}
P12/EC0/ DBG	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入中断 ^{*2}	- Hi-Z - 输入中断 ^{*2}	- 保持 - 输入中断 ^{*2}	- Hi-Z - 输入中断 ^{*2}	- Hi-Z - 输入使能 ^{*1} (但这无效)
P62/TO10							
P63/TO11							
P64/EC1							

MB95560H/570H/580H 系列

表 D-1 各模式下的引脚状态 (2 / 2)

引脚名称	正常工作	休眠模式	停止模式		计时模式		复位期间
			SPL=0	SPL=1	SPL=0	SPL=1	
P00/AN00	I/O 口 / 外设功能 I/O/ 模拟输入	I/O 口 / 外设功能 I/O/ 模拟输入	- 保持 - 输入中断 ^{*2} (但使能外部 中断后, 可输入 外部中断)	- Hi-Z(但上拉控 制设置有效) - 输入中断 ^{*2} (但使能外部 中断后, 可输入 外部中断)	- 保持 - 输入中断 ^{*2} (但使能外部 中断后, 可输入 外部中断)	- Hi-Z(但上拉控 制设置有效) - 输入中断 ^{*2} (但使能外部 中断后, 可输入 外部中断)	- Hi-Z - 输入中断 ^{*2}
P01/AN01							
P02/INT02/ AN02/SCK							
P03/INT03/ AN03/SOT							
P04/INT04/ AN04/SIN/ HCLK1/EC0							
P05/INT05/ AN05/TO00/ HCLK2							
P06/INT06/ TO01	I/O 口 / 外设功能 I/O	I/O 口 / 外设功能 I/O	- 保持 - 输入中断 ^{*2} (但使能外部 中断后, 可输入 外部中断)	- Hi-Z(但上拉控 制设置有效) - 输入中断 ^{*2} (但使能外部 中断后, 可输入 外部中断)	- 保持 - 输入中断 ^{*2} (但使能外部 中断后, 可输入 外部中断)	- Hi-Z(但上拉控 制设置有效) - 输入中断 ^{*2} (但使能外部 中断后, 可输入 外部中断)	- Hi-Z - 输入使能 ^{*1} (但这无效)
P07/INT07							

SPL : 待机控制寄存器的引脚状态设定位 (STBC:SPL)

Hi-Z : 高阻

*1: " 输入使能 " 是指输入功能有效。使能输入功能后, 务必执行上拉或下拉操作以防止因外部输入引起泄漏。如果引脚用作输出口, 那么该引脚的状态和其他端口相同。

*2: " 输入中断 " 是指禁止引脚的直接输入门操作。

*3: $\overline{\text{PF2/RST}}$ 设为复位引脚使的引脚状态。

*4: 这些引脚设为 GPIOs 时的引脚状态。

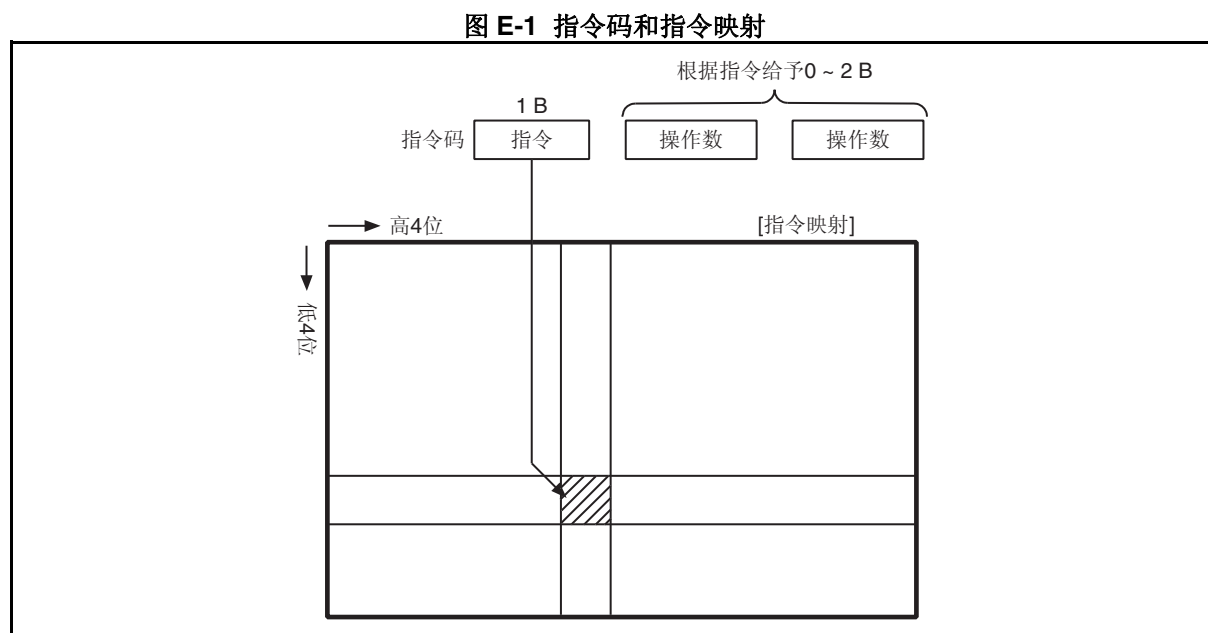
附录 E 指令概要

本节介绍 F²MC-8FX 使用的指令。

■ F²MC-8FX 的指令概要

F²MC-8FX 共有 140 种单字节指令 (映射上为 256 字节)，指令码由指令和其后的操作数构成。

图 E-1 显示了指令码和指令映射间的对应关系。



- 指令分为四种类型；推进系统、操作系统、跳转系统及其他。
- 支持多种寻址方法，根据指令选择和操作数指定，可选择十种寻址方法。
- 支持位操作指令，可进行读 - 修改 - 写操作。
- 支持指示特殊操作的指令。

代码: CM26-00118-1ZA

MB95560H/570H/580H 系列

■ 指令的表示符号说明

表 E-1 汇总了附录 E 的指令码说明中使用的符号介绍。

表 E-1 指令表中使用的符号介绍

符号	功能介绍
dir	直接寻址 (8 位长)
off	偏移 (8 位长)
ext	扩展寻址 (16 位长)
#vct	向量表编号 (3 位长)
#d8	立即数据 (8 位长)
#d16	立即数据 (16 位长)
dir:b	位直接寻址 (8 位长 : 3 位长)
rel	跳转相对寻址 (8 位长)
@	寄存器间接 (例 : @A, @IX, @EP)
A	累加器 (由所用指令决定 8 位长还是 16 位长)
AH	累加器的高 8 位 (8 位长)
AL	累加器的低 8 位 (8 位长)
T	临时累加器 (由所用指令决定 8 位长还是 16 位长)
TH	临时累加器的高 8 位 (8 位长)
TL	临时累加器的低 8 位 (8 位长)
IX	变址寄存器 (16 位长)
EP	附加指针 (16 位长)
PC	程序计数器 (16 位长)
SP	堆栈指针 (16 位长)
PS	程序状态 (16 位长)
dr	累加器或变址寄存器 (16 位长)
CCR	状态代码寄存器 (8 位长)
RP	寄存器存储区指针 (5 位长)
DP	直接存储区指针 (3 位长)
Ri	通用寄存器 (8 位长, $i = 0 \sim 7$)
x	显示 x 为立即数据 (由所用指令决定 8 位还是 16 位)
(x)	显示 x 的内容为访问对象 (由所用指令决定 8 位还是 16 位)
((x))	显示 x 的内容所示地址为访问对象 (由所用指令决定 8 位还是 16 位)

■ 指令表中的项目说明

表 E-2 指令表中的项目说明

项目	说明
MNEMONIC	表示指令的汇编说明。
~	表示指令的周期数。一个指令周期为一个机器周期。 注： 指令周期数可被前一个指令延迟一个周期。指令周期数可在访问 I/O 区时扩展。
#	表示指令字节数。
操作	表示指令操作。
TL, TH, AH	执行 TL、TH 或 AH 指令时，显示内容上的变化 (从 A 到 T 自动传输)。该栏中的符号分别代表以下内容： <ul style="list-style-type: none"> • -: 无变化 • dH: 操作中介绍的数据的高 8 位 • AL 和 AH: 内容变成前一个指令的 AL 和 AH 的内容 • 00: 变成 00
N, Z, V, C	表示对应标志分别变成的指令。该栏中的符号分别代表以下内容： <ul style="list-style-type: none"> • -: 无变化 • +: 变化 • R: 变为 "0" • S: 变为 "1"
OP CODE	表示指令码。当有关指令占据两个或两个以上代码时，遵循以下规则。 [例] 48 ~ 4F: 代表 48, 49...4F。

MB95560H/570H/580H 系列

E.1 寻址

F²MC-8FX 支持以下十种寻址模式：

- 直接寻址
- 扩展寻址
- 位直接寻址
- 变址寻址
- 指针寻址
- 通用寄存器寻址
- 立即寻址
- 向量寻址
- 相对寻址
- 固有寻址

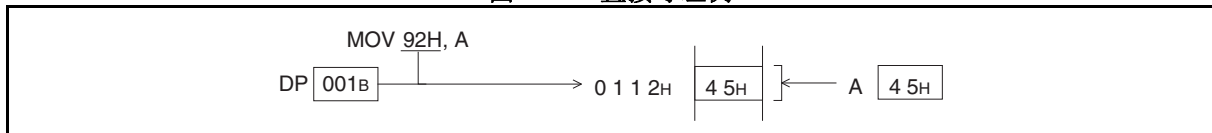
■ 寻址介绍

● 直接寻址

用指令表中 "dir" 表示的寻址方法访问 "0000_H" ~ "047F_H" 的直接区时使用。用此寻址方法，操作数地址为 "00_H" ~ "7F_H" 时，"0000_H" ~ "007F_H" 被访问。操作数地址为 "80_H" ~ "FF_H" 时，通过设置直接存储区指针 DP，访问可被映射到 "0080_H" ~ "047F_H"。

图 E.1-1 是直接寻址例。

图 E.1-1 直接寻址例

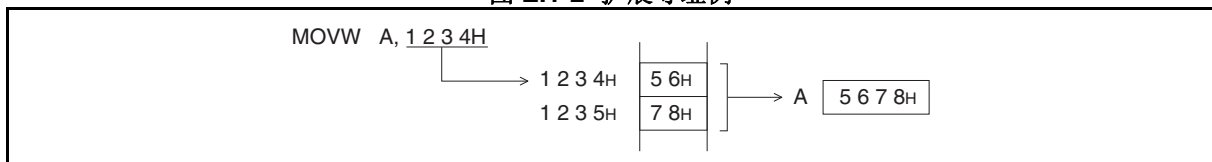


● 扩展寻址

用指令表中 "ext" 表示的寻址方法访问 64 KB 全区时使用。在此寻址时，第一操作数指定地址的一高位字节；第二操作数指定地址的一从属位置字节。

图 E.1-2 是扩展寻址例。

图 E.1-2 扩展寻址例

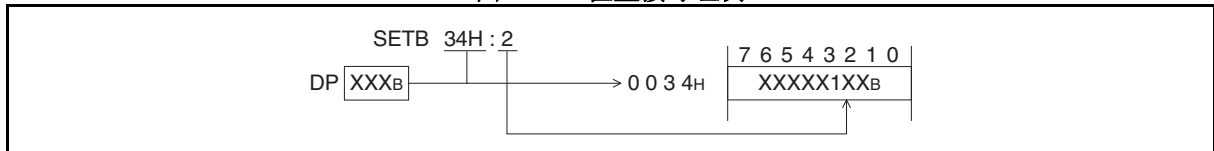


● 位直接寻址

用指令表中 "dir:b" 表示的寻址方法, 以位为单位访问 "0000_H" ~ "047F_H" 的直接区时使用。位直接寻址时, 操作数地址为 "00_H" ~ "7F_H" 时, "0000_H" ~ "007F_H" 被访问。操作数地址为 "80_H" ~ "FF_H" 时, 通过设置直接存储区指针 DP, 访问可被映射到 "0080_H" ~ "047F_H"。指定地址的位的位置由三个从属位置位的指令代码值指定。

图 E.1-3 是位直接寻址例。

图 E.1-3 位直接寻址例

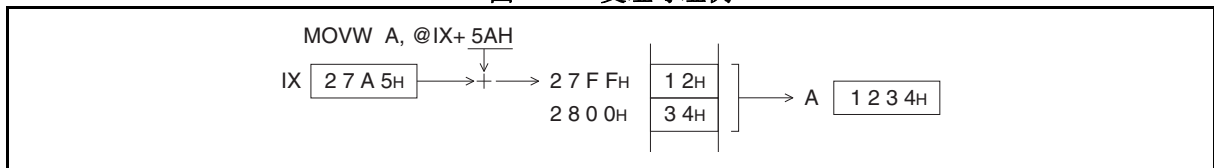


● 变址寻址

用指令表中 "@IX+off" 表示的寻址方法访问 64 KB 全区时使用。使用该寻址方法时, 第一操作数的内容被符号扩展后加到 IX 上 (变址寄存器), 结果便是地址。

图 E.1-4 是变址寻址例。

图 E.1-4 变址寻址例

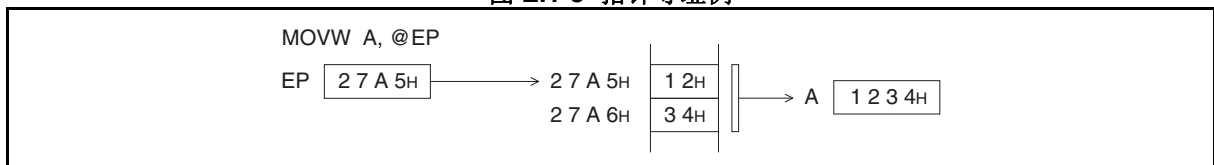


● 指针寻址

用指令表中 "@EP" 表示的寻址方法访问 64 KB 全区时使用。使用该寻址方法时, EP(附加指针)的内容用作地址。

图 E.1-5 是指针寻址例。

图 E.1-5 指针寻址例

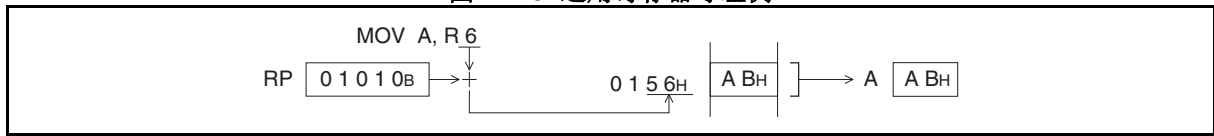


● 通用寄存器寻址

用指令表中 "Ri" 表示的寻址方法访问通用寄存器区的寄存器存储区时使用。使用该寻址方法时, 地址的高一字节固定在 "01"、低位一字节由 RP(寄存器指针)的内容和操作码的三个从属位产生, 访问该地址即可。

图 E.1-6 是通用寄存器寻址例。

图 E.1-6 通用寄存器寻址例

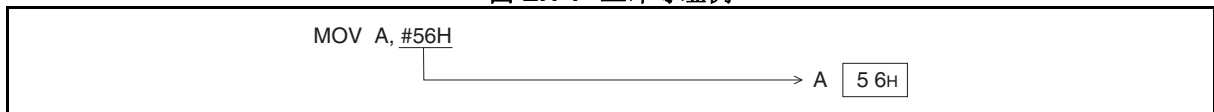


● 立即寻址

用指令表中 "#d8" 表示的寻址方法访问立即数据时使用。使用该寻址方法时，操作数原封不动地成为立即数据。字节 / 字的指定由操作码决定。

图 E.1-7 是立即寻址例。

图 E.1-7 立即寻址例



● 向量寻址

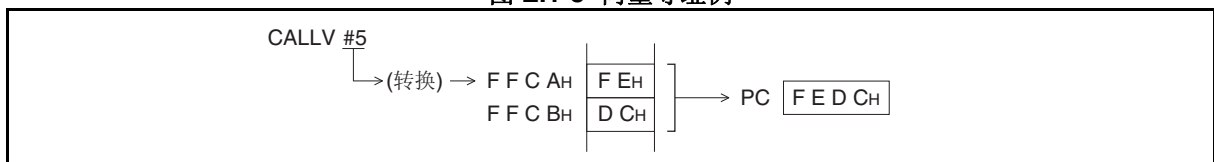
分支到表中注册的子程序地址时使用指令表中 "#vct" 表示的寻址方法。使用该寻址方法时，"#vct" 的信息存储在操作码中，表的地址由表 E.1-1 中的组合创建。

表 E.1-1 对应 "#vct" 的向量表地址

#vct	向量表地址 (跳转目的高位地址 : 从属地址)
0	FFC0 _H : FFC1 _H
1	FFC2 _H : FFC3 _H
2	FFC4 _H : FFC5 _H
3	FFC6 _H : FFC7 _H
4	FFC8 _H : FFC9 _H
5	FFCA _H : FFCB _H
6	FFCC _H : FFCD _H
7	FFCE _H : FFCF _H

图 E.1-8 是向量寻址例。

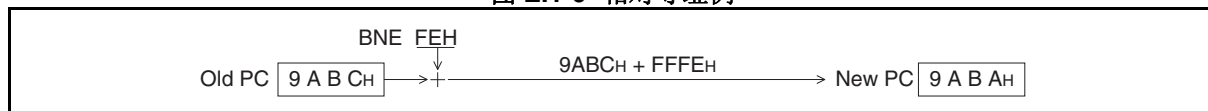
图 E.1-8 向量寻址例



● 相对寻址

分支到 PC(程序计数器)前后的 128 字节的区时使用指令表中 "rel" 表示的寻址方法。使用该寻址方法时,将操作数的内容连同符号加到 PC 并把结果保存到 PC。

图 E.1-9 相对寻址例



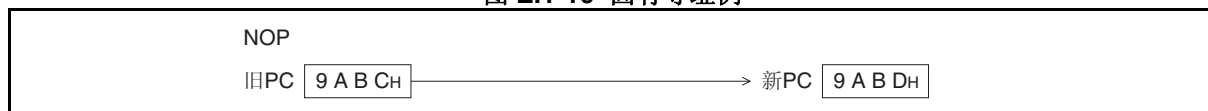
在此例中,跳转到操作码 BNE 保存的地址会引起无限循环。

● 固有寻址

固有寻址在指令表中没有操作数,用于执行操作码决定的操作。使用该寻址方法时,操作因指令而异。

图 E.1-10 是固有寻址例。

图 E.1-10 固有寻址例



MB95560H/570H/580H 系列

E.2 特殊指令

本节介绍寻址以外的特殊指令。

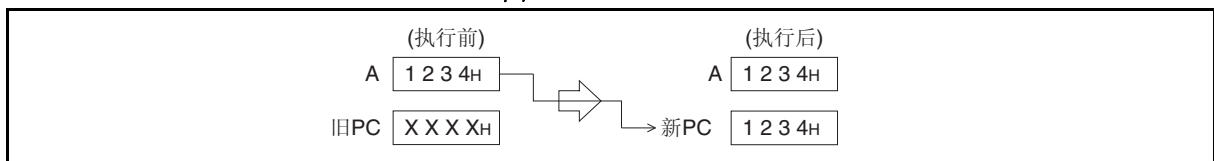
■ 特殊指令

● JMP @A

该指令将 A(累加器)的内容作为地址分支到 PC(程序计数器)。表中列出了 N 个跳转目的地,可选择其中的一个并传输到 A。执行此指令可实现 N 个分支处理。

图 E.2-1 是该指令的概要图。

图 E.2-1 JMP @A

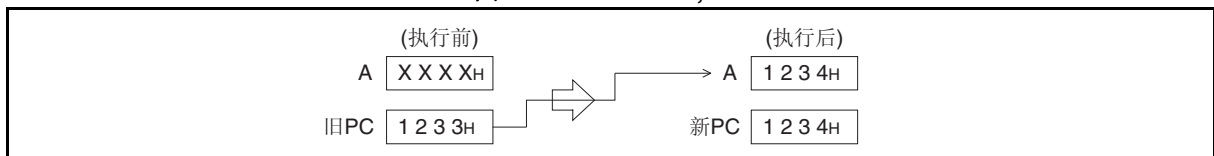


● MOVW A, PC

该指令执行的内容与 "JMP @A" 正相反,即 PC 的内容保存在 A。在主程序中执行该指令,设置调用特定的子程序,用户可以确定 A 的内容是子程序中的指定值。用户也可判断分支并非来自预料外的地方,并可将该判断用于暴走发生时。

图 E.2-2 是该指令的概要图。

图 E.2-2 MOVW A, PC



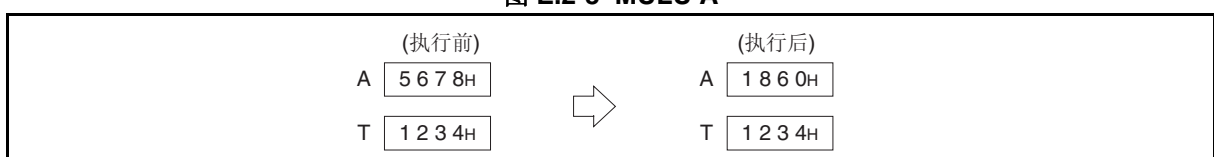
执行该指令时, A 的内容并非是保存该指令的操作码的地址,而是和保存下一个指令地址一样的值。因此,在图 E.2-2 中, A 内保存的值 "1234_H" 与 "MOVW A, PC" 的下一个操作码保存的地址对应。

● MULU A

该指令将 AL(累加器的低 8 位)与 TL(临时累加器的低 8 位)不带符号相乘,并将 16 位长的结果保存在 A。T(临时累加器)的内容保持不变。执行前的 AH(累加器的高 8 位)和 TH(临时累加器的高 8 位)的内容没有用于运算。该指令不改变标志,因此根据乘算结果发生分支时要特别注意。

图 E.2-3 是该指令的概要。

图 E.2-3 MULU A

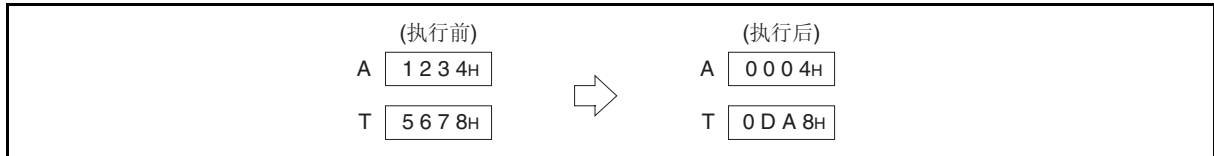


● DIVU A

该指令用 A 的 16 位值除 T 的 16 位的值 (不带符号), 并将 16 位结果和 16 位余数分别保存到 A 和 T。当指令执行前 A 的值为 "0" 时, Z 标志变为 "1", 以表示零除法已被执行。该指令不改变标志, 因此根据除算结果发生分支时要特别注意。

图 E.2-4 是该指令的概要图。

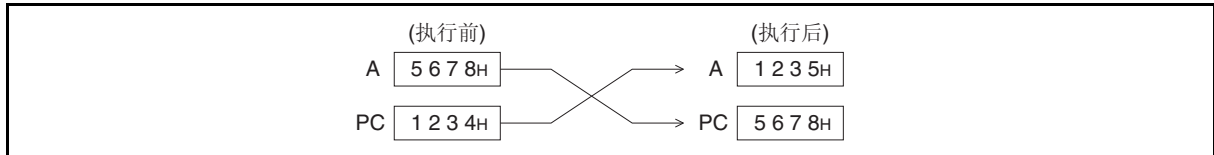
图 E.2-4 DIVU A



该指令将 A 的内容和 PC 的内容相互交换, 所产生的结果是分支到执行前的 A 保存的地址。指令执行后, A 成为紧接着 "XCHW A, PC" 的操作码保存地址后的地址。该指令在从主程序指定使用子程序的某个表格时尤为高效。

图 E.2-5 是该指令的概要图。

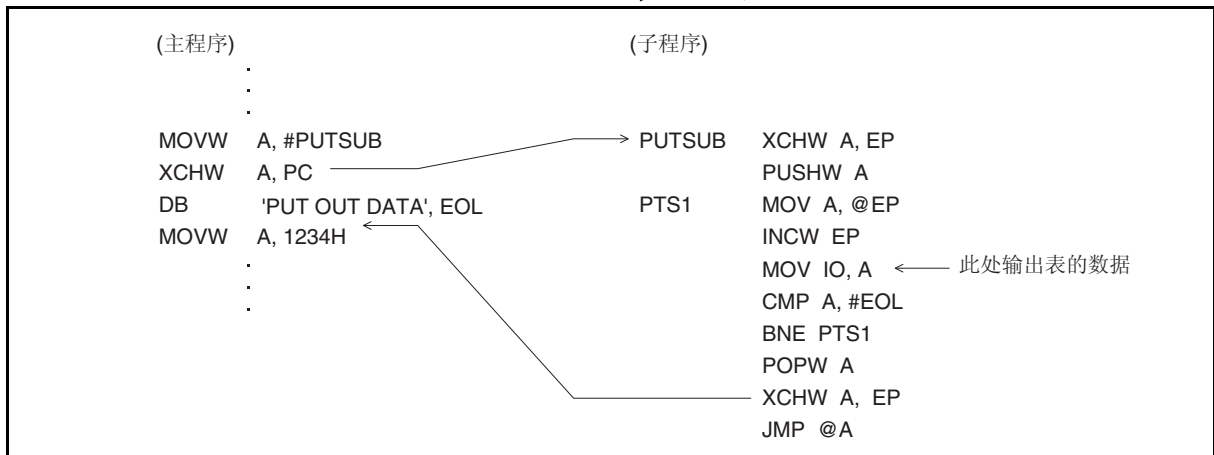
图 E.2-5 XCHW A, PC



执行该指令时, A 的内容并非是保存该指令的操作码的地址, 而是和保存下一个指令地址一样的值。因此, 在图 E.2-5 中, A 内保存的值 "1235H" 与 "XCHW A, PC" 的下一个操作码保存的地址对应。这就是保存值是 "1235H", 而非 "1234H" 的原因所在。

图 E.2-6 是汇编语言例。

图 E.2-6 "XCHW A, PC" 的使用例

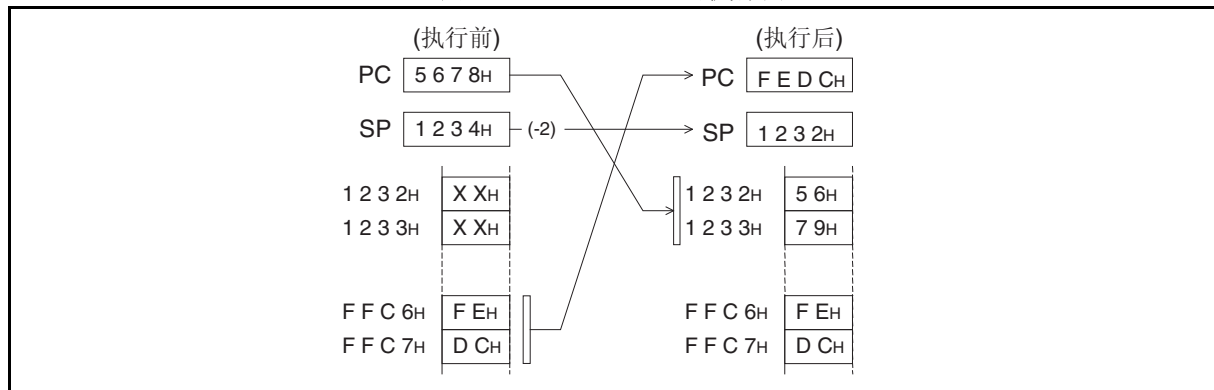


● CALLV #vct

该指令用于分支到向量表中保存的子样本程序地址。该指令将返回地址 (PC 的内容) 保存到 SP(堆栈指针) 内的地址中的存储单元, 并使用向量寻址引发到保存在向量表的地址的分支。因 CALLV #vct 是单字节指令, 对于常用的子样本程序, 使用该指令可缩小程序整体的容量。

图 E.2-7 是该指令的概要图。

图 E.2-7 CALLV #3 的执行例



执行 CALLV #vct 指令后，保存在堆栈区的 PC 的内容不是保存 CALLV #vct 操作码的地址，而是下一个指令的操作码的地址。因此，从图 E.2-7 可看出保存在堆栈 (1232_H 和 1233_H) 的值是 5679_H，这是 "CALLV #vct"(返回地址) 之后的指令的操作码的地址。

表 E.2-1 向量表

向量使用 (调用指令)	向量表地址	
	高位	低位
CALLV #7	FFCE _H	FFCF _H
CALLV #6	FFCC _H	FFCD _H
CALLV #5	FFCA _H	FFCB _H
CALLV #4	FFC8 _H	FFC9 _H
CALLV #3	FFC6 _H	FFC7 _H
CALLV #2	FFC4 _H	FFC5 _H
CALLV #1	FFC2 _H	FFC3 _H
CALLV #0	FFC0 _H	FFC1 _H

E.3 位操作指令 (SETB, CLRB)

对于位操作指令，读取某些外设功能寄存器的位的方法不同于通常的方法。

■ 读 - 修改 - 写操作

使用这些位操作指令，只可将寄存器或 RAM 存储单元的指定位置 "1" (SETB) 或清 "0" (CLRB)。因 CPU 以 8 位为单位操作数据，实际操作 (读 - 修改 - 写操作) 包含一系列步骤：读取 8 位数据、变更指定位、在原先的地址的存储单元写入数据。

表 E.3-1 是位操作指令的总线操作。

表 E.3-1 位操作指令的总线操作

CODE	MNEMONIC	~	周期	地址总线	数据总线	RD	WR	RMW
A0 ~ A7	CLRB dir:b	4	1	N+2	下一个指令	1	0	1
A8 ~ AF	SETB dir:b		2	dir 地址	数据	1	0	1
		3	dir 地址	数据	0	1	0	
			4	N+3	下一个指令后的指令	1	0	0

■ 位操作指令执行时的读取对象

对于某些 I/O 口和中断请求标志位，正常读取操作和读 - 修改 - 写操作的读取对象不同。

● I/O 口 (位操作期间)

对于部分 I/O 口，正常读取操作时读取的是 I/O 引脚值；位操作时读取的是端口数据寄存器的值。与 I/O 定向和引脚状态无关，这样做可防止其他端口数据寄存器的位被意外改变。

● 中断请求标志位 (位操作期间)

中断请求标志位在正常的读取操作时用作标志位，显示中断请求是否存在，但在位操作时该位始终读 "1"。这是为了操作其他位时防止因中断请求标志位被写入 "0" 而意外地解除标志。

E.4 F²MC-8FX 指令

表 E.4-1 ~ 表 E.4-4 汇总了 F²MC-8FX 使用的所有指令。

■ 传输指令

表 E.4-1 传输指令

No.	MNEMONIC	~	#	Operation	TL	TH	AH	N	Z	V	C	OPCODE
1	MOV dir, A	3	2	(dir) ← (A)	-	-	-	-	-	-	-	45
2	MOV @IX + off, A	3	2	((IX) + off) ← (A)	-	-	-	-	-	-	-	46
3	MOV ext, A	4	3	(ext) ← (A)	-	-	-	-	-	-	-	61
4	MOV @EP, A	2	1	((EP)) ← (A)	-	-	-	-	-	-	-	47
5	MOV Ri, A	2	1	(Ri) ← (A)	-	-	-	-	-	-	-	48 to 4F
6	MOV A, #d8	2	2	(A) ← d8	AL	-	-	+	+	-	-	04
7	MOV A, dir	3	2	(A) ← (dir)	AL	-	-	+	+	-	-	05
8	MOV A, @IX + off	3	2	(A) ← ((IX) + off)	AL	-	-	+	+	-	-	06
9	MOV A, ext	4	3	(A) ← (ext)	AL	-	-	+	+	-	-	60
10	MOV A, @A	2	1	(A) ← (A)	AL	-	-	+	+	-	-	92
11	MOV A, @EP	2	1	(A) ← ((EP))	AL	-	-	+	+	-	-	07
12	MOV A, Ri	2	1	(A) ← (Ri)	AL	-	-	+	+	-	-	08 to 0F
13	MOV dir, #d8	4	3	(dir) ← d8	-	-	-	-	-	-	-	85
14	MOV @IX + off, #d8	4	3	((IX) + off) ← d8	-	-	-	-	-	-	-	86
15	MOV @EP, #d8	3	2	((EP)) ← d8	-	-	-	-	-	-	-	87
16	MOV Ri, #d8	3	2	(Ri) ← d8	-	-	-	-	-	-	-	88 to 8F
17	MOVW dir, A	4	2	(dir) ← (AH), (dir + 1) ← (AL)	-	-	-	-	-	-	-	D5
18	MOVW @IX + off, A	4	2	((IX) + off) ← (AH), ((IX) + off + 1) ← (AL)	-	-	-	-	-	-	-	D6
19	MOVW ext, A	5	3	(ext) ← (AH), (ext + 1) ← (AL)	-	-	-	-	-	-	-	D4
20	MOVW @EP, A	3	1	((EP)) ← (AH), ((EP) + 1) ← (AL)	-	-	-	-	-	-	-	D7
21	MOVW EP, A	1	1	(EP) ← (A)	-	-	-	-	-	-	-	E3
22	MOVW A, #d16	3	3	(A) ← d16	AL	AH	dH	+	+	-	-	E4
23	MOVW A, dir	4	2	(AH) ← (dir), (AL) ← (dir + 1)	AL	AH	dH	+	+	-	-	C5
24	MOVW A, @IX + off	4	2	(AH) ← ((IX) + off), (AL) ← ((IX) + off + 1)	AL	AH	dH	+	+	-	-	C6
25	MOVW A, ext	5	3	(AH) ← (ext), (AL) ← (ext + 1)	AL	AH	dH	+	+	-	-	C4
26	MOVW A, @A	3	1	(AH) ← (A), (AL) ← (A + 1)	AL	AH	dH	+	+	-	-	93
27	MOVW A, @EP	3	1	(AH) ← ((EP)), (AL) ← ((EP) + 1)	AL	AH	dH	+	+	-	-	C7
28	MOVW A, EP	1	1	(A) ← (EP)	-	-	dH	-	-	-	-	F3
29	MOVW EP, #d16	3	3	(EP) ← d16	-	-	-	-	-	-	-	E7
30	MOVW IX, A	1	1	(IX) ← (A)	-	-	-	-	-	-	-	E2
31	MOVW A, IX	1	1	(A) ← (IX)	-	-	dH	-	-	-	-	F2
32	MOVW SP, A	1	1	(SP) ← (A)	-	-	-	-	-	-	-	E1
33	MOVW A, SP	1	1	(A) ← (SP)	-	-	dH	-	-	-	-	F1
34	MOV @A, T	2	1	((A)) ← (T)	-	-	-	-	-	-	-	82
35	MOVW @A, T	3	1	((A)) ← (TH), ((A) + 1) ← (TL)	-	-	-	-	-	-	-	83
36	MOVW IX, #d16	3	3	(IX) ← d16	-	-	-	-	-	-	-	E6
37	MOVW A, PS	1	1	(A) ← (PS)	-	-	dH	-	-	-	-	70
38	MOVW PS, A	1	1	(PS) ← (A)	-	-	-	+	+	+	+	71
39	MOVW SP, #d16	3	3	(SP) ← d16	-	-	-	-	-	-	-	E5
40	SWAP	1	1	(AH) ↔ (AL)	-	-	AL	-	-	-	-	10
41	SETB dir:b	4	2	(dir) : b ← 1	-	-	-	-	-	-	-	A8 to AF
42	CLRB dir:b	4	2	(dir) : b ← 0	-	-	-	-	-	-	-	A0 to A7
43	XCH A, T	1	1	(AL) ↔ (TL)	AL	-	-	-	-	-	-	42
44	XCHW A, T	1	1	(A) ↔ (T)	AL	AH	dH	-	-	-	-	43
45	XCHW A, EP	1	1	(A) ↔ (EP)	-	-	dH	-	-	-	-	F7
46	XCHW A, IX	1	1	(A) ↔ (IX)	-	-	dH	-	-	-	-	F6
47	XCHW A, SP	1	1	(A) ↔ (SP)	-	-	dH	-	-	-	-	F5
48	MOVW A, PC	2	1	(A) ← (PC)	-	-	dH	-	-	-	-	F0

注：

字节传输到 A 过程中的自动传输到 T 时，AL 传输到 TL。
如果指令有多个操作数，操作数的保存顺序如 MNEMONIC 所示。

■ 算术运算指令

表 E.4-2 算术运算指令 (1/2)

No.	MNEMONIC	~	#	Operation	TL	TH	AH	N	Z	V	C	OPCODE
1	ADDC A, Ri	2	1	$(A) \leftarrow (A) + (Ri) + C$	-	-	-	+	+	+	+	28 to 2F
2	ADDC A, #d8	2	2	$(A) \leftarrow (A) + d8 + C$	-	-	-	+	+	+	+	24
3	ADDC A, dir	3	2	$(A) \leftarrow (A) + (dir) + C$	-	-	-	+	+	+	+	25
4	ADDC A, @IX + off	3	2	$(A) \leftarrow (A) + ((IX) + off) + C$	-	-	-	+	+	+	+	26
5	ADDC A, @EP	2	1	$(A) \leftarrow (A) + ((EP)) + C$	-	-	-	+	+	+	+	27
6	ADDCW A	1	1	$(A) \leftarrow (A) + (T) + C$	-	-	dH	+	+	+	+	23
7	ADDC A	1	1	$(AL) \leftarrow (AL) + (TL) + C$	-	-	-	+	+	+	+	22
8	SUBC A, Ri	2	1	$(A) \leftarrow (A) - (Ri) - C$	-	-	-	+	+	+	+	38 to 3F
9	SUBC A, #d8	2	2	$(A) \leftarrow (A) - d8 - C$	-	-	-	+	+	+	+	34
10	SUBC A, dir	3	2	$(A) \leftarrow (A) - (dir) - C$	-	-	-	+	+	+	+	35
11	SUBC A, @IX + off	3	2	$(A) \leftarrow (A) - ((IX) + off) - C$	-	-	-	+	+	+	+	36
12	SUBC A, @EP	2	1	$(A) \leftarrow (A) - ((EP)) - C$	-	-	-	+	+	+	+	37
13	SUBCW A	1	1	$(A) \leftarrow (T) - (A) - C$	-	-	dH	+	+	+	+	33
14	SUBC A	1	1	$(AL) \leftarrow (TL) - (AL) - C$	-	-	-	+	+	+	+	32
15	INC Ri	3	1	$(Ri) \leftarrow (Ri) + 1$	-	-	-	+	+	+	-	C8 to CF
16	INCW EP	1	1	$(EP) \leftarrow (EP) + 1$	-	-	-	-	-	-	-	C3
17	INCW IX	1	1	$(IX) \leftarrow (IX) + 1$	-	-	-	-	-	-	-	C2
18	INCW A	1	1	$(A) \leftarrow (A) + 1$	-	-	dH	+	+	-	-	C0
19	DEC Ri	3	1	$(Ri) \leftarrow (Ri) - 1$	-	-	-	+	+	+	-	D8 to DF
20	DECW EP	1	1	$(EP) \leftarrow (EP) - 1$	-	-	-	-	-	-	-	D3
21	DECW IX	1	1	$(IX) \leftarrow (IX) - 1$	-	-	-	-	-	-	-	D2
22	DECW A	1	1	$(A) \leftarrow (A) - 1$	-	-	dH	+	+	-	-	D0
23	MULU A	8	1	$(A) \leftarrow (AL) \times (TL)$	-	-	dH	-	-	-	-	01
24	DIVU A	17	1	$(A) \leftarrow (T) / (A), \text{MOD} \rightarrow (T)$	dL	dH	dH	-	+	-	-	11
25	ANDW A	1	1	$(A) \leftarrow (A) \wedge (T)$	-	-	dH	+	+	R	-	63
26	ORW A	1	1	$(A) \leftarrow (A) \vee (T)$	-	-	dH	+	+	R	-	73
27	XORW A	1	1	$(A) \leftarrow (A) \vee (T)$	-	-	dH	+	+	R	-	53
28	CMP A	1	1	$(TL) - (AL)$	-	-	-	+	+	+	+	12
29	CMPW A	1	1	$(T) - (A)$	-	-	-	+	+	+	+	13
30	RORC A	1	1	$\overset{\text{C}}{\text{C}} \rightarrow \overset{\text{A}}{\text{A}}$	-	-	-	+	+	-	+	03
31	ROLC A	1	1	$\overset{\text{C}}{\text{C}} \leftarrow \overset{\text{A}}{\text{A}}$	-	-	-	+	+	-	+	02
32	CMP A, #d8	2	2	$(A) - d8$	-	-	-	+	+	+	+	14
33	CMP A, dir	3	2	$(A) - (dir)$	-	-	-	+	+	+	+	15
34	CMP A, @EP	2	1	$(A) - ((EP))$	-	-	-	+	+	+	+	17
35	CMP A, @IX + off	3	2	$(A) - ((IX) + off)$	-	-	-	+	+	+	+	16
36	CMP A, Ri	2	1	$(A) - (Ri)$	-	-	-	+	+	+	+	18 to 1F
37	DAA	1	1	decimal adjust for addition	-	-	-	+	+	+	+	84
38	DAS	1	1	decimal adjust for subtraction	-	-	-	+	+	+	+	94
39	XOR A	1	1	$(A) \leftarrow (AL) \vee (TL)$	-	-	-	+	+	R	-	52
40	XOR A, #d8	2	2	$(A) \leftarrow (AL) \vee d8$	-	-	-	+	+	R	-	54
41	XOR A, dir	3	2	$(A) \leftarrow (AL) \vee (dir)$	-	-	-	+	+	R	-	55
42	XOR A, @EP	2	1	$(A) \leftarrow (AL) \vee ((EP))$	-	-	-	+	+	R	-	57
43	XOR A, @IX + off	3	2	$(A) \leftarrow (AL) \vee ((IX) + off)$	-	-	-	+	+	R	-	56
44	XOR A, Ri	2	1	$(A) \leftarrow (AL) \vee (Ri)$	-	-	-	+	+	R	-	58 to 5F
45	AND A	1	1	$(A) \leftarrow (AL) \wedge (TL)$	-	-	-	+	+	R	-	62
46	AND A, #d8	2	2	$(A) \leftarrow (AL) \wedge d8$	-	-	-	+	+	R	-	64
47	AND A, dir	3	2	$(A) \leftarrow (AL) \wedge (dir)$	-	-	-	+	+	R	-	65
48	AND A, @EP	2	1	$(A) \leftarrow (AL) \wedge ((EP))$	-	-	-	+	+	R	-	67
49	AND A, @IX + off	3	2	$(A) \leftarrow (AL) \wedge ((IX) + off)$	-	-	-	+	+	R	-	66

表 E.4-2 算术运算指令 (1/2)

No.	MNEMONIC	~	#	Operation	TL	TH	AH	N	Z	V	C	OPCODE
50	AND A, Ri	2	1	(A) ← (AL) ∧ (Ri)	-	-	-	+	+	R	-	68 to 6F
51	OR A	1	1	(A) ← (AL) ∨ (TL)	-	-	-	+	+	R	-	72
52	OR A, #d8	2	2	(A) ← (AL) ∨ d8	-	-	-	+	+	R	-	74
53	OR A, dir	3	2	(A) ← (AL) ∨ (dir)	-	-	-	+	+	R	-	75
54	OR A, @EP	2	1	(A) ← (AL) ∨ ((EP))	-	-	-	+	+	R	-	77
55	OR A, @IX + off	3	2	(A) ← (AL) ∨ ((IX) + off)	-	-	-	+	+	R	-	76
56	OR A, Ri	2	1	(A) ← (AL) ∨ (Ri)	-	-	-	+	+	R	-	78 to 7F
57	CMP dir, #d8	4	3	(dir) - d8	-	-	-	+	+	+	+	95
58	CMP @EP, #d8	3	2	((EP)) - d8	-	-	-	+	+	+	+	97
59	CMP @IX + off, #d8	4	3	((IX) + off) - d8	-	-	-	+	+	+	+	96
60	CMP Ri, #d8	3	2	(Ri) - d8	-	-	-	+	+	+	+	98 to 9F
61	INCW SP	1	1	(SP) ← (SP) + 1	-	-	-	-	-	-	-	C1
62	DECW SP	1	1	(SP) ← (SP) - 1	-	-	-	-	-	-	-	D1

■ 分支指令

表 E.4-3 分支指令

No.	MNEMONIC	~	#	Operation	TL	TH	AH	N	Z	V	C	OPCODE
1	BZ/BEQ rel(at branch)	4	2	if Z = 1 then PC ← PC + rel	-	-	-	-	-	-	-	FD
	BZ/BEQ rel(at no branch)	2										
2	BNZ/BNE rel(at branch)	4	2	if Z = 0 then PC ← PC + rel	-	-	-	-	-	-	-	FC
	BNZ/BNE rel(at no branch)	2										
3	BC/BLO rel(at branch)	4	2	if C = 1 then PC ← PC + rel	-	-	-	-	-	-	-	F9
	BC/BLO rel(at no branch)	2										
4	BNC/BHS rel(at branch)	4	2	if C = 0 then PC ← PC + rel	-	-	-	-	-	-	-	F8
	BNC/BHS rel(at no branch)	2										
5	BN rel(at branch)	4	2	if N = 1 then PC ← PC + rel	-	-	-	-	-	-	-	FB
	BN rel(at no branch)	2										
6	BP rel(at branch)	4	2	if N = 0 then PC ← PC + rel	-	-	-	-	-	-	-	FA
	BP rel(at no branch)	2										
7	BLT rel(at branch)	4	2	if V ∨ N = 1 then PC ← PC + rel	-	-	-	-	-	-	-	FF
	BLT rel(at no branch)	2										
8	BGE rel(at branch)	4	2	if V ∨ N = 0 then PC ← PC + rel	-	-	-	-	-	-	-	FE
	BGE rel(at no branch)	2										
9	BBC dir : b, rel	5	3	if (dir : b) = 0 then PC ← PC + rel	-	-	-	-	+	-	-	B0 to B7
10	BBS dir : b, rel	5	3	if (dir : b) = 1 then PC ← PC + rel	-	-	-	-	+	-	-	B8 to BF
11	JMP @A	3	1	(PC) ← (A)	-	-	-	-	-	-	-	E0
12	JMP ext	4	3	(PC) ← ext	-	-	-	-	-	-	-	21
13	CALLV #vct	7	1	vector call	-	-	-	-	-	-	-	E8 to EF
14	CALL ext	6	3	subroutine call	-	-	-	-	-	-	-	31
15	XCHW A, PC	3	1	(PC) ← (A), (A) ← (PC) + 1	-	-	dH	-	-	-	-	F4
16	RET	6	1	return from subroutine	-	-	-	-	-	-	-	20
17	RETI	8	1	return from interrupt	-	-	-	-	-	-	-	30

■ 其它指令

表 E.4-4 其它指令

No.	MNEMONIC	~	#	Operation	TL	TH	AH	N	Z	V	C	OPCODE
1	PUSHW A	4	1	((SP)) ← (A), (SP) ← (SP) - 2	-	-	-	-	-	-	-	40
2	POPW A	3	1	(A) ← ((SP)), (SP) ← (SP) + 2	-	-	dH	-	-	-	-	50
3	PUSHW IX	4	1	((SP)) ← (IX), (SP) ← (SP) - 2	-	-	-	-	-	-	-	41
4	POPW IX	3	1	(IX) ← ((SP)), (SP) ← (SP) + 2	-	-	-	-	-	-	-	51
5	NOP	1	1	No operation	-	-	-	-	-	-	-	00
6	CLRC	1	1	(C) ← 0	-	-	-	-	-	-	R	81
7	SETC	1	1	(C) ← 1	-	-	-	-	-	-	S	91
8	CLRI	1	1	(I) ← 0	-	-	-	-	-	-	-	80
9	SETI	1	1	(I) ← 1	-	-	-	-	-	-	-	90

E.5 指令映射

表 E.5-1 是 F²MC-8FX 的指令映射。

■ 指令映射

表 E.5-1 F²MC-8FX 的指令映射

H L	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	NOP	SWAP	RET	RETI	PUSHW	POPW	MOV	MOVW	CLRI	SETI	CLRB	BBC	INCW	DECW	JMP	MOVW
1	MULU	DIVU	JMP	CALL	PUSHW	POPW	MOV	MOVW	CLRC	SETC	CLRB	BBC	INCW	DECW	MOVW	MOVW
2	ROL	CMP	ADDC	SUBC	XCH	XOR	AND	OR	MOV	MOV	CLRB	BBC	INCW	DECW	MOVW	MOVW
3	RORC	CMPW	ADDCW	SUBCW	XCHW	XORW	ANDW	ORW	MOVW	MOVW	CLRB	BBC	INCW	DECW	MOVW	MOVW
4	MOV	CMP	ADDC	SUBC	XOR	XOR	AND	OR	DAA	DAS	CLRB	BBC	MOVW	MOVW	MOVW	XCHW
5	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	CLRB	BBC	MOVW	MOVW	MOVW	XCHW
6	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	CLRB	BBC	MOVW	MOVW	MOVW	XCHW
7	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	CLRB	BBC	MOVW	MOVW	MOVW	XCHW
8	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BNC
9	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BC
A	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BP
B	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BN
C	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BNZ
D	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BZ
E	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BGE
F	MOV	CMP	ADDC	SUBC	MOV	XOR	AND	OR	MOV	CMP	SETB	BBS	INC	DEC	CALLV	BLT

MB95560H/570H/580H 系列

附录 F 掩膜选项

表 F-1 是 MB95560H/570H/580H 系列的掩膜选项。

■ 掩膜选项一览表

表 F-1 掩膜选项一览表

序号	型号	MB95F562H MB95F563H MB95F564H MB95F572H MB95F573H MB95F574H MB95F582H MB95F583H MB95F584H	MB95F562K MB95F563K MB95F564K MB95F572K MB95F573K MB95F574K MB95F582K MB95F583K MB95F584K
	可选 / 固定	固定	
1	低压检测复位	无低压检测复位	带低压检测复位
2	复位	带专用复位输入	无专用复位输入

MB95560H/570H/580H 系列

寄存器索引

A		ILR4	中断级设置寄存器 4	106
ADC1	A/D 转换器控制寄存器 1	ILR5	中断级设置寄存器 5	106
ADC2	A/D 转换器控制寄存器 2	L		
ADDH	A/D 转换器数据寄存器高位	LVDR	LVD 复位电压选择 ID 寄存器	366
ADDL	A/D 转换器数据寄存器低位	P		
AIDRL	A/D 输入禁止寄存器低位	114, 115		
B		PDR0	P0 口数据寄存器	114, 115
BGR0	LIN-UART 波特率生成器 寄存器 0	PDR1	P1 口数据寄存器	114, 115
BGR1	LIN-UART 波特率生成器 寄存器 1	PDR6	P6 口数据寄存器	114
C		PDRF	PF 口数据寄存器	114, 115
CMCR	时钟监控控制寄存器	PDRG	PG 口数据寄存器	114, 115
CMDR	时钟监控数据寄存器	PLLC	PLL 控制寄存器	67
CRTDA	主 CR 时钟温度依赖调节寄存器 ..	PUL0	P0 口上拉寄存器	114, 115
CRTH	主 CR 时钟调节寄存器 (高位) ..	PUL6	P6 口上拉寄存器	114, 115
CRTL	主 CR 时钟调节寄存器 (低位) ..	PULG	PG 口上拉寄存器	114, 115
D		R		
DDR0	P0 口方向寄存器	RDR/TDR	LIN-UART 接收 / 发送数据 寄存器	294
DDR0	P1 口方向寄存器	RSSR	复位源寄存器	99
DDR1	P1 口方向寄存器	S		
DDR6	P6 口方向寄存器	SCR	LIN-UART 串行控制寄存器	288
DDRF	PF 口方向寄存器	SMR	LIN-UART 串行模式寄存器	290
DDRG	PG 口方向寄存器	SSR	LIN-UART 串行状态寄存器	292
E		STBC	待机控制寄存器	72
ECCR	LIN-UART 扩展通信控制寄存器 ..	STBC2	待机控制寄存器 2	76
EIC10	外部中断控制寄存器	SWRE0	闪存扇区编程控制寄存器 0	395
ESCR	LIN-UART 扩展状态控制寄存器 ..	SYCC	系统时钟控制寄存器	65
F		SYCC2	系统时钟控制寄存器 2	74
FSR	闪存状态寄存器	SYSC	系统设定寄存器	445
FSR2	闪存状态寄存器 2	T		
FSR3	闪存状态寄存器 3	T00CR0	8/16 位多功能定时器 00 状态控制寄 寄存器 0	210
FSR4	闪存状态寄存器 4	T00CR1	8/16 位多功能定时器 00 状态控制寄 寄存器 1	216
I		T00DR	8/16 位多功能定时器 00 数据 寄存器	226
ILR0	中断级设置寄存器 0	T01CR0	8/16 位多功能定时器 01 状态控制寄 寄存器 0	210
ILR1	中断级设置寄存器 1	T01CR1	8/16 位多功能定时器 01 状态控制寄 寄存器 1	216
ILR2	中断级设置寄存器 2			
ILR3	中断级设置寄存器 3			

T01DR	8/16 位多功能定时器 01 数据 寄存器.....	226
T10CR0	8/16 位多功能定时器 10 状态控制寄 存器 0.....	213
T10CR1	8/16 位多功能定时器 10 状态控制寄 存器 1.....	219
T10DR	8/16 位多功能定时器 10 数据 寄存器.....	229
T11CR0	8/16 位多功能定时器 11 状态控制寄 存器 0.....	213
T11CR1	8/16 位多功能定时器 11 状态控制寄 存器 1.....	219
T11DR	8/16 位多功能定时器 11 数据 寄存器.....	229
TBTC	时基定时器控制寄存器.....	152
TMCR0	8/16 位多功能定时器 00/01 定时器 模式控制寄存器.....	222
TMCR1	8/16 位多功能定时器 10/11 定时器 模式控制寄存器.....	224

W

WATR	振荡稳定等待时间设置寄存器.....	69
WDTC	监视定时器控制寄存器.....	164
WDTH	监视定时器选择 ID 寄存器 (高位).....	440
WDTL	监视定时器选择 ID 寄存器 (低位).....	440
WPCR	计时预分频器控制寄存器.....	176
WRARH0	Wild 寄存器地址设置寄存器高位 ch.0.....	189
WRARH1	Wild 寄存器地址设置寄存器高位 ch.1.....	189
WRARH2	Wild 寄存器地址设置寄存器高位 ch.2.....	189
WRARL0	Wild 寄存器地址设置寄存器低位 ch.0.....	189
WRARL1	Wild 寄存器地址设置寄存器低位 ch.1.....	189
WRARL2	Wild 寄存器地址设置寄存器低位 ch.2.....	189
WRDR0	Wild 寄存器数据设置寄存器 ch.0.....	188
WRDR1	Wild 寄存器数据设置寄存器 ch.1.....	188
WRDR2	Wild 寄存器数据设置寄存器 ch.2.....	188
WREN	Wild 寄存器地址比较使能 寄存器.....	190
WROR	Wild 寄存器数据测试设置 寄存器.....	191

MB95560H/570H/580H 系列

引脚功能索引

A

AN00	A/D 转换器模拟输入引脚 ch. 0.....	345
AN01	A/D 转换器模拟输入引脚 ch. 1.....	345
AN02	A/D 转换器模拟输入引脚 ch. 2.....	345
AN03	A/D 转换器模拟输入引脚 ch. 3.....	345
AN04	A/D 转换器模拟输入引脚 ch. 4.....	345
AN05	A/D 转换器模拟输入引脚 ch. 5.....	345

E

EC0	8/16 位多功能定时器 00/01 时钟输入 引脚.....	203
EC1	8/16 位多功能定时器 10/11 时钟输入 引脚.....	204

I

INT02	外部中断输入引脚 ch.2	265
INT03	外部中断输入引脚 ch.3	265
INT04	外部中断输入引脚 ch.4	265
INT05	外部中断输入引脚 ch.5	265
INT06	外部中断输入引脚 ch.6	265
INT07	外部中断输入引脚 ch.7	265

R

$\overline{\text{RST}}$	复位引脚	364
-------------------------	------------	-----

S

SCK	LIN-UART 时钟输入 / 输出引脚.....	285
SIN	LIN-UART 串行数据输入引脚	285
SOT	LIN-UART 串行数据输出引脚	285

T

TO00	8/16 位多功能定时器 00 输出引脚	203
TO01	8/16 位多功能定时器 01 输出引脚	203
TO10	8/16 位多功能定时器 10 输出引脚	204
TO11	8/16 位多功能定时器 11 输出引脚	204

MB95560H/570H/580H 系列

MB95560H/570H/580H 系列

中断向量索引

I

IRQ00	外部中断 ch.4	271
IRQ01	外部中断 ch.5	271
IRQ02	外部中断 ch.2	271
IRQ02	外部中断 ch.6	271
IRQ03	外部中断 ch.3	271
IRQ03	外部中断 ch.7	271
IRQ05	8/16 位多功能定时器 ch. 0(低位)	233
IRQ06	8/16 位多功能定时器 ch. 0(高位)	233
IRQ07	LIN-UART (接收)	303
IRQ08	LIN-UART (发送)	303
IRQ14	8/16 位多功能定时器 ch. 1(高位)	233
IRQ18	8/10 位 A/D 转换器	354
IRQ19	时基定时器	154
IRQ20	计时预分频器 / 计数器	178
IRQ22	8/16 位多功能定时器 ch. 1(低位)	233
IRQ23	闪存	426

MB95560H/570H/580H 系列

MN702-00006-1v0-Z

FUJITSU SEMICONDUCTOR • CONTROLLER MANUAL

New 8FX

8 位微控制器

MB95560H/570H/580H 系列

硬件手册

2011 年 1 月 第 1 版

出版 **FUJITSU SEMICONDUCTOR LIMITED**
编辑 销售促进部
